

**8 位 MCU**  
**HR7P90H/90J/91H/91J/92H/92J**

# 数 据 手 册

- 产品简介
- 数据手册
- 产品规格

上海海尔集成电路有限公司

2012 年 11 月 20 日

## 海尔 MCU 芯片使用注意事项

### 关于芯片的上/下电

海尔 MCU 芯片具有独立电源管脚。当 MCU 芯片应用在多电源供电系统时，应先对 MCU 芯片上电，再对系统其它部件上电；反之，下电时，先对系统其它部件下电，再对 MCU 芯片下电。若操作顺序相反则可能导致芯片内部元件过压或过流，从而导致芯片故障或元件退化。具体可参照芯片的数据手册说明。

### 关于芯片的复位

海尔 MCU 芯片具有内部上电复位。对于不同的快速上/下电或慢速上/下电系统，内部上电复位电路可能失效，建议用户使用外部复位、下电复位、看门狗复位等，确保复位电路正常工作。在系统设计时，若使用外部复位电路，建议采用三极管复位电路、RC 复位电路。若不使用外部复位电路，建议采用复位管脚接电阻到电源，或采取必要的电源抖动处理电路或其它保护电路。具体可参照芯片的数据手册说明。

### 关于芯片的时钟

海尔 MCU 芯片具有内部和外部时钟源。内部时钟源会随着温度、电压变化而偏移，可能会影响时钟源精度；外部时钟源采用陶瓷、晶体振荡器电路时，建议使能起振延时；使用 RC 振荡电路时，需考虑电容、电阻匹配；采用外部有源晶振或时钟输入时，需考虑输入高/低电平电压。具体可参照芯片的数据手册说明。

### 关于芯片的初始化

海尔 MCU 芯片具有各种内部和外部复位。对于不同的应用系统，有必要对芯片寄存器、内存、功能模块等进行初始化，尤其是 I/O 管脚复用功能进行初始化，避免由于芯片上电以后，I/O 管脚状态的不确定情况发生。

### 关于芯片的管脚

海尔 MCU 芯片具有宽范围的输入管脚电平，建议用户输入高电平应在  $V_{IHMIN}$  之上，低电平应在  $V_{ILMAX}$  之下。避免输入电压介于  $V_{IHMIN}$  和  $V_{ILMAX}$  之间，以免波动噪声进入芯片。对于未使用的管脚，建议用户设为输入状态，并通过电阻接至电源或地。对未使用的管脚处理因应用系统而异，具体遵循应用系统的相关规定和说明。

### 关于芯片的 ESD 防护措施

海尔 MCU 芯片具有满足工业级 ESD 标准保护电路。建议用户根据芯片存储/应用的环境采取适当静电防护措施。应注意应用环境的湿度；建议避免使用容易产生静电的绝缘体；存放和运输应在抗静电容器、抗静电屏蔽袋或导电材料容器中；包括工作台在内的所有测试和测量工具必须保证接地；操作者应该佩戴静电消除手腕环手套，不能用手直接接触芯片等。

### 关于芯片的 EFT 防护措施

海尔 MCU 芯片具有满足工业级 EFT 标准的保护电路。当 MCU 芯片应用在 PCB 系统时，需要遵守 PCB 相关设计要求，包括电源、地走线（包括数字/模拟电源分离，单/多点接地等等）、复位管脚保护电路、电源和地之间的去耦电容、高低频电路单独分别处理以及单/多层板选择等。

### 关于芯片的开发环境

海尔 MCU 芯片具有完整的软/硬件开发环境，并受知识产权保护。选择上海海尔集成电路有限公司或其指定的第三方公司的汇编器、编译器、编程器、硬件仿真器开发环境，必须遵循与芯片相关的规定和说明。

注：在产品开发时，如遇到不清楚的地方，请通过销售或其它方式与上海海尔集成电路有限公司联系。

## 产品订购信息

型号	程序存储器	数据存储器	封装
HR7P90FHD	FLASH: 16K Words	SRAM: 2K Bytes	SKDIP28
HR7P90FJD	FLASH: 32K Words	SRAM: 2K Bytes	SKDIP28
HR7P90FHS	FLASH: 16K Words	SRAM: 2K Bytes	SOP28
HR7P90FJS	FLASH: 32K Words	SRAM: 2K Bytes	SOP28
HR7P91FHV	FLASH: 16K Words	SRAM: 2K Bytes	SDIP32
HR7P91FJV	FLASH: 32K Words	SRAM: 2K Bytes	SDIP32
HR7P91FHS	FLASH: 16K Words	SRAM: 2K Bytes	SOP32
HR7P91FJS	FLASH: 32K Words	SRAM: 2K Bytes	SOP32
HR7P91FHL	FLASH: 16K Words	SRAM: 2K Bytes	LQFP32
HR7P91FJL	FLASH: 32K Words	SRAM: 2K Bytes	LQFP32
HR7P92FHL	FLASH: 16K Words	SRAM: 2K Bytes	LQFP44
HR7P92FJL	FLASH: 32K Words	SRAM: 2K Bytes	LQFP44

**HR 7P No. X X X**



地 址：中国上海市龙漕路 299 号天华信息科技园 2A 楼 5 层  
邮 编：200235  
E-mail: support@ichaier.com  
电 话：+86-21-60910333  
传 真：+86-21-60914991  
网 址：http://www.ichaier.com/

版权所有©

### 上海海尔集成电路有限公司

本数据手册的信息在发行时是经过核实并且尽最大努力使之精确的。上海海尔集成电路有限公司不为由于使用本数据手册而可能带来的风险或后果负责。手册中的实例仅作为说明用途，上海海尔集成电路有限公司不担保或确认这些实例是合适的、不需进一步修改的、或推荐使用的。上海海尔集成电路有限公司保留不需要通知本数据手册读者而修改本数据手册的权利。如需得到最新的产品信息，请随时用上述联系方式与上海海尔集成电路有限公司联系。

## 修订历史

版本	修改日期	更改概要
V1.0	2011-11-1	初版
V1.1	2011-12-26	产品订购信息, 1.1, 附录 3.1, 特殊功能寄存器名称升级
V1.2	2012-3-13	HR7P90H/90J 封装图修订
V1.3	2012-11-15	修改 3.1.4 节程序存储器查表操作的内容

## 目 录

### 内容目录

<b>第 1 章</b>	<b>芯片简介 .....</b>	<b>11</b>
1.1	概述 .....	11
1.2	应用领域 .....	13
1.3	结构框图 .....	14
1.4	管脚分配图.....	15
1.4.1	HR7P90H/90J.....	15
1.4.2	HR7P91H/91J.....	15
1.4.3	HR7P92H/92J.....	17
1.5	管脚说明 .....	18
1.5.1	管脚封装对照表 .....	18
1.5.2	管脚复用说明.....	20
<b>第 2 章</b>	<b>内核特性 .....</b>	<b>23</b>
2.1	CPU内核结构.....	23
2.2	系统时钟和工作周期 .....	23
2.3	指令集概述.....	23
2.4	程序计数器（PC）和程序堆栈.....	23
2.4.1	程序计数器（PC） .....	23
2.4.2	程序堆栈 .....	24
2.5	硬件乘法器.....	24
2.6	特殊功能寄存器.....	25
<b>第 3 章</b>	<b>存储资源 .....</b>	<b>27</b>
3.1	程序存储器.....	27
3.1.1	概述 .....	27
3.1.2	程序指针PC直接寻址.....	27
3.1.3	程序指针PC相对寻址.....	27
3.1.4	程序存储器查表操作 .....	27
3.1.5	特殊功能寄存器 .....	32
3.2	数据存储器.....	34
3.2.1	概述 .....	34
3.2.2	寻址方式 .....	35
3.2.3	特殊功能寄存器 .....	37
<b>第 4 章</b>	<b>输入/输出端口 .....</b>	<b>39</b>
4.1	概述 .....	39
4.2	结构框图 .....	39
4.3	外部中断 .....	41
4.3.1	外部端口中断（PINT） .....	41
4.3.2	外部按键中断（KINT） .....	41
4.4	特殊功能寄存器.....	42
<b>第 5 章</b>	<b>外设 .....</b>	<b>43</b>
5.1	定时器/计数器模块（Timer/Counter） .....	43
5.1.1	8 位定时器/计数器（T8N） .....	43

5.1.2	8 位PWM时基定时器 (T8P1/T8P2)	45
5.1.3	16 位门控型定时器 (T16G1/T16G2)	50
5.2	模/数转换器模块 (ADC)	60
5.2.1	概述	60
5.2.2	特殊功能寄存器	61
5.3	通用异步接收/发送器UART1/UART2/UART3	63
5.3.1	概述	63
5.3.2	数据格式	63
5.3.3	UARTx异步发送器	64
5.3.4	UARTx异步接收器	65
5.3.5	发送脉宽调制模式	66
5.3.6	特殊功能寄存器	67
<b>第 6 章</b>	<b>特殊功能及操作特性</b>	<b>70</b>
6.1	系统时钟及振荡器	70
6.1.1	概述	70
6.1.2	内部时钟源模式	70
6.1.3	CLKI灌时钟模式	70
6.1.4	外部RC模式	71
6.1.5	外部LP、XT和HS模式	71
6.1.6	特殊功能寄存器	72
6.2	复位模块	73
6.2.1	概述	73
6.2.2	低电压检测 (BOR)	73
6.2.3	外部N_MRST复位电路	74
6.2.4	特殊功能寄存器	75
6.3	中断处理	76
6.3.1	概述	76
6.3.2	中断使能表	76
6.3.3	默认中断模式	78
6.3.4	向量中断模式	78
6.3.5	特殊功能寄存器	80
6.4	看门狗定时器	85
6.4.1	概述	85
6.4.2	特殊功能寄存器	85
6.5	低功耗操作	86
6.5.1	低功耗模式	86
6.5.2	唤醒	87
6.5.3	特殊功能寄存器	88
6.6	芯片配置字	89
<b>第 7 章</b>	<b>芯片封装图</b>	<b>91</b>
7.1	28-pin 封装图	91
7.2	32-pin 封装图	93
7.3	44-pin 封装图	96
<b>附录 1.</b>	<b>指令集</b>	<b>97</b>

---

附录 1.1 概述 .....	97
附录 1.2 寄存器操作指令 .....	97
附录 1.3 程序控制指令 .....	97
附录 1.4 算术/逻辑运算指令 .....	99
<b>附录 2. 特殊功能寄存器表 .....</b>	<b>101</b>
<b>附录 3. 电气特性 .....</b>	<b>105</b>
附录 3.1 参数特性表 .....	105
附录 3.2 参数特性图 .....	108

## 图目录

图 1-1	HR7P90H/90J/91H/91J/92H/92J结构框图 .....	14
图 1-2	HR7P90H/90J(SKDIP28/SOP28)顶视图 .....	15
图 1-3	HR7P91H/91J(SDIP32/SOP32)顶视图 .....	15
图 1-4	HR7P91H/91J(LQFP32)顶视图 .....	16
图 1-5	HR7P92H/92J(LQFP44)顶视图 .....	17
图 2-1	硬件乘法器内部结构图 .....	24
图 3-1	程序指针PC直接寻址示意图 .....	27
图 3-2	程序存储器查表操作示意图 .....	28
图 3-3	页更新流程图 .....	31
图 3-4	间接寻址示意图 .....	35
图 3-5	直接寻址示意图 .....	36
图 3-6	SRAM特殊寻址示意图 .....	37
图 4-1	输入/输出端口结构图A .....	40
图 4-2	输入/输出端口结构图B .....	40
图 5-1	T8N内部结构图 .....	43
图 5-2	T8Px内部结构图 .....	45
图 5-3	T8Px单边PWM模式示意图 .....	46
图 5-4	T8Px双边PWM模式示意图 .....	47
图 5-5	T16Gx内部结构图 .....	50
图 5-6	T16Gx定时器门控计数 .....	51
图 5-7	T16Gx单边PWM模式示意图 .....	53
图 5-8	17 位精度示意图 .....	53
图 5-9	T16Gx双边PWM模式示意图 .....	55
图 5-10	ADC内部结构图 .....	60
图 5-11	ADC时序特征图 .....	60
图 5-12	UARTx结构框图 .....	63
图 5-13	UARTx 8 位数据格式 .....	63
图 5-14	UARTx 9 位数据格式 .....	63
图 5-15	UARTx发送器流程图 .....	64
图 5-16	UARTx接收器流程图 .....	65
图 5-17	高电平调制输出波形图 .....	66
图 5-18	低电平调制输出波形图 .....	66
图 6-1	芯片系统时钟框图 .....	70
图 6-2	EXTCLK外灌时钟输入模式参考图 .....	70
图 6-3	振荡器RC模式等效电路图及外围参考图 .....	71
图 6-4	振荡器RCIO模式等效电路图及外围参考图 .....	71
图 6-5	晶体/陶瓷振荡器模式 (HS、XT、LP模式) .....	71
图 6-6	芯片复位原理图 .....	73
图 6-7	低电压复位时序图 .....	73
图 6-8	RC复位电路 .....	74
图 6-9	三极管复位电路 .....	74
图 6-10	中断控制逻辑 .....	76
图 6-11	看门狗定时器示意图 .....	85

## 表目录

表 1-1	管脚封装对照表 .....	18
表 1-2	管脚封装对照表[续] .....	19
表 1-3	管脚复用说明 .....	20
表 1-4	管脚复用说明[续 1] .....	21
表 1-5	管脚复用说明[续 2] .....	22
表 4-1	I/O端口结构信息表 .....	39
表 4-2	I/O端口弱上拉 .....	40
表 4-3	外部端口中断 .....	41
表 4-4	外部按键中断 .....	41
表 6-1	晶体振荡器电容参数参考表 .....	72
表 6-2	中断使能表（默认模式） .....	76
表 6-3	中断使能表（向量模式） .....	77
表 6-4	中断向量分组表 .....	78
表 6-5	中断向量分配表 .....	79
表 6-6	低功耗唤醒表 .....	87

## 第 1 章 芯片简介

### 1.1 概述

- ◇ 内核
  - ◆ 高性能哈佛型 RISC CPU 内核
  - ◆ 79 条精简指令
  - ◆ 工作频率最高为 16MHz
  - ◆ 32 级程序堆栈（PC 硬件堆栈）
  - ◆ 复位向量位于 0000H，默认中断向量位于 0004H，支持中断优先级和向量表
  - ◆ 支持硬件乘法器
  - ◆ 支持中断处理，20 个中断源(HR7P90H/90J 支持)
  - ◆ 支持中断处理，22 个中断源(HR7P91H/91J/92H/92J 支持)
  
- ◇ 存储资源
  - ◆ 16K Words FLASH 程序存储器（HR7P90H/91H/92H 支持）
  - ◆ 32K Words FLASH 程序存储器（HR7P90J/91J/92J 支持）
  - ◆ 2K Bytes SRAM 数据存储器
  - ◆ 程序存储器支持直接寻址、相对寻址及查表操作
  - ◆ 数据存储器支持直接寻址、SRAM 特殊寻址和间接寻址
  
- ◇ I/O 端口
  - ◆ HR7P90H/90J 支持的 I/O 端口
    - PA 端口（PA0~PA7）
    - PB 端口（PB0~PB7）
    - PC 端口（PC0~PC7）
    - PE 端口（PE4）
  - ◆ HR7P91H/91J 支持的 I/O 端口
    - PA 端口（PA0~PA7）
    - PB 端口（PB0~PB7）
    - PC 端口（PC0~PC7）
    - PE 端口（PE0~PE4）
  - ◆ HR7P92H/92J 支持的 I/O 端口
    - PA 端口（PA0~PA7）
    - PB 端口（PB0~PB7）
    - PC 端口（PC0~PC7）
    - PD 端口（PD0~PD7）
    - PE 端口（PE0~PE6）
  - ◆ 支持 8 个外部端口中断（PINT0~PINT7）
  - ◆ 支持 1 个 4 输入端外部按键中断 KINT（KIN0~KIN3 为输入端）
  
- ◇ 外设
  - ◆ 一路 8 位定时器 T8N
    - 定时器模式（时钟源为系统时钟二分频（Fosc/2））

- 计数器模式（时钟源为 T8NCKI）
- 支持可配置预分频器
- 支持中断产生
- ◆ 两路 8 位 PWM 时基定时器 T8P1/T8P2
  - 定时器模式（时钟源为系统时钟二分频（Fosc/2））
  - 支持单边 PWM 模式
  - 支持双边 PWM 模式
  - 支持可配置预分频器及可配后分频器
  - 支持中断产生
- ◆ 两路 16 位门控型定时器 T16G1/T16G2
  - 定时器模式（时钟源为系统时钟二分频（Fosc/2））
  - 计数器模式（时钟源为 T16GxCKI 或者 LP 晶体振荡器）
  - 支持捕捉器模式
  - 支持比较器模式
  - 支持单边 PWM 模式
  - 支持双边 PWM 模式
  - 支持可配置预分频器
  - 支持外部门控定时/计数
  - 支持中断产生
- ◆ 两路高速异步收发器 UART1/UART2（HR7P90H/90J 支持）
- ◆ 三路高速异步收发器 UART1/UART2/UART3（HR7P91H/91J/92H/92J 支持）
  - 支持异步全双工收发
  - 支持波特率发生器
  - 支持 8 位/9 位数据格式
  - 约定从最低位接收/发送
  - 支持中断产生
  - 支持发送脉宽调制模式
- ◆ 模拟数字转换器 ADC
  - 支持 10 位数字转换精度
  - 支持 10 通道模拟输入端（HR7P90H/90J 支持）
  - 支持 12 通道模拟输入端（HR7P91H/91J/92H/92J 支持）
  - 支持内部 ADC RC 时钟源
  - 支持中断产生
- ◇ 特殊功能
  - ◆ 内部 16MHz 振荡器
    - 可分频用于主系统时钟源
    - 在 25℃，5V 电压校准条件下，校准精度为±2%
  - ◆ 支持两种低功耗模式：IDLE0 模式和 IDLE1 模式，及唤醒操作
  - ◆ 内嵌上电复位电路
  - ◆ 内嵌低电压检测及复位电路
  - ◆ 支持看门狗定时器
    - 支持预分频器
    - 支持内部看门狗 RC 时钟源

- 支持 IDLE0 模式或者 IDLE1 模式唤醒
  - ◆ 支持自编程功能
  - ◆ 支持在线编程 (ISP) 接口
  - ◆ 支持在线调试 (ICD) 接口
  - ◆ 支持编程代码加密保护
  
- ◇ 设计及工艺
  - ◆ 低功耗、高速 FLASH CMOS 工艺
  - ◆ 28 个管脚，采用 SOP28/SKDIP28 封装
  - ◆ 32 个管脚，采用 SOP32/SDIP32/LQFP32 封装
  - ◆ 44 个管脚，采用 LQFP44 封装
  
- ◇ 工作条件
  - ◆ 工作电压范围：3.0V ~ 5.5V
  - ◆ 工作温度范围：-40 ~ 85°C

## 1.2 应用领域

本芯片可用于白色家电、工业控制和汽车电子等领域。

### 1.3 结构框图

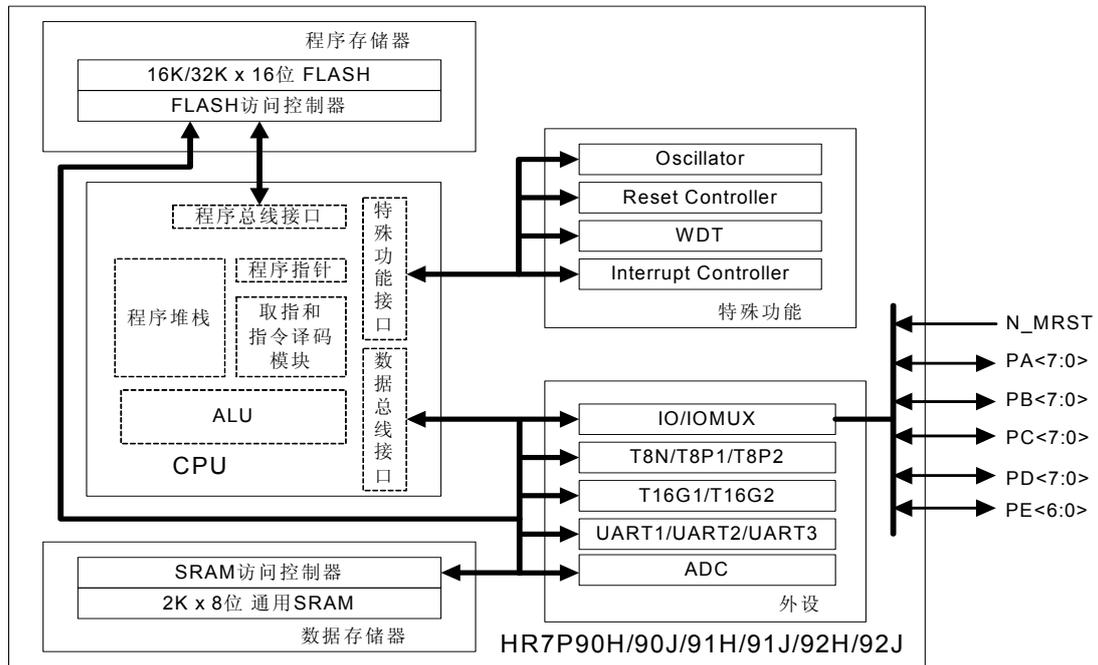


图 1-1 HR7P90H/90J/91H/91J/92H/92J 结构框图

注：N\_MRST 表示低电平有效。

## 1.4 管脚分配图

### 1.4.1 HR7P90H/90J

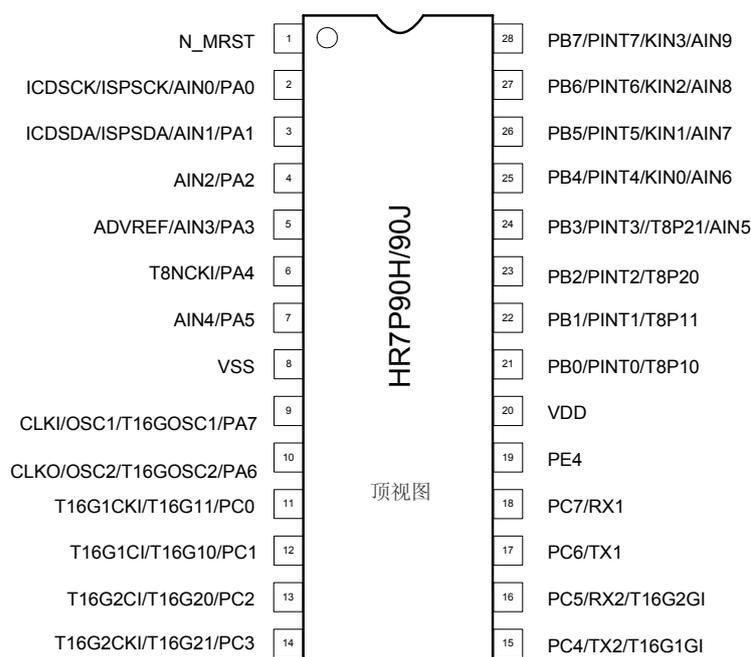


图 1-2 HR7P90H/90J(SKDIP28/SOP28)顶视图

### 1.4.2 HR7P91H/91J

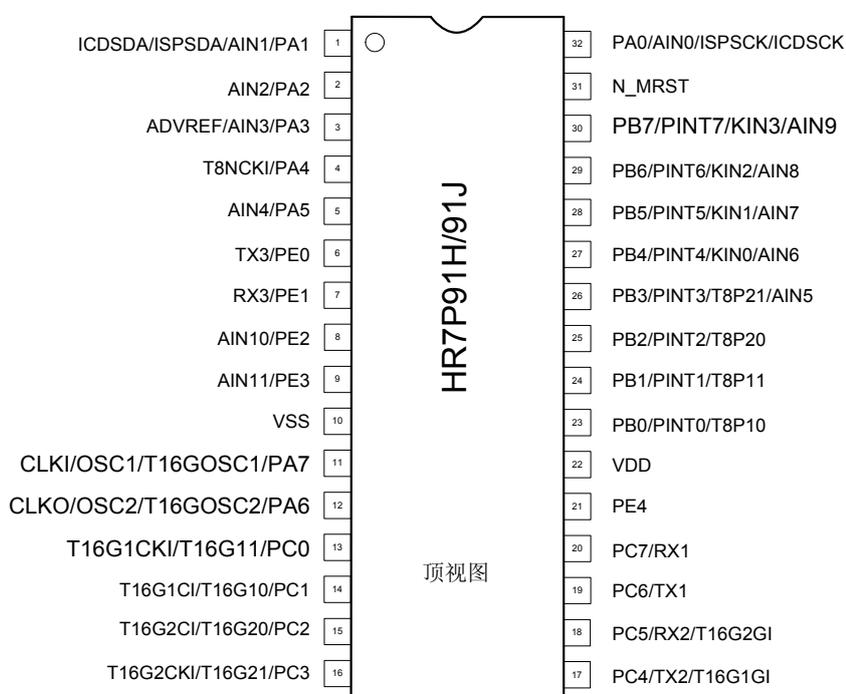


图 1-3 HR7P91H/91J(SDIP32/SOP32)顶视图

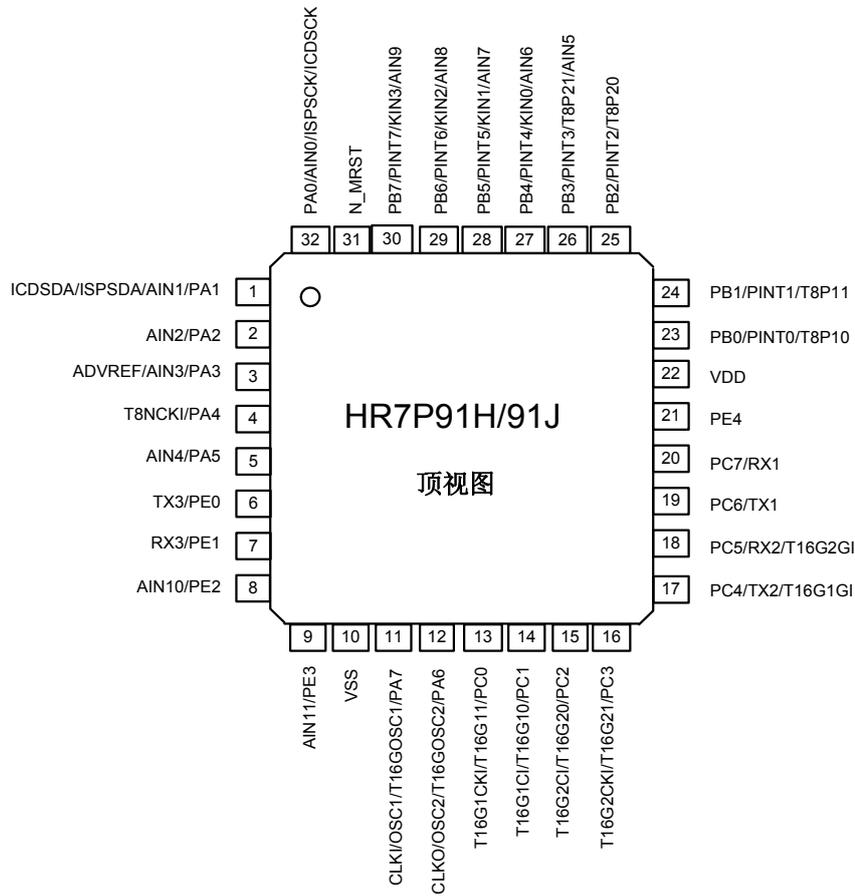


图 1-4 HR7P91H/91J(LQFP32)顶视图

1. 4. 3 HR7P92H/92J

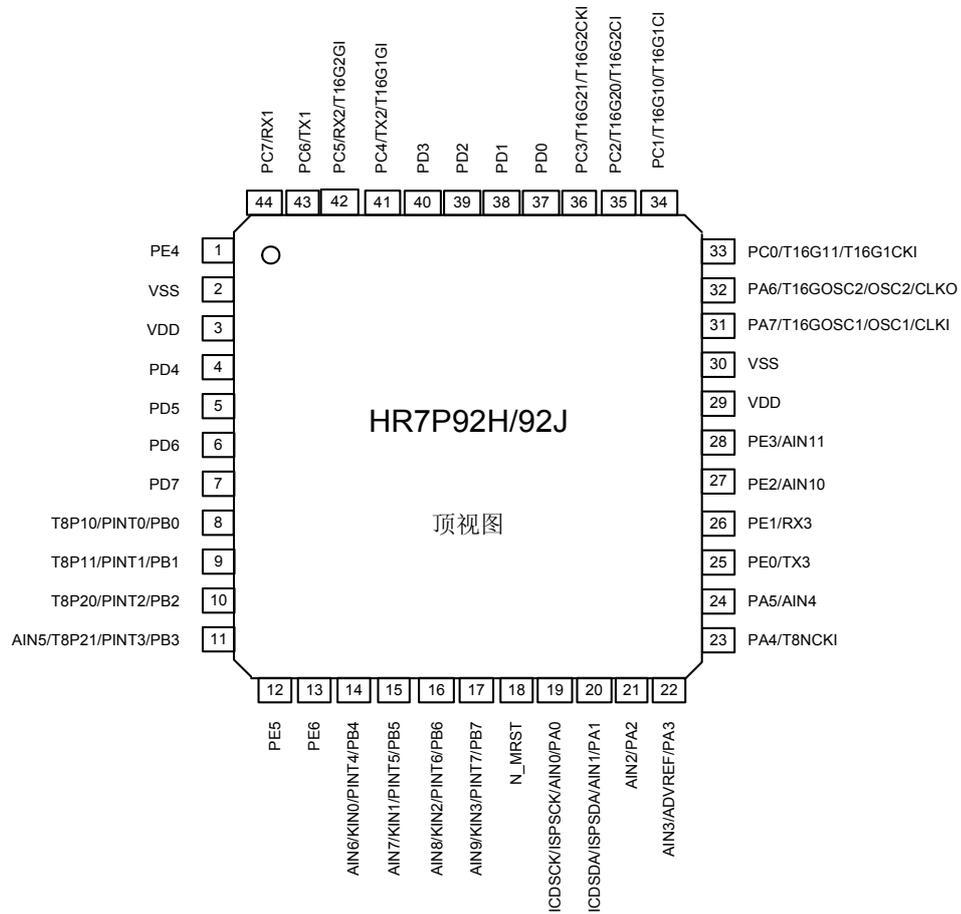


图 1-5 HR7P92H/92J(LQFP44)顶视图

## 1.5 管脚说明

### 1.5.1 管脚封装对照表

管脚名	HR7P90H/90J	HR7P91H/91J	HR7P92H/92J
PA0/AIN0/ICDSCK/ISPSCK	2	32	19
PA1/AIN1/ICSDA/ISPSDA	3	1	20
PA2/AIN2	4	2	21
PA3/AIN3/ADVREF	5	3	22
PA4/T8NCKI	6	4	23
PA5/AIN4	7	5	24
PA7/T16GOSC1/OSC1/CLKI	9	11	31
PA6/T16GOSC2/OSC2/CLKO	10	12	32
PB0/PINT0/T8P10	21	23	8
PB1/PINT1/T8P11	22	24	9
PB2/PINT2/T8P20	23	25	10
PB3/PINT3/T8P21/AIN5	24	26	11
PB4/PINT4/KIN0/AIN6	25	27	14
PB5/PINT5/KIN1/AIN7	26	28	15
PB6/PINT6/KIN2/AIN8	27	29	16
PB7/PINT7/KIN3/AIN9	28	30	17
PC0/T16G11/T16G1CKI	11	13	33
PC1/T16G10/T16G1CI	12	14	34
PC2/T16G20/T16G2CI	13	15	35
PC3/T16G21/T16G2CKI	14	16	36
PC4/TX2/T16G1GI	15	17	41
PC5/RX2/T16G2GI	16	18	42
PC6/TX1	17	19	43
PC7/RX1	18	20	44
PD0	-	-	37
PD1	-	-	38
PD2	-	-	39
PD3	-	-	40
PD4	-	-	4
PD5	-	-	5
PD6	-	-	6
PD7	-	-	7

表 1-1 管脚封装对照表

[续]

管脚名	HR7P90H/90J	HR7P91H/91J	HR7P92H/92J
PE0/TX3	-	6	25
PE1/RX3	-	7	26
PE2/AIN10	-	8	27
PE3/AIN11	-	9	28
PE4	19	21	1
PE5	-	-	12
PE6	-	-	13
N_MRST	1	31	18
VDD	20	22	3,29
VSS	8	10	2,30

表 1-2 管脚封装对照表[续]

## 1.5.2 管脚复用说明

管脚名	管脚复用	A/D	端口说明	备注
PA0/AIN0/ICDSCK/ ISPSCK	PA0	D	通用 I/O	-
	AIN0	A	ADC 模拟通道 0 输入	-
	ICDSCK	D	ICD 串行时钟输入	-
	ISPSCK	D	ISP 串行时钟输入	-
PA1/AIN1/ICSDA/ ISPSDA	PA1	D	通用 I/O	-
	AIN1	A	ADC 模拟通道 1 输入	-
	ICSDA	D	ICD 串行数据输入	-
	ISPSDA	D	ISP 串行数据输入	-
PA2/AIN2	PA2	D	通用 I/O	-
	AIN2	A	ADC 模拟通道 2 输入	-
PA3/AIN3/ADVREF	PA3	D	通用 I/O	-
	AIN3	A	ADC 模拟通道 3 输入	-
	ADVREF	A	ADC 参考电压输入	-
PA4/T8NCKI	PA4	D	通用 I/O	-
	T8NCKI	D	T8N 外部时钟输入	-
PA5/AIN4	PA5	D	通用 I/O	-
	AIN4	A	ADC 模拟通道 4 输入	-
PA6/T16GOSC1/OSC1 /CLKI	PA6	D	通用 I/O	-
	T16GOSC1	A	T16G 晶振输入	-
	OSC1	A	晶振/谐振器输入	-
	CLKI	A/D	外部时钟输入	-
PA7/T16GOSC2/OSC2 /CLKO	PA7	D	通用 I/O	-
	T16GOSC2	A	T16G 晶振输出	-
	OSC2	A	晶振/谐振器输出	-
PB0/PINT0/T8P10	CLKO	D	系统时钟输出	-
	PB0	D	通用 I/O	可启用弱上拉
	PINT0	D	外部端口中断 0 输入	
T8P10	D	T8P1 脉宽调制输出 0		
PB1/PINT1/T8P11	PB1	D	通用 I/O	可启用弱上拉
	PINT1	D	外部端口中断 1 输入	
	T8P11	D	T8P1 脉宽调制输出 1	
PB2/PINT2/T8P20	PB2	D	通用 I/O	可启用弱上拉
	PINT2	D	外部端口中断 2 输入	
	T8P20	D	T8P2 脉宽调制输出 0	

表 1-3 管脚复用说明

[续 1]

管脚名	管脚复用	A/D	端口说明	备注
PB3/PINT3/T8P21/AIN5	PB3	D	通用 I/O	可启用弱上拉
	PINT3	D	外部端口中断 3 输入	
	T8P21	D	T8P2 脉宽调制输出 1	
	AIN5	A	ADC 模拟通道 5 输入	
PB4/PINT4/KIN0/AIN6	PB4	D	通用 I/O	可启用弱上拉
	PINT4	D	外部端口中断 4 输入	
	KIN0	D	外部按键中断输入 0	
	AIN6	A	ADC 模拟通道 6 输入	
PB5/PINT5/KIN1/AIN7	PB5	D	通用 I/O	可启用弱上拉
	PINT5	D	外部端口中断 5	
	KIN1	D	外部按键中断输入 1	
	AIN7	A	ADC 模拟通道 7 输入	
PB6/PINT6/KIN2/AIN8	PB6	D	通用 I/O	可启用弱上拉
	PINT6	D	外部端口中断 6 输入	
	KIN2	D	外部按键中断输入 2	
	AIN8	A	ADC 模拟通道 8 输入	
PB7/PINT7/KIN3/AIN9	PB7	D	通用 I/O	可启用弱上拉
	PINT7	D	外部端口中断 7 输入	
	KIN3	D	外部按键中断输入 3	
	AIN9	A	ADC 模拟通道 9 输入	
PC0/T16G11/T16G1CKI	PC0	D	通用 I/O	-
	T16G11	D	T16G1 比较/PWM 输出 1	-
	T16G1CKI	D	T16G1 时钟输入	
PC1/T16G10/T16G1CI	PC1	D	通用 I/O	-
	T16G10	D	T16G1 比较/PWM 输出 0	-
	T16G1CI	D	T16G1 捕捉输入	
PC2/T16G20/T16G2CI	PC2	D	通用 I/O	-
	T16G20	D	T16G2 比较/PWM 输出 0	
	T16G2CI	D	T16G2 捕捉输入	
PC3/T16G21/T16G2CKI	PC3	D	通用 I/O	-
	T16G21	D	T16G2 比较/PWM 输出 1	-
	T16G2CKI	D	T16G2 时钟输入	-
PC4/TX2/T16G1GI	PC4	D	通用 I/O	-
	TX2	D	UART2 数据输出	-
	T16G1GI	D	T16G1 门控输入	-
PC5/RX2/T16G2GI	PC5	D	通用 I/O	-
	RX2	D	UART2 数据输入	-
	T16G2GI	D	T16G2 门控输入	-

表 1-4 管脚复用说明[续 1]

## 【续 2】

管脚名	管脚复用	A/D	端口说明	备注
PC6/TX1	PC6	D	通用 I/O	-
	TX1	D	UART1 数据输出	-
PC7/RX1	PC7	D	通用 I/O	-
	RX1	D	UART1 数据输入	-
PD0	PD0	D	通用 I/O	HR7P92H/92J 支持
PD1	PD1	D	通用 I/O	HR7P92H/92J 支持
PD2	PD2	D	通用 I/O	HR7P92H/92J 支持
PD3	PD3	D	通用 I/O	HR7P92H/92J 支持
PD4	PD4	D	通用 I/O	HR7P92H/92J 支持
PD5	PD4	D	通用 I/O	HR7P92H/92J 支持
PD6	PD6	D	通用 I/O	HR7P92H/92J 支持
PD7	PD7	D	通用 I/O	HR7P92H/92J 支持
PE0/TX3	PE0	D	通用 I/O	HR7P91H/91J 支持
	TX3	D	UART3 数据输出	HR7P92H/92J 支持
PE1/RX3	PE1	D	通用 I/O	HR7P91H/91J 支持
	RX3	D	UART3 数据输入	HR7P92H/92J 支持
PE2/AIN10	PE2	D	通用 I/O	HR7P91H/91J 支持
	AIN10	A	ADC 模拟通道 10 输入	HR7P92H/92J 支持
PE3/AIN11	PE3	D	通用 I/O	HR7P91H/91J 支持
	AIN11	A	ADC 模拟通道 11 输入	HR7P92H/92J 支持
PE4	PE4	D	通用 I/O	-
PE5	PE5	D	通用 I/O	HR7P92H/92J 支持
PE6	PE6	D	通用 I/O	HR7P92H/92J 支持
N_MRST	N_MRST	-	主复位输入	-
VDD	VDD	-	电源	-
VSS	VSS	-	地, 0V 参考点	-

表 1-5 管脚复用说明[续 2]

注 1: A = 模拟, D = 数字;

注 2: N\_MRST 表示低电平有效;

注 3: 所有通用数据 I/O 均为 TTL 施密特输入和 CMOS 输出驱动。

## 第 2 章 内核特性

### 2.1 CPU 内核结构

内核特性

- ◆ 高性能哈佛型 RISC CPU 内核
- ◆ 79 条精简指令
- ◆ 系统时钟工作频率最高为 16MHz
- ◆ 32 级程序堆栈（PC 硬件堆栈）
- ◆ 复位向量位于 0000H，默认中断向量位于 0004H，支持中断优先级和向量表
- ◆ 支持硬件乘法器
- ◆ 支持中断处理，20 个中断源(HR7P90H/90J 支持)
- ◆ 支持中断处理，22 个中断源(HR7P91H/91J/92H/92J 支持)

### 2.2 系统时钟和工作周期

本芯片系统时钟频率最高支持 16MHz。一个机器周期由 2 个系统时钟周期组成，CPU 在第一个系统时钟周期内进行取指、译码，中断处理，读取操作数，并进行算术运算和逻辑运算操作；在第二个系统时钟周期内将运算结果写回并预取下一条指令。

### 2.3 指令集概述

本芯片采用 HR7P 系列 79 条精简指令集系统。

除了部分条件跳转与控制程序流程的指令需要 2 个机器周期来完成，其他指令的执行都是在一个机器周期中完成。若芯片系统时钟频率为 4MHz，一个机器周期的时间为 500ns。具体指令集请参考《附录 指令集》。

### 2.4 程序计数器（PC）和程序堆栈

#### 2.4.1 程序计数器（PC）

15 位程序计数器 PC<14:0>。最大可寻址 32K 程序存储空间 0000<sub>H</sub>~7FFF<sub>H</sub>，超出地址范围会导致 PC 循环（又从 0000<sub>H</sub> 开始访问）。程序计数器 PC 的低 8 位 PC<7:0>可通过 PCRL 直接读写，而 PC 高 7 位不能直接读写，只能通过 PCRH 寄存器来间接赋值。复位时，PCRL、PCRH 和 PC 都会被清零。PC 硬件堆栈操作不会影响 PCRH 的值。

各种指令对 PC 的影响：

- ◆ 通过指令直接修改 PC 值时，对 PCRL 的赋值操作可直接修改 PC<7:0>，即 PC<7:0>=PCRL<7:0>；而操作 PC<7:0>的同时，PC<14:8>也会从 PCRH<6:0>寄存器中装入，因此，修改 PC 时，应先修改 PCRH<6:0>，再修改 PCRL<7:0>。
- ◆ 执行 RCALL 指令时，PC<7:0>为寄存器 R 中的值；而 PC<14:8>=PCRH<6:0>。
- ◆ 执行 CALL，GOTO 指令时，PC<10:0>为指令中 11 位立即数（操作数），PC<14:11>为 PCRH<6:3>的值。
- ◆ 执行 LCALL 指令时，该指令为双字指令共有 15 位立即数（操作数）。将 PC+2 压入程序堆栈，同时 PC<14:0>被修改为该 15 位立即数的值 I<14:0>；同时 PCRH 被修改为 I<14:8>的值。

- ◆ 执行 AJMP 指令时，该指令为双字指令共有 15 位立即数（操作数）。PC<14:0> 被修改为该 15 位立即数的值，同时 PCRH 被修改为 I<14:8> 的值。
- ◆ 执行 PAGE 指令时，PCRH<6:3> 的值将被该指令的立即数替换。
- ◆ 执行其他指令时，PC 值自动加 1。

注：HR7P90H/91H/92H 为 16K，地址范围分别为 0000<sub>H</sub> ~ 3FFF<sub>H</sub>；HR7P90J/91J/92J 为 32K，地址范围分别为 0000<sub>H</sub> ~ 7FFF<sub>H</sub>，超出地址范围导致 PC 循环（又从 0000<sub>H</sub> 开始访问），具体请参考产品订购信息。

## 2.4.2 程序堆栈

芯片内有 32 级程序堆栈（硬件堆栈），堆栈位宽与 PC 位宽相等，用于 PC 的压栈和出栈。执行 CALL、LCALL、RCALL 指令或中断被响应后，PC 自动压栈保护；当执行 RET、RETIA 或 RETIE 指令时，堆栈会将最近一次压栈的值返回至 PC。程序堆栈只支持 32 级缓冲操作，即程序堆栈只保存最近的 32 次连续压栈值，对于连续超过 32 次的压栈操作，第 33 次的压栈数据会覆盖第 1 次压栈的数据，使得第 1 次的压栈数据丢失。同样，超过 32 次的连续出栈，第 33 次出栈操作，使得程序流程不可控。

## 2.5 硬件乘法器

硬件乘法器是一个 8 位乘以 8 位的乘法器，乘积为 16 位。

通过 MULA 寄存器设置被乘数，通过 MULB 寄存器设置乘数。这两个寄存器只能被写入，无法被读取。运算的结果存入 MULL 和 MULH 两个寄存器中。这两个寄存器只能被读取，无法被写入。MULA 与 MULL 共用一个寄存器地址，MULB 与 MULH 共用一个寄存器地址。

整个硬件乘法器的运算周期为 1 个机器周期。

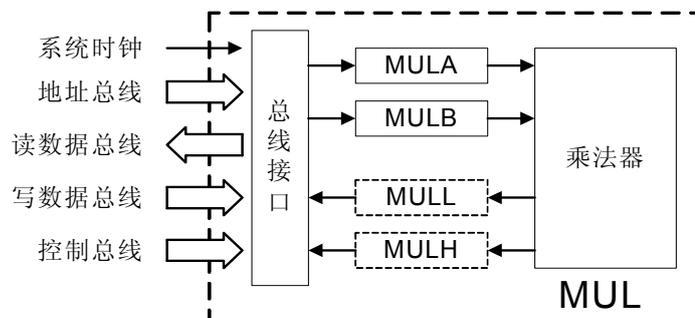


图 2-1 硬件乘法器内部结构图

## 2.6 特殊功能寄存器

寄存器名称	程序状态字寄存器 (PSW)		
地址	FF87 <sub>H</sub>		
复位值	000x xxxx		
C	bit0	R/W	全进位或全借位标志位 0: 无进位或有借位 1: 有进位或无借位
DC	bit1	R/W	半进位或半借位标志位 0: 低四位无进位或低四位有借位 1: 低四位有进位或低四位无借位
Z	bit2	R/W	零标志位 0: 算术或逻辑运算的结果不为零 1: 算术或逻辑运算的结果为零
OV	bit3	R/W	溢出标志位 0: 带符号算术运算没有溢出 1: 带符号算术运算有溢出
N	bit4	R/W	负数标志位 0: 带符号算术或逻辑运算的结果为正数 1: 带符号算术或逻辑运算的结果为负数
OF	bit5	R	程序压栈溢出标志位 0: 程序压栈未溢出 1: 程序压栈溢出
UF	bit6	R	程序出栈溢出标志位 0: 程序出栈未溢出 1: 程序出栈溢出
-	bit7	-	-

寄存器名称	A 寄存器 (AREG)		
地址	FF88 <sub>H</sub>		
复位值	xxxx xxxx		
A<7:0>	bit7-0	R/W	A 寄存器<7:0>

寄存器名称	被乘数寄存器 (MULA) / 乘积低 8 位寄存器<7:0> (MULL)		
地址	FF89 <sub>H</sub>		
复位值	xxxx xxxx		
MULA<7:0>	bit7-0	W	被乘数寄存器
MULL<7:0>		R	乘积低 8 位寄存器<7:0>

寄存器名称	乘数寄存器 (MULB) / 乘积高 8 位寄存器 <15:8> (MULH)		
地址	FF8A <sub>H</sub>		
复位值	xxxx xxxx		
MULB<7:0>	bit7-0	W	乘数寄存器
MULH<7:0>		R	乘积高 8 位寄存器 <15:8>

## 第 3 章 存储资源

### 3.1 程序存储器

#### 3.1.1 概述

HR7P90H/91H/92H 为 16K Words FLASH，实际地址范围 0000<sub>H</sub>~3FFF<sub>H</sub>。  
HR7P90J/91J/92J 为 32K Words FLASH，实际地址范围 0000<sub>H</sub>~7FFF<sub>H</sub>。  
寻址超出地址范围就会导致 PC 溢出循环。

#### 3.1.2 程序指针 PC 直接寻址

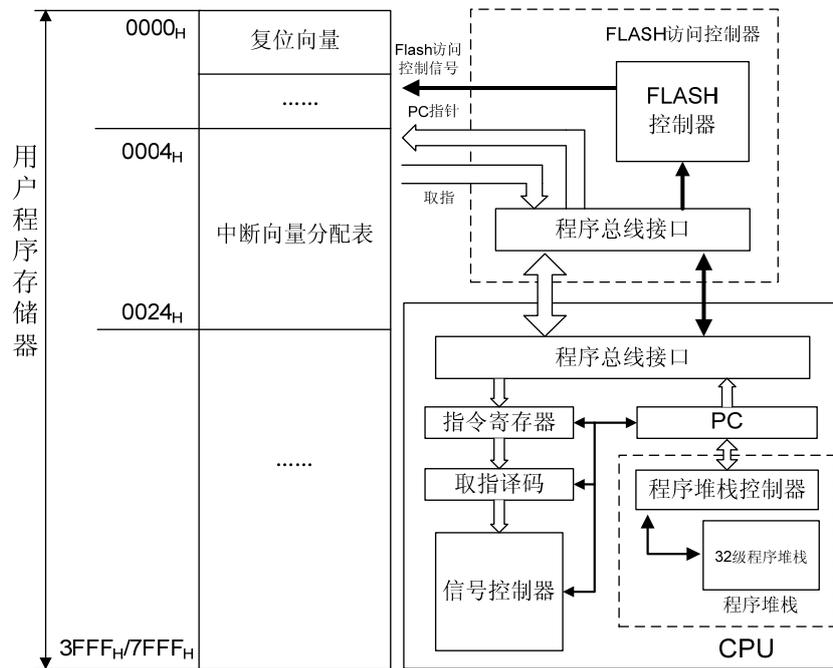


图 3-1 程序指针 PC 直接寻址示意图

#### 3.1.3 程序指针 PC 相对寻址

当程序执行相对跳转指令 JUMP 时，程序指针 PC 执行相对寻址。相对寻址范围为 PC+1+I。有符号立即数 I 为相对跳转指令的操作数，即-128~127。

#### 3.1.4 程序存储器查表操作

##### 3.1.4.1 概述

程序存储器访问功能适用于对 FLASH 存储数据进行自更新，可用于部分程序更新或者固定参数的修改。

程序存储器 Flash 具有掉电后数据不丢失的存储特性，此功能同时可适用于在上电初始化（系统开始正常工作之前），或掉电保护（系统退出工作状态）时，进行数据的更新或保护。需注意的是，在对程序存储器写入和擦除的过程中，芯片工作处于暂停状态，所以对注重实时控制的应用系统，不推荐使用该功能，或谨

慎使用该功能，以免影响芯片控制操作的实时性。

程序存储器 Flash 在进行擦除、写入时，整个芯片处于暂停状态，其中包括 CPU 工作暂停，指令执行暂停，外围模块工作暂停，中断响应暂停；暂停时外围模块以及 IO 工作等均保持暂停前的状态，直至存储器 Flash 擦除、写入完成后，芯片才会继续工作。

程序存储器 Flash 的页擦除时间为  $22\text{ms} \pm 8\%$ （全温度范围），即在对 Flash 其中一页的擦除过程中，芯片处于暂停状态的时间为  $22\text{ms} \pm 8\%$ （全温度范围），直至擦除操作完成后，芯片继续工作。

程序存储器 Flash 的写入（编程）时间为  $4.1\text{ms} \pm 8\%$ （全温度范围），即在对 Flash 进行写入（编程）过程中，芯片处于暂停状态的时间为  $4.1\text{ms} \pm 8\%$ （全温度范围），直至写入操作完成后，芯片继续工作。其中每次写入（编程）操作，对 Flash 的 64 个 Words 进行写入（编程）。

若配置位 TBLEN=1，可通过查表指令和相关寄存器实现程序存储器的查表操作。ROMCL/ROMCH 寄存器为 FLASH 查表控制寄存器。其中 ROMCH 不是物理寄存器，读 ROMCH 时将读到全零。

FRAH/FRAL 寄存器为 FLASH 查表指针寄存器。当查表读 FLASH 时，FRAH/FRAL 组成查表指针，最大可寻址 16K/32K 的 FLASH 程序存储空间。当查表写 FLASH 时，FRAH<5:0>/FRAH<6:0>指向 FLASH 的写入页；每页 FLASH 分为 4 个区，由 FRAL<7:6>划分；每个区的容量与程序缓冲器相同，为 64 个 Words，通过程序缓冲器进行改写操作，程序缓冲器由 FRAL<5:0>寻址。

ROMDH/ROMDL 寄存器为 FLASH 查表数据寄存器。当查表读 FLASH 时，ROMDH/ROMDL 用于存放读出的 16 位 FLASH 数据。当查表写 FLASH 时，ROMDH/ROMDL 中的数据将被写入程序缓冲器中。

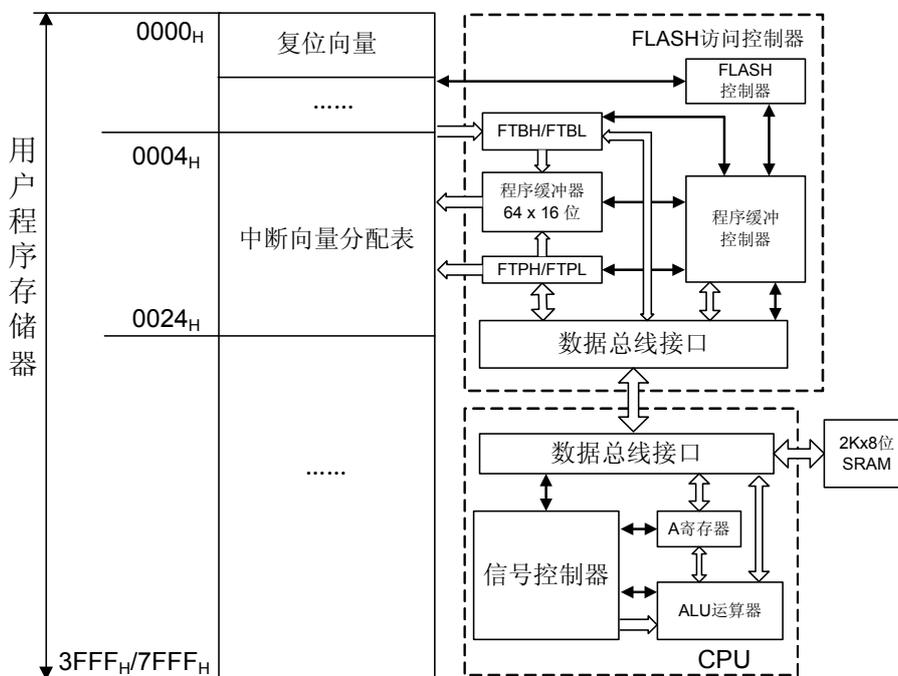


图 3-2 程序存储器查表操作示意图

### 3.1.4.2 程序存储器读取

**应用例程：程序存储器读取**

```

MOVI    0x00          ; 读取程序存储器 [0x0000]
MOVA    FRAL
MOVI    0X00
MOVA    FRAH
TBR
MOV     ROMDH,0
MOV     ROMDL,0

```

### 3.1.4.3 程序存储器擦除

**应用例程：程序存储器擦除，只支持页擦除。**

```

BSS     ROMCL, MEWS
BSS     ROMCL, WREN
BCC     INTG, GIE
MOVI    0x55
MOVA    ROMCH
.....  ; 8 个 NOP 指令，等待 8 个指令周期
MOVI    0xAA
MOVA    ROMCH
.....  ; 8 个 NOP 指令，等待 8 个指令周期
BSS     ROMCL, MTRG

```

### 3.1.4.4 程序存储器写入

**应用例程：程序缓冲器写入（单写），将程序写入 FRAL<5:0>划分的写入区。**

```

MOVI    0x00          ; 程序缓冲器[0x00]写入 0X9673
MOVA    FRAL
MOVI    0X96
MOVA    ROMDH
MOVI    0X73
MOVA    ROMDL
TBW

```

**应用例程：程序缓冲器写入（连续写），将程序写入 FRAL<5:0>划分的写入区。**

```

MOVI    0x00          ; 程序缓冲器写入 0X9673
MOVA    FRAL
NEXT1:
MOVI    0X96
MOVA    ROMDH
MOVI    0X73

```

MOVA	ROMDL	
TBW#1		
JBS	FRAL, 6	; 写完程序缓冲器
GOTO	NEXT1	; 未完成继续写

**应用例程：将程序缓冲器的内容写入{FRAH<7:0>,FRAL<7:6>}划分的写入区。**

MOVI	0x05	; Flash 写入第 5 页第 3 区
MOVA	FRAH	
MOVI	0xC0	
MOVA	FRAL	
...	...	
BCC	ROMCL, MEWS	
BSS	ROMCL, WREN	
BCC	INTG, GIE	
MOVI	0x55	
MOVA	ROMCH	
...	...	; 8 个 NOP 指令, 等待 8 个机器周期
MOVI	0xAA	
MOVA	ROMCH	
...	...	; 8 个 NOP 指令, 等待 8 个机器周期
BSS	ROMCH, MTRG	

## 3.1.4.5 程序存储器页更新

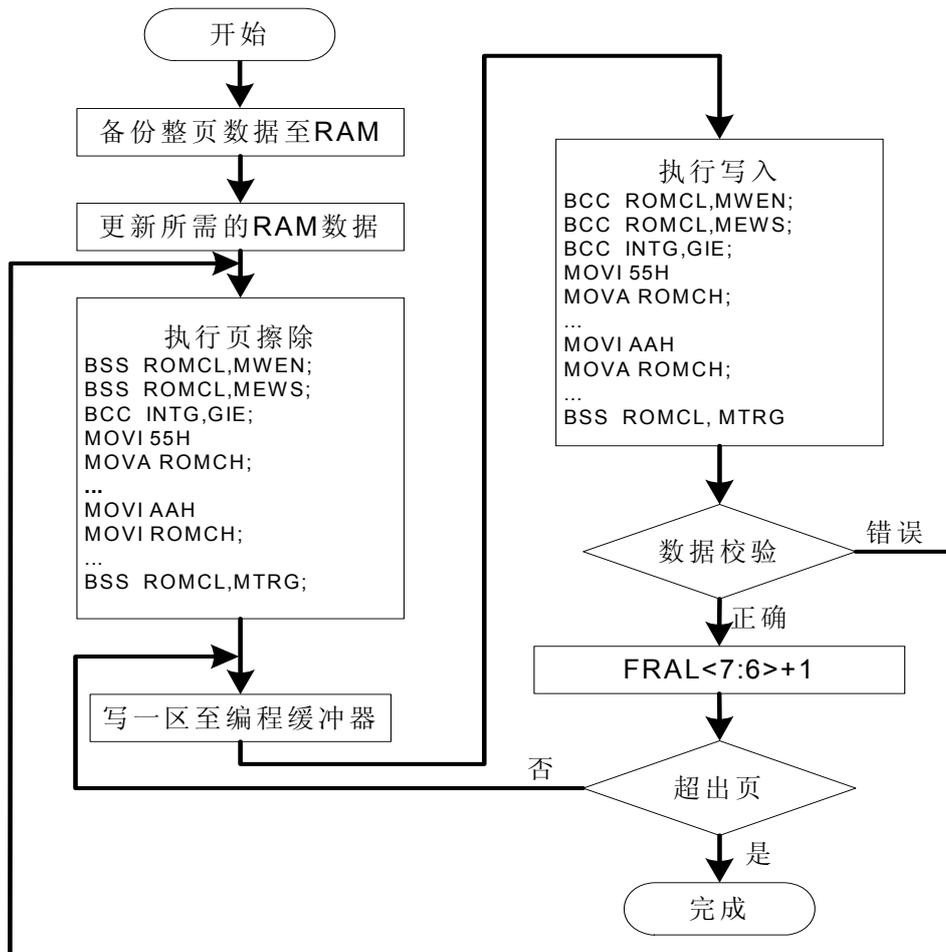


图 3-3 页更新流程图

注：更新一页程序存储器的步骤：

1. 用查表读指令将一页内容备份至数据存储空间（需 512x8 位存储空间）；
2. 修改备份后的数据存储空间，更新数值；
3. 通过寄存器 ROMCL 和 ROMCH 进行页擦除；
4. 通过查表写指令，将更新后的数据存储空间的值写入编程缓冲器（64x16 位）；
5. 通过寄存器 ROMCL 和 ROMCH 将整个编程缓冲器中的内容，写入 FRAL<7:6>所指向的区；
6. 用查表读指令进行写入区的校验；
7. 若校验成功，则改变 FRAL<7:6>，再次执行步骤 4 ~ 6；
8. 当 4 个区写完后即完成一页的更新。

## 3.1.5 特殊功能寄存器

寄存器名称	程序计数器<7:0> (PCRL)		
地址	FF84 <sub>H</sub>		
复位值	0000 0000		
PCRL<7:0>	bit7-0	R/W	程序计数器低 8 位<7:0>

寄存器名称	程序计数器<15:8> (PCRH)		
地址	FF85 <sub>H</sub>		
复位值	0000 0000		
PCRH<7:0>	bit7-0	R/W	程序计数器高 8 位<15:8>

寄存器名称	程序查表指针寄存器<7:0> (FRAL)		
地址	FFA8 <sub>H</sub>		
复位值	0000 0000		
FRAL<7:0>	bit7-0	R/W	查表指针低 8 位<7:0>

寄存器名称	程序查表指针寄存器<15:8> (FRAH)		
地址	FFA9 <sub>H</sub>		
复位值	0000 0000		
FRAH<6:0>	bit6-0	R/W	查表指针高 7 位<14:8>
-	bit7	-	-

寄存器名称	程序查表数据寄存器<7:0> (ROMDL)		
地址	FFAB <sub>H</sub>		
复位值	0000 0000		
ROMDL <7:0>	bit7-0	R/W	查表数据寄存器低 8 位<7:0>

寄存器名称	程序查表数据寄存器<15:8> (ROMDH)		
地址	FFAC <sub>H</sub>		
复位值	0000 0000		
ROMDH <7:0>	bit7-0	R/W	查表数据寄存器高 8 位<15:8>

寄存器名称	程序查表访问控制寄存器<7:0> (ROMCL)		
地址	FFAD <sub>H</sub>		
复位值	0000 0000		
-	bit0	-	-
MTRG	bit1	R/W	程序存储器写触发位 0: 未启动写/擦除操作, 或操作已完成 1: 启动写/擦除操作, 或者正在进行操作 (用软件将 MTRG 位置 1 启动写操作)
WREN	bit2	R/W	程序存储器写/擦除使能位 0: 禁止 1: 使能
MEWS	bit3	R/W	程序存储器写入/擦除选择位 0: 写入 1: 擦除
-	bit7-4	-	-

寄存器名称	程序查表访问控制寄存器<15:8> (ROMCH)		
地址	FFAE <sub>H</sub>		
复位值	0000 0000		
ROMCH <7:0>	bit7-0	W	操作控制字 执行“BSS ROMCL, MTRG”启动程序存储器的写/擦除操作之前, 必须将 ROMCH 写入 0X55 后等待 8 个机器周期, 再将 ROMCH 写入 0XAA 后等待 8 个机器周期, 详见上例

## 3.2 数据存储

### 3.2.1 概述

数据存储由 2 部分组成，“特殊功能寄存器”（最多 128 个）和“通用 SRAM”（2K Bytes）。

数据存储支持 3 种寻址方式：直接寻址、SRAM 特殊寻址和间接寻址。

物理地址如下：

地址区间	名称
0000 <sub>H</sub> – 007F <sub>H</sub>	通用 SRAM SECTION0
0080 <sub>H</sub> – 00FF <sub>H</sub>	通用 SRAM SECTION1
0100 <sub>H</sub> – 017F <sub>H</sub>	通用 SRAM SECTION2
0180 <sub>H</sub> – 01FF <sub>H</sub>	通用 SRAM SECTION3
0200 <sub>H</sub> – 027F <sub>H</sub>	通用 SRAM SECTION4
0280 <sub>H</sub> – 02FF <sub>H</sub>	通用 SRAM SECTION5
0300 <sub>H</sub> – 037F <sub>H</sub>	通用 SRAM SECTION6
0380 <sub>H</sub> – 03FF <sub>H</sub>	通用 SRAM SECTION7
0400 <sub>H</sub> – 047F <sub>H</sub>	通用 SRAM SECTION8
0480 <sub>H</sub> – 04FF <sub>H</sub>	通用 SRAM SECTION9
0500 <sub>H</sub> – 057F <sub>H</sub>	通用 SRAM SECTION10
0580 <sub>H</sub> – 05FF <sub>H</sub>	通用 SRAM SECTION11
0600 <sub>H</sub> – 067F <sub>H</sub>	通用 SRAM SECTION12
0680 <sub>H</sub> – 06FF <sub>H</sub>	通用 SRAM SECTION13
0700 <sub>H</sub> – 077F <sub>H</sub>	通用 SRAM SECTION14
0780 <sub>H</sub> – 07FF <sub>H</sub>	通用 SRAM SECTION15
0800 <sub>H</sub> – FF7F <sub>H</sub>	-
FF80 <sub>H</sub> – FFFF <sub>H</sub>	特殊功能寄存器区

### 3.2.2 寻址方式

#### 3.2.2.1 间接寻址

8位IAAH和8位IAAL组成16位间接寻址索引寄存器，寻址空间0000<sub>H</sub>~FFFF<sub>H</sub>。通过对间接寻址数据寄存器IAD的读写操作，完成间接寻址操作。

由于IAD这个寄存器自身也有物理地址FF80<sub>H</sub>。因此，这个寄存器也是可以被间接寻址的。只是当用间接寻址的方式，读IAD这个寄存器的时候，读出的值始终为00H，而写入则是一个空操作（可能影响操作位）。

ISTEP指令，用来对间接寻址索引寄存器IAAH/IAAL进行偏移计算。该指令支持8位有符号立即数，即偏移范围-128~127。虽然只有8位立即数，但是该条指令对整个IAA(IAAL和IAAH)进行16位计算。计算的结果依然存放于IAAL和IAAH中。

示意图如下：

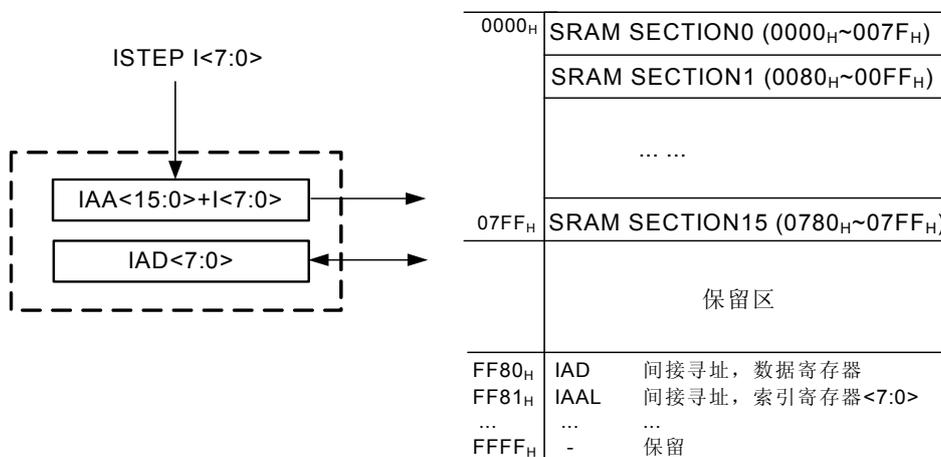


图 3-4 间接寻址示意图

**应用例程：访问特殊功能寄存器，读出 PSW(0xFF87)值。**

```

MOVI    0xFF          ; 0xFF->IAAH
MOVA    IAAH
MOVI    0x87          ; 0x87->IAAL
MOVA    IAAL
MOV     IAD,0         ; PSW->A
    
```

**应用例程：访问通用 SRAM，对物理地址（0x0693）写入 0x55，再读出。**

```

MOVI    0x06          ; 0x06->IAAH
MOVA    IAAH
MOVI    0x93          ; 0x93->IAAL
MOVA    IAAL
MOVI    0x55          ; 0x55->A
MOVA    IAD           ; A-> [0x0693]
MOV     IAD,0         ; [0x0693] ->A
    
```

### 3.2.2.2 直接寻址

在直接寻址时，访问地址信息由两部分组成。BKSR 用于选择存储体组，指令中的 8 位地址信息用于在 BKSR 所选的存储体组中寻址。特别的，当指令中的 8 位地址信息大于或等于 80H 时，将忽略 BKSR 而直接寻址特殊功能寄存器区。当指令中的 8 位地址信息小于 80H 时，将寻址通用 SRAM 区。

示意图如下：

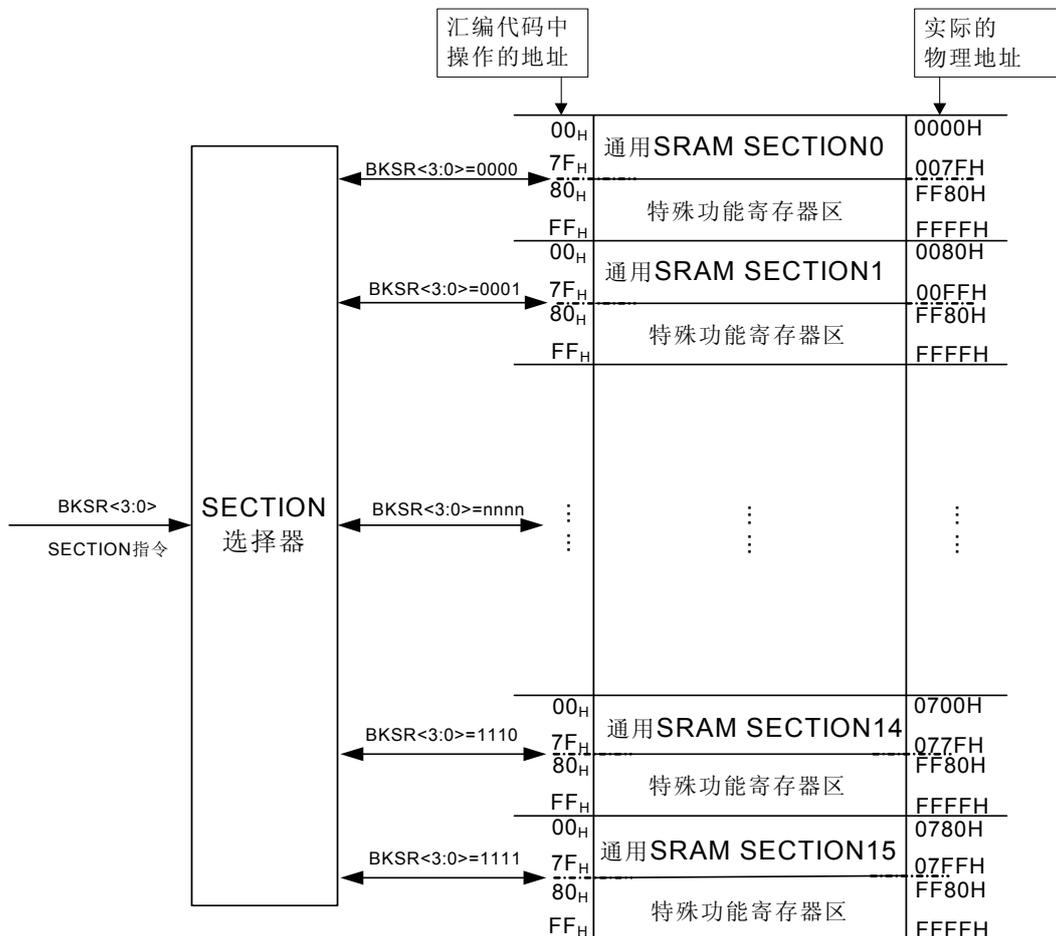


图 3-5 直接寻址示意图

芯片共 2K Bytes 通用 SRAM，以 128 Bytes 为 1 个 SECTION 进行划分，共 16 个 SECTION。具体每个 SECTION 的地址范围，参见上面的物理地址表。SECTION 的切换，可以通过 SECTION 指令，或者其它指令配置 BKSR 寄存器实现。被访问的通用 SRAM 单元的物理地址，由 BKSR<3:0>和指令中的地址信息低 7 位 R<6:0>组成。

**应用例程：访问特殊功能寄存器，读取程序状态字。**

```
MOV PSW, 0 ; PSW->A
```

**应用例程：访问通用 SRAM，对物理地址 (0x0083) 写入 0x55，再读出。**

```
SECTION 0x01 ; 选择 SECTION1
```

```

MOVI    0x55      ; 0x55->A
MOVA    0x03      ; A-> [0x83]
MOV     0x03, 0   ; [0x83] ->A
    
```

### 3.2.2.3 SRAM特殊寻址

为方便较大的数据段（例如数组）在 SRAM 中的移动，指令 MOVAR 和 MOVRA 用于对 SRAM 进行特殊寻址读写操作，指令中支持 11 位地址信息（R<11:0>），可寻址 2K 字节地址空间，这样可以避免在 SECTION 间的频繁切换。该特殊寻址操作，只能对通用 SRAM 区进行寻址访问，不能访问特殊功能寄存器区。示意图如下：

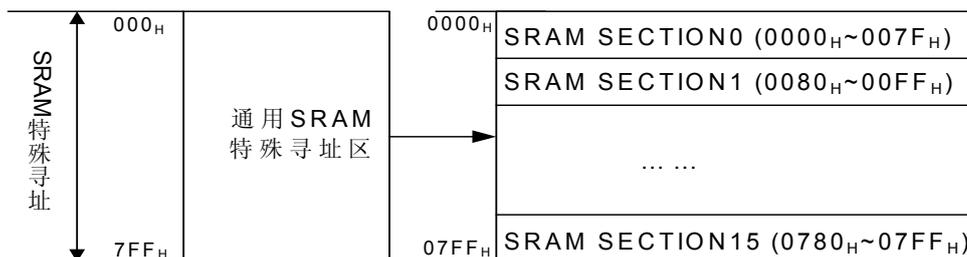


图 3-6 SRAM 特殊寻址示意图

**应用例程：访问通用 SRAM，对物理地址（0x0693）写入 0x55，再读出。**

```

MOVI    0x55      ; 0x55->A
MOVAR   0x693     ; A-> [0x693]
MOVRA   0x693     ; [0x693] ->A
    
```

### 3.2.3 特殊功能寄存器

寄存器名称	间接寻址数据寄存器 (IAD)		
地址	FF80 <sub>H</sub>		
复位值	0000 0000		
IAD<7:0>	bit7-0	R/W	间接寻址数据

寄存器名称	间接寻址索引寄存器<7:0> (IAAL)		
地址	FF81 <sub>H</sub>		
复位值	0000 0000		
IAAL<7:0>	bit7-0	R/W	间接寻址索引低 8 位<7:0>

寄存器名称	间接寻址索引寄存器<15:8> (IAAH)		
地址	FF82 <sub>H</sub>		
复位值	0000 0000		
IAAH<7:0>	bit7-0	R/W	间接寻址索引高 8 位<15:8>

寄存器名称		存储体组选择寄存器 (BKSR)	
地址	FF83 <sub>H</sub>		
复位值	xxxx x000		
BKSR<3:0>	bit3-0	R/W	存储体选择位 00 <sub>H</sub> ~0F <sub>H</sub> : SECTION0~SECTION15
-	bit7-4	-	-

## 第 4 章 输入/输出端口

### 4.1 概述

HR7P90H/90J 支持 PA0~PA7,PB0~PB7,PC0~PC7,PE4

HR7P91H/91J 支持 PA0~PA7,PB0~PB7,PC0~PC7,PE0~PE4

HR7P92H/92J 支持 PA0~PA7,PB0~PB7,PC0~PC7,PD0~PD7,PE0~PE6

所有 I/O 端口都是 TTL SMT 输入和 CMOS 输出驱动。每个端口都有相应的控制寄存器 PxT, 来进行输入/输出控制。若 PxT 置 1, 则 I/O 端口为输入状态, 若 PxT 置 0, 则 I/O 端口为输出状态。

当 I/O 管脚配置为输出时, 其电平由 Px 寄存器决定, 1 为高电平, 0 为低电平。  
当 I/O 管脚配置为输入时, 其电平状态可由 Px 寄存器读取。

当对 Px 寄存器执行读-修改-写操作时, 先读取该组 I/O 的端口电平, 修改后再写回 Px 寄存器。位操作属于读-修改-写操作, 因此对端口的位操作有可能影响同组 I/O 的 Px 寄存器。

支持管脚复用。具体说明及设置请参考《管脚说明》和《I/O MUX》章节。

### 4.2 结构框图

管脚	0	1	2	3	4	5	6	7	备注
PA	A	A	A	A	A	A	A	A	
PB	B	B	B	B	B	B	B	B	
PC	A	A	A	A	A	A	A	A	
PD	A	A	A	A	A	A	A	A	HR7P92H/92J 支持
PE	A	A	A	A	A	A	A	-	PE0~PE3 HR7P91H/91J/92H/92J 支持 PE5~PE6 HR7P92H/92J 支持

表 4-1 I/O 端口结构信息表

注: A 表示端口结构图 A, B 表示端口结构图 B。两种结构图如下。

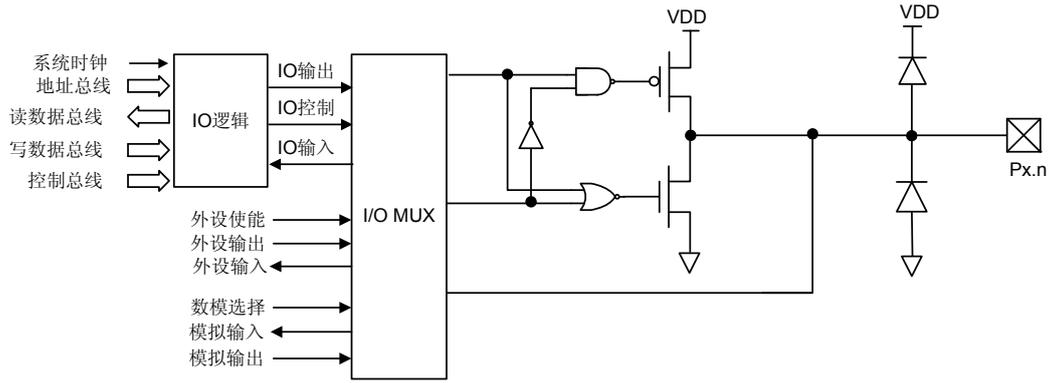


图 4-1 输入/输出端口结构图 A

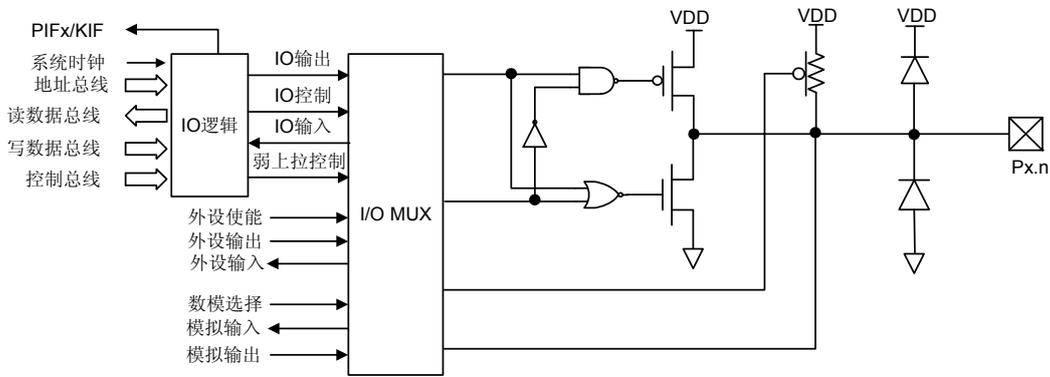


图 4-2 输入/输出端口结构图 B

I/O 端口弱上拉

管脚	0	1	2	3	4	5	6	7
PA	不支持							
PB	支持							
PC	不支持							
PD	不支持							
PE	不支持							
PF	不支持							
PG	不支持	-						

表 4-2 I/O 端口弱上拉

## 4.3 外部中断

### 4.3.1 外部端口中断 (PINT)

PB 端口支持外部端口中断。当外部输入端口信号发生变化，并且变化边沿满足触发条件时，将产生外部端口中断 PINTx。触发条件可由 PEGx 选择为上升沿触发或者下降沿触发。外部端口中断可由 PIEx 使能。中断产生将影响相应的中断标志 PIFx。

管脚名	I/O MUX	中断名	中断使能	边沿选择	中断标志
PB0	PINT0	PINT0	PIE0	PEG0	PIF0
PB1	PINT1	PINT1	PIE1	PEG1	PIF1
PB2	PINT2	PINT2	PIE2	PEG2	PIF2
PB3	PINT3	PINT3	PIE3	PEG3	PIF3
PB4	PINT4	PINT4	PIE4	PEG4	PIF4
PB5	PINT5	PINT5	PIE5	PEG5	PIF5
PB6	PINT6	PINT6	PIE6	PEG6	PIF6
PB7	PINT7	PINT7	PIE7	PEG7	PIF7

表 4-3 外部端口中断

### 4.3.2 外部按键中断 (KINT)

PB 端口支持外部按键中断。按键中断的触发条件为，使能的任一外部按键输入电平，与上一次对该端口进行读/写操作时的电平相比发生变化时，将产生外部按键中断 KINT。

KIE 为外部按键中断的使能位。KIF 为外部按键中断的中断标志位。清除中断标志位前，必须对所有使能的外部按键输入端口进行一次读/写访问，使比较参考电平与当前输入电平一致，否则标志位无法被清除。

管脚名	I/O MUX	中断名	中断使能	中断标志
PB4	KIN0	KINT	KIE	KIF
PB5	KIN1			
PB6	KIN2			
PB7	KIN3			

表 4-4 外部按键中断

## 4.4 特殊功能寄存器

寄存器名称	Px 端口电平状态寄存器 (PA/PB/PC/PD/PE)		
地址	PA: FFB0 <sub>H</sub> PB: FFB2 <sub>H</sub> PC: FFB4 <sub>H</sub> PD: FFB6 <sub>H</sub> PE: FFB8 <sub>H</sub>		
复位值	xxxx xxxx		
Px<7:0>	bit7-0	R/W	Px 口电平状态 0: 低电平 1: 高电平

寄存器名称	Px 端口输入输出控制寄存器 (PAT/PBT/PCT/PDT/PET)		
地址	PAT: FFB1 <sub>H</sub> PBT: FFB3 <sub>H</sub> PCT: FFB5 <sub>H</sub> PDT: FFB7 <sub>H</sub> PET: FFB9 <sub>H</sub>		
复位值	1111 1111		
PxT<7:0>	bit7-0	R/W	Px 口输入输出状态 0: 输出状态 1: 输入状态

寄存器名称	PB 端口弱上拉使能控制寄存器 (N_PBPU)		
地址	N_PBPU: FFBA <sub>H</sub>		
复位值	1111 1111		
N_PBPU <7:0>	bit7-0	R/W	PBx 弱上拉使能位 0: 弱上拉使能 1: 弱上拉禁止

## 第 5 章 外设

### 5.1 定时器/计数器模块 (Timer/Counter)

#### 5.1.1 8 位定时器/计数器 (T8N)

##### 5.1.1.1 概述

- ◆ T8N 支持 2 种模式：定时器模式和计数器模式。
- ◆ 定时器模式时钟源为系统时钟二分频  $F_{osc}/2$ ，支持可配置预分频器。
- ◆ 计数器模式时钟源为外部计数时钟 T8NCKI。
- ◆ T8N 计数器的初值可任意配置。
- ◆ T8N 计数溢出产生中断 T8NIF(必须软件清零)。
- ◆ T8N 在低功耗模式下不工作。

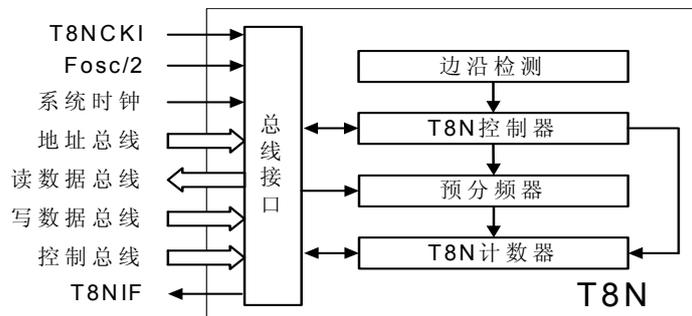


图 5-1 T8N 内部结构图

##### 5.1.1.2 定时器模式

当 T8NM=0 时，T8N 配置为定时器模式，对系统时钟二分频进行计数。计数时钟可以由  $F_{osc}/2$  直接提供，也可以对  $F_{osc}/2$  分频后再提供。

##### 5.1.1.3 计数器模式

当 T8NM=1 时，T8N 配置为计数器模式，对外部计数时钟 T8NCKI 的边沿进行计数。当 T8NSE=0 时，T8N 计数器对 T8NCKI 上升沿计数；当 T8NSE=1 时，对 T8NCKI 下降沿计数。

由于 T8N 利用内部系统时钟对外部 T8NCKI 采样，来实现 T8NCKI 与内部相位时钟的同步。因此，T8NCKI 的高电平和低电平时间，均至少为 2 个系统时钟周期。

##### 5.1.1.4 预分频器

当 T8NPSA=1 时，计数时钟源由  $F_{osc}/2$  直接提供。预分频器被禁止。

当 T8NPSA=0 时，计数时钟源为  $F_{osc}/2$  分频后的时钟。设置 T8NPRS<2:0> 可以配置不同的分频比。任何对 T8N 寄存器的写操作都会复位预分频器（内容清零），但不改变预分频器的分频比。预分频器的计数值无法读写。预分频器对定时器模式和计数器模式都会产生影响。

## 5.1.1.5 特殊功能寄存器

寄存器名称	T8N 计数器 (T8N)		
地址	FFBD <sub>H</sub>		
复位值	0000 0000		
T8N<7:0>	bit7-0	R/W	T8N 计数器 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称	T8N 控制寄存器 (T8NC)		
地址	FFBE <sub>H</sub>		
复位值	0011 1111		
T8NPRS <2:0>	bit2-0	R/W	T8N 分频比选择位 000: 1:2 001: 1:4 010: 1:8 011: 1:16 100: 1:32 101: 1:64 110: 1:128 111: 1:256
T8NPSA	bit3	R/W	预分频器禁止位 0: 使能 1: 禁止
T8NSE	bit4	R/W	T8N 时钟沿选择位 0: T8NCKI 上升沿计数 1: T8NCKI 下降沿计数
T8NM	bit5	R/W	T8N 模式选择位 0: 定时器模式 (时钟源为系统时钟 2 分频) 1: 计数器模式 (时钟源为 T8NCKI)
-	bit7-6	-	-

## 5.1.2 8位PWM时基定时器 (T8P1/T8P2)

### 5.1.2.1 概述

- ◆ T8Px 支持 3 种工作模式：定时器模式，单边 PWM 模式和双边 PWM 模式。
- ◆ 计数时钟源为系统时钟二分频  $F_{osc}/2$ 。
- ◆ 单边 PWM 模式和双边 PWM 模式可产生 PWM 输出波形，支持 2 个 PWM 输出端口，并且每个端口可独立配置输出反向。
- ◆ T8Px 支持一个可配置的预分频器和一个可配置的后分频器。
- ◆ T8Px 支持 8 位计数器(T8Px)，精度寄存器(T8PxR)，精度缓冲器 (T8PxR\_BUF，复位或关闭 PWM 功能时复位为 00H) 和周期寄存器(T8PxP)。
- ◆ T8Px 计数器的初值可任意配置。
- ◆ T8Px 支持中断产生 T8PxIF，(不同工作模式作用不同，必须软件清零)。
- ◆ T8Px 在低功耗模式下不工作。

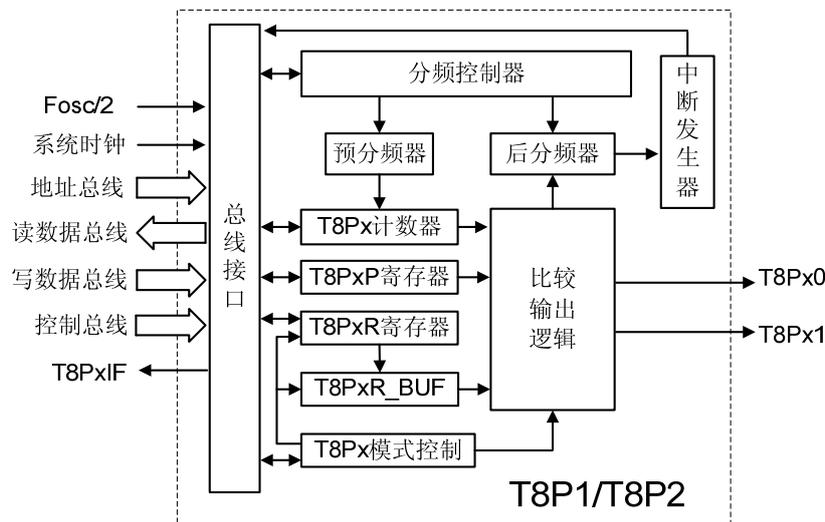


图 5-2 T8Px 内部结构图

### 5.1.2.2 预分频器和后分频器

T8Px 支持一个可配置预分频器和一个可配置后分频器，任何 T8Px 工作模式都能使用预分频器和后分频器。预分频器和后分频器的计数值都无法读写。预分频器可由  $T8PxPRS<1:0>$  来配置，对  $F_{osc}/2$  进行预分频，产生计数器 T8Px 所需的计数时钟；后分频器可由  $T8PxPOS<3:0>$  来配置，但只用于定时器模式。对 T8Px 寄存器的任何写操作都会把预分频器和后分频器清零。

### 5.1.2.3 定时器模式

$T8PxM<1:0>=01$  时，T8Px 配置为定时器模式，对系统时钟进行计数。计数时钟由  $F_{osc}/2$  经预分频器分频后提供。当计数器 T8Px 的值与周期寄存器 T8PxP 相等时，计数器 T8Px 的值将在下一个计数时钟复位（计数值清零）。当复位的

次数满足后分频器的配置时，T8Px 将产生比较匹配中断，该中断需要软件清零。

#### 5.1.2.4 单边PWM模式

T8PxM<1:0>=10 时，T8Px 配置为单边 PWM 模式。T8Px 支持 2 个 PWM 输出，T8Px0 与 T8Px1，可以分别通过 T8Px0INV 与 T8Px1INV 进行输出反向控制。计数器 T8Px 根据计数时钟进行递增计数，当 T8Px 计数值与精度缓冲器 T8PxR\_BUF 匹配时，T8Px0 与 T8Px1 输出“0”电平；当 T8Px 计数值与周期寄存器 T8PxP 匹配时，T8Px0 与 T8Px1 输出“1”电平，并将精度缓冲器 T8PxR\_BUF 的值更新为精度寄存器 T8PxR 的值，同时产生中断，该中断可以表示为 PWM 输出周期完成，也可以表示为精度寄存器空，需要软件清零。精度缓冲器 T8PxR\_BUF 的值第一次被更新为精度寄存器 T8PxR 的值以前，T8PxR\_BUF 的初始值为 0x00。示意图如下：

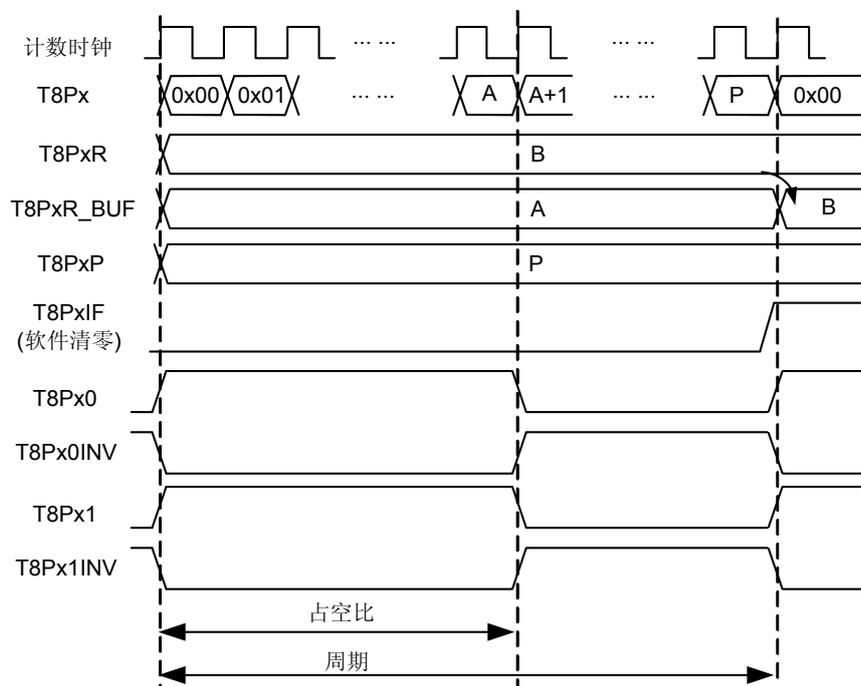


图 5-3 T8Px 单边 PWM 模式示意图

PWM 计算公式如下：

$$\text{PWM 周期} = [(\text{周期值}) + 1] \times 2 \times \text{Tosc} \times (\text{计数器分频比})$$

$$\text{PWM 频率} = 1 / [\text{PWMx 周期}]$$

$$\text{PWM 脉宽} = (\text{精度值} + 1) \times 2 \times \text{Tosc} \times (\text{计数器分频比})$$

$$\text{PWM 占空比} = (\text{精度值} + 1) / (\text{周期值} + 1)$$

给定 PWM 频率，PWM 的最大分辨率可计算为：

$$\text{分辨率} = \frac{\log\left(\frac{F_{osc}}{F_{pwm} * F_{ckps}}\right)}{\log 2}$$

$F_{CKPS}$  是计数器的预分频器的分频比。

### 5.1.2.5 双边PWM模式

T8PxM<1:0>=11 时, T8Px 配置为双边 PWM 模式。T8Px 支持 2 个 PWM 输出, 可以进行输出反向控制。双边 PWM 模式时, 计数器 T8Px 根据计数时钟先进行递增计数, 当 T8Px 计数值与精度缓冲器 T8PxR\_BUF 匹配时, T8Px0 与 T8Px1 输出“0”电平; 当 T8Px 计数值与周期寄存器 T8PxP 匹配时, 计数器 T8Px 开始进行递减计数, 当 T8Px 计数值再次与精度缓冲器 T8PxR\_BUF 匹配时, T8Px0 与 T8Px1 输出“1”电平, 并继续递减直至减到零。当 T8Px 的计数值为零时, 再进行递增计数, 当计数值与周期寄存器 T8PxP 匹配时, 精度缓冲器 T8PxR\_BUF 的值被更新为精度寄存器 T8PxR 的值, 同时产生中断, 该中断可以表示为 PWM 输出周期完成, 也可以表示为精度寄存器空, 必须软件清零。精度缓冲器 T8PxR\_BUF 的值第一次被更新为精度寄存器 T8PxR 的值以前, T8PxR\_BUF 的初始值为 0x00。示意图如下:

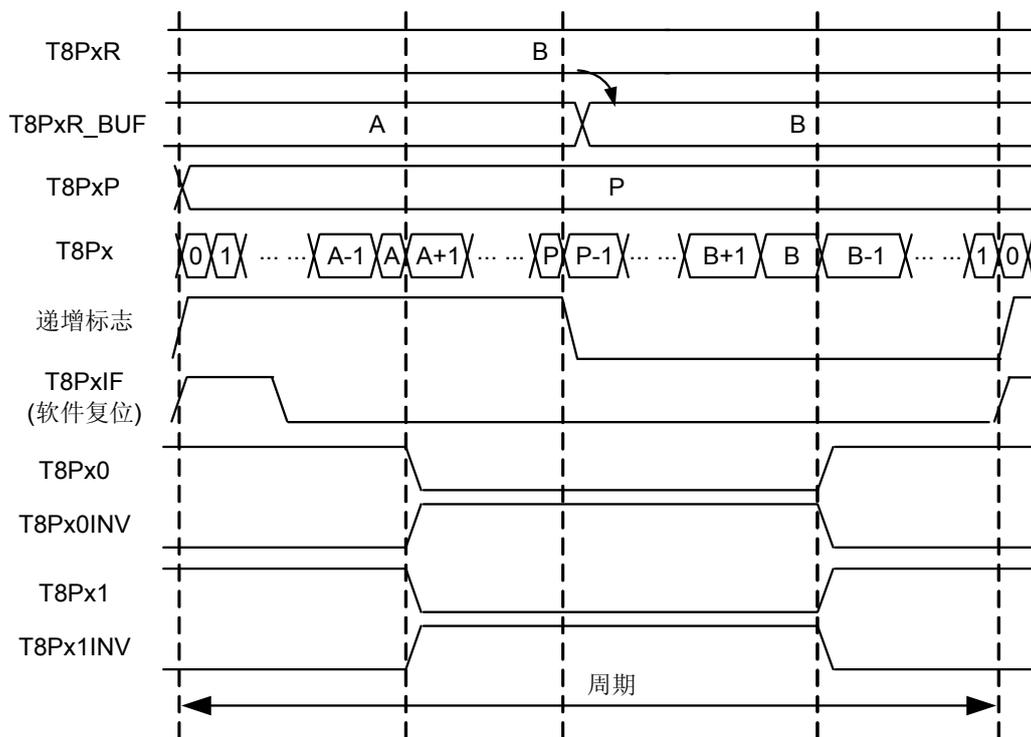


图 5-4 T8Px 双边 PWM 模式示意图

PWM 公式如下:

$$\text{PWM 周期} = [(\text{周期值}) + 1] \times 2 \times \text{Tosc} \times (\text{计数器分频比}) \times 2$$

$$\text{PWM 频率} = 1 / [\text{PWMx 周期}]$$

## 5.1.2.6 特殊功能寄存器

寄存器名称		T8P 输出控制寄存器 (T8POC)	
地址	FFBF <sub>H</sub>		
复位值	0000 0000		
T8P10EN	bit0	R/W	T8P10 端口使能位 0: T8P10 用于通用 I/O 1: T8P10 用于 PWM 输出功能
T8P11EN	bit1	R/W	T8P11 端口使能位 0: T8P11 用于通用 I/O 1: T8P11 用于 PWM 输出功能
T8P10INV	bit2	R/W	T8P10 输出反向控制位 0: T8P10 输出不反向 1: T8P10 输出反向
T8P11INV	bit3	R/W	T8P11 输出反向控制位 0: T8P11 输出不反向 1: T8P11 输出反向
T8P20EN	bit4	R/W	T8P20 端口使能位 0: T8P20 用于通用 I/O 1: T8P20 用于 PWM 输出功能
T8P21EN	bit5	R/W	T8P21 端口使能位 0: T8P21 用于通用 I/O 1: T8P21 用于 PWM 输出功能
T8P20INV	bit6	R/W	T8P20 输出反向控制位 0: T8P20 输出不反向 1: T8P20 输出反向
T8P21INV	bit7	R/W	T8P21 输出反向控制位 0: T8P21 输出不反向 1: T8P21 输出反向

寄存器名称		T8Px 计数器 (T8P1/T8P2)	
地址	T8P1: FFC0 <sub>H</sub> T8P2: FFC4 <sub>H</sub>		
复位值	0000 0000		
T8Px<7:0>	bit7-0	R/W	T8Px 计数器 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称		T8Px 周期寄存器 (T8P1P/T8P2P)	
地址	T8P1P: FFC1 <sub>H</sub> T8P2P: FFC5 <sub>H</sub>		
复位值	1111 1111		
T8PxP<7:0>	bit7-0	R/W	T8Px 周期寄存器 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称		T8Px 分辨率寄存器 (T8P1R/T8P2R)	
地址	T8P2R: FFC2 <sub>H</sub> T8P3R: FFC6 <sub>H</sub>		
复位值	0000 0000		
T8PxR<7:0>	bit7-0	R/W	T8Px 分辨率寄存器 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称		T8Px 控制寄存器 (T8P1C/T8P2C)	
地址	T8P1C: FFC3 <sub>H</sub> T8P2C: FFC7 <sub>H</sub>		
复位值	0000 0000		
T8PxPRS <1:0>	bit1-0	R/W	T8Px 预分频器分频比选择位 00: 预分频为 1:1 01: 预分频为 1:4 1x: 预分频为 1:16
T8PxM<1:0>	bit3-2	R/W	T8Px 工作模式选择位 00: 关闭 T8Px 01: 定时器模式 10: 单边 PWM 输出模式 11: 双边 PWM 输出模式
T8PxPOS <3:0>	bit7-4	R/W	T8Px 后分频器分频比选择位 0000: 后分频为 1:1 0001: 后分频为 1:2 0010: 后分频为 1:3 ... 1111: 后分频为 1:16

### 5.1.3 16 位门控型定时器 (T16G1/T16G2)

#### 5.1.3.1 概述

- ◆ T16Gx 支持 5 种工作模式：定时器/计数器模式，捕捉器模式，比较器模式，单边 PWM 模式和双边 PWM 模式。
- ◆ 定时器/计数器模式可分为：对系统时钟二分频 ( $F_{osc}/2$ ) 定时，对外部时钟 (T16GxCKI 或者 LP 晶体振荡器) 进行同步计数或者异步计数。
- ◆ 捕捉器模式，对外部输入信号进行捕捉，满足捕捉条件时产生中断。
- ◆ 比较器模式，对计数器的计数值进行比较，满足比较结果后输出波形。支持 2 个输出端，并且输出可以反向。
- ◆ 单边 PWM 模式和双边 PWM 模式，支持 2 个输出端，并且输出可以反向；支持 17 位 PWM 输出精度。
- ◆ T16Gx 支持一个可配置的预分频器。
- ◆ T16Gx 支持 16 位计数器(T16GxL/T16GxH)，精度寄存器(T16GxRL/T16GxRH)，精度缓冲器 (T16GxR\_BUF/L/T16GxR\_BUF/H，复位或关闭 PWM 时复位值为 00<sub>H</sub>) 和周期寄存器(T16GxPL/T16GxPH)。
- ◆ T16Gx 计数器的初值可任意配置。
- ◆ T16Gx 支持中断产生 T16GxIF，(必须软件清零)。
- ◆ T16Gx 在低功耗模式下，只支持异步计数模式，并可产生中断唤醒 CPU。
- ◆ 支持门控设计，通过门控信号 T16GxGI 控制 T16Gx 定时/计数。

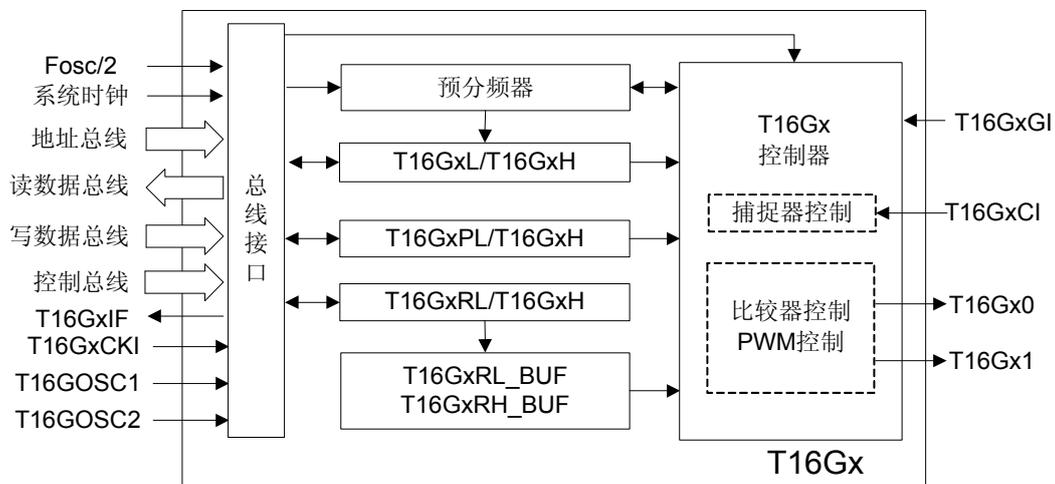


图 5-5 T16Gx 内部结构图

#### 5.1.3.2 时钟源配置

T16Gx 支持 3 种时钟源：系统时钟 ( $F_{osc}/2$ )，T16GxCKI 和 LP 晶体振荡器。其中，T16GxCKI 和 LP 晶体振荡器为外部时钟，通过配置 T16GxCS<1:0>来选择使用系统时钟还是外部时钟。当使用外部时钟时，配置 T16GxOSCEN 来选择 T16GxCKI 或者 LP 晶体振荡器；配置 T16GxSYN 选择是否同步外部时钟。当同步外部时钟时，外部时钟的高电平和低电平时间，都至少保持 2 个系统时钟周期。当使用 LP 晶体振荡器时，晶体振荡器的频率为 32K。

### 5.1.3.3 预分频器配置

T16Gx 支持一个可配置的预分频器，对选择的时钟源进行预分频，并产生计数器（T16GxL 和 T16GxH）的计数时钟。通过配置 T16GxPRS<1:0>来选择预分频器的分频比。任何对计数器的操作都会复位预分频器（内容清零），但不改变预分频器的分频比。预分频器的计数值无法读写。预分配器对定时器模式和计数器模式（同步或异步）都会产生影响。

### 5.1.3.4 定时器/计数器模式

当 T16GxM<3:0>=0000 时，T16Gx 配置为定时器/计数器模式。

当 T16GxCS<1:0>=01 时，T16Gx 为定时器模式，对系统时钟二分频进行计数。

当 T16GxCS<1:0>=10 时，T16GxSYN=1，T16Gx 为异步计数模式，直接使用外部计数时钟进行计数。T16GxSYN=0，T16Gx 为同步计数模式，利用内部系统时钟对外部计数时钟进行时钟同步后，再进行计数。

T16Gx 计数器（T16GxL 和 T16GxH）计数溢出时，产生中断，该中断必须软件清零。当 T16Gx 处于异步计数模式时，可以在低功耗模式下继续工作，并且产生的中断可以唤醒 CPU。

T16Gx 支持门控开关，通过 T16GxGI 门控信号对 T16Gx 计数进行门控。同时还可通过 T16GxGINV 位来选择 T16GxGI 门控信号的极性。当 T16GxGINV=0 时，T16GxGI 为低电平时使能 T16Gx 计数器。当 T16GxGINV=1 时，T16GxGI 为高电平时使能 T16Gx 计数器。

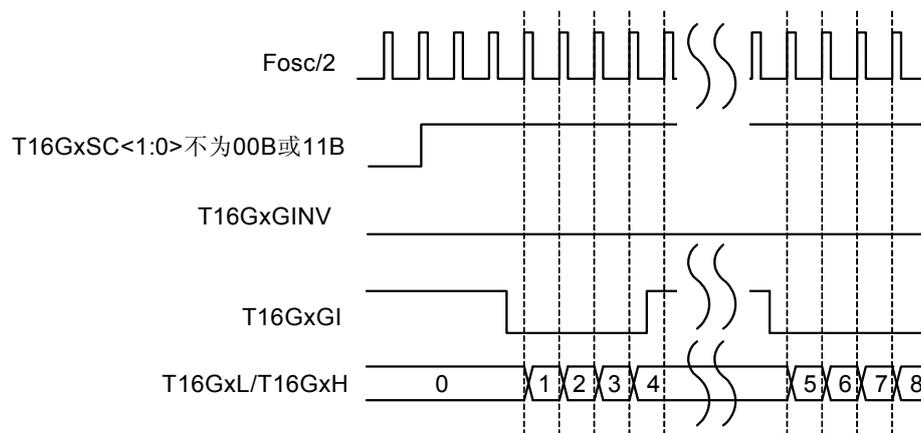


图 5-6 T16Gx 定时器门控计数

### 5.1.3.5 捕捉器模式

当 T16GxM<3:0>=0100~0111 时，T16Gx 配置为捕捉器模式，T16GxCI 所在管脚作为捕捉输入端口。

当 T16GxM<3:0>=0100 时，捕捉 T16GxCI 每 1 个下降沿脉冲。

当 T16GxM<3:0>=0101 时，捕捉 T16GxCI 每 1 个上升沿脉冲。

当 T16GxM<3:0>=0110 时，捕捉 T16GxCI 每 4 个上升沿脉冲。

当 T16GxM<3:0>=0111 时，捕捉 T16GxCI 每 16 个上升沿脉冲。

T16Gx 配置为捕捉模式时，时钟源必须配置为系统时钟或者对外部时钟进行时钟

同步。当 T16GxCI 输入信号的变化状态满足捕捉条件时，T16GxL 和 T16GxH 的值将被分别捕捉到 T16GxRL 和 T16GxRH 中（若 T16GxRL 和 T16GxRH 中的值未被及时读取，将被新值覆盖），并产生 T16Gx 中断，该中断必须由软件清零。T16Gx 支持 1 个边沿计数器。只有当 T16Gx 配置为捕捉器模式时，该边沿计数器才被使用。当 T16Gx 关闭或配置成其他模式时，该边沿计数器会被清零并且不被使用。但在 T16Gx 的 4 种捕捉模式相互切换时，该边沿计数器不会被清零。因此，当切换捕捉模式后，首次捕捉可能存在误差，同时也可能导致错误的中断产生。为了避免产生错误中断，用户在改变模式时应该禁止 T16Gx 中断产生，并且清除中断标志。

#### 5.1.3.6 比较器模式

当 T16GxM<3:0>=1000~1011 时，T16Gx 配置为比较器模式，T16Gx0 和 T16Gx1 所在管脚作为比较器输出端口。

当 T16GxM<3:0>=1000 时，比较匹配时 T16Gx0 和 T16Gx1 输出 1。

当 T16GxM<3:0>=1001 时，比较匹配时 T16Gx0 和 T16Gx1 输出 0。

当 T16GxM<3:0>=1010 时，比较匹配时 T16Gx0 和 T16Gx1 无输出。

当 T16GxM<3:0>=1011 时，比较匹配时复位 T16GxH/T16GxL，并触发 ADC。

T16Gx 配置为比较器模式时，时钟源必须配置为系统时钟或者对外部时钟进行时钟同步。T16GxL 和 T16GxH 进行计数，T16GxRL 和 T16GxRH 内存放比较值。当 T16GxL 和 T16GxH 中的计数值与 T16GxRL 和 T16GxRH 的值完全相等时，T16Gx 比较匹配，执行相应的比较匹配事件，并产生比较匹配中断，该中断必须软件清零。通过配置 T16Gx0EN 和 T16Gx1EN，使能相应端口，将比较匹配波形从 T16Gx0 和 T16Gx1 输出，配置 T16Gx0INV 和 T16Gx1INV，可进行输出波形反向控制。

#### 5.1.3.7 单边PWM模式

当 T16GxM<3:0>=1100 时，T16Gx 配置为单边 PWM 模式。

T16Gx 配置为单边 PWM 模式时，时钟源必须配置为系统时钟二分频 (Fosc/2)，或者 Fosc/2 的分频时钟。

T16Gx 支持 2 个 PWM 输出，T16Gx0 与 T16Gx1，可以分别通过 T16Gx0INV 与 T16Gx1INV 进行输出反向控制。计数器 T16Gx<15:0>根据计数时钟进行递增计数，当计数器计数值与精度缓冲器 T16GxR\_BUF<15:0>匹配时，T16Gx0 与 T16Gx1 输出“0”电平；当计数值与周期寄存器 T16GxP<15:0>匹配时，T16Gx0 与 T16Gx1 输出“1”电平，并将精度缓冲器 T16GxR\_BUF<15:0>的值更新为精度寄存器 T16GxR<15:0>的值，同时产生中断，该中断可以表示为 PWM 输出周期完成，也可以表示为精度寄存器空，需要软件清零。

示意图如下：

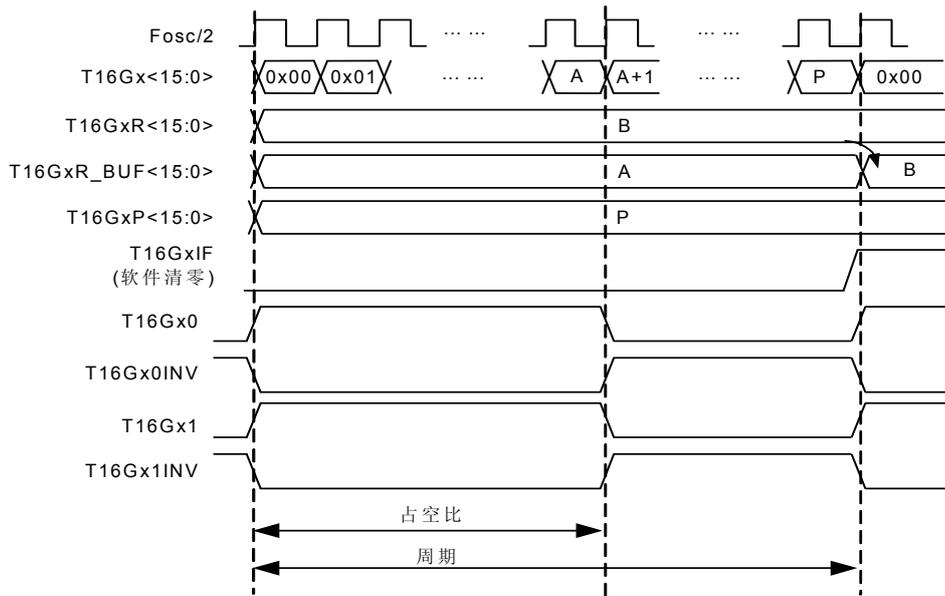


图 5-7 T16Gx 单边 PWM 模式示意图

另外，通过配置 T16GxR17 位，可使 PWM 功能支持 17 位计数精度。  
配置 T16GxR17=1，使能 17 位计数精度。此时，当 T16Gx<15:0>的计数值与 T16GxR\_BUF<15:0>匹配时，PWM 的输出端 T16Gx0 与 T16Gx1 将延迟半个计数时钟周期后输出“0”电平。

示意图如下：

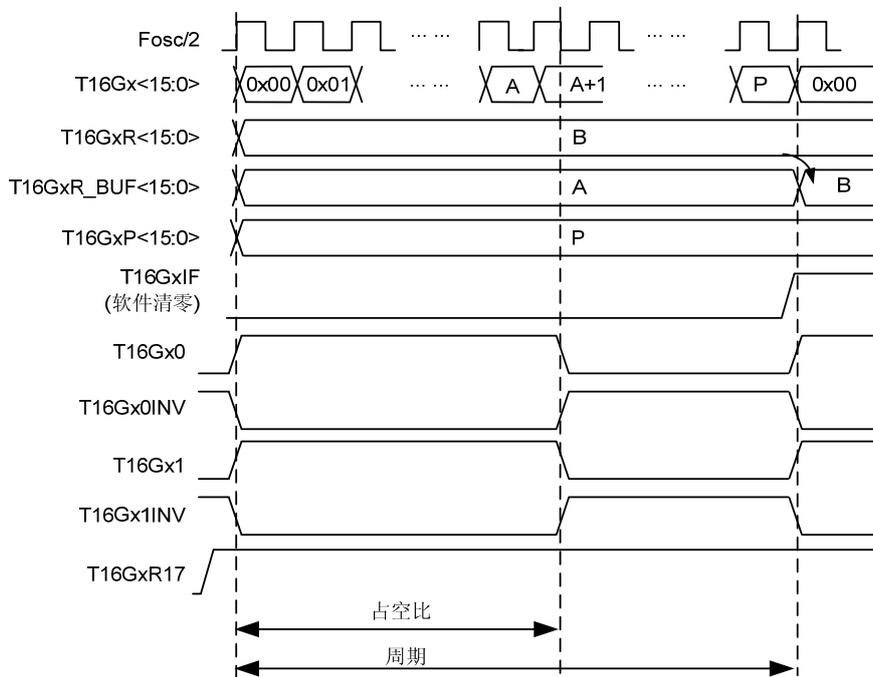


图 5-8 17 位精度示意图

PWM 计算公式如下：

$$\text{PWM 周期} = [(\text{周期值}) + 1] \times 2 \times \text{Tosc} \times (\text{预分频器分频比})$$

$$\text{PWM 频率} = 1 / [\text{PWMx 周期}]$$

当 T16GxR17 = 0 时

$$\text{PWM 脉宽} = (\text{精度值}+1) \times 2 \times \text{Tosc} \times (\text{预分频器分频比})$$

$$\text{PWM 占空比} = (\text{精度值}+1) / [(\text{周期值}) + 1]$$

当 T16GxR17 = 1 时

$$\text{PWM 脉宽} = [(\text{精度值}+1) \times 2 + 1] \times \text{Tosc} \times (\text{预分频比})$$

$$\text{PWM 占空比} = [(\text{精度值}+1) \times 2 + 1] / \{[(\text{周期值}) + 1] \times 2\}$$

给定 PWM 频率，PWM 的最大分辨率可计算为：

$$\text{分辨率} = \frac{\log\left(\frac{F_{osc}}{F_{pwm} * F_{ckps}}\right)}{\log 2}$$

F<sub>CKPS</sub> 是计数器的预分频器的分频比。

### 5.1.3.8 双边PWM模式

当 T16GxM<3:0>=1101 时，T16Gx 配置为双边 PWM 模式。

T16Gx 配置为双边 PWM 模式时，时钟源必须配置为系统时钟二分频。T16Gx 支持 2 个 PWM 输出，可以进行输出反向控制。双边 PWM 模式时，计数器根据计数时钟先进行递增计数，当计数器的计数值与精度缓冲器的值匹配时，T16Gx0 与 T16Gx1 输出“0”电平；当计数器的计数值与周期寄存器的值匹配时，计数器开始进行递减计数，当计数器的计数值再次与精度缓冲器的值匹配时，T16Gx0 与 T16Gx1 输出“1”电平，并继续递减直至减到零。当 T16Gx 的计数值为零时，再进行递增计数，当计数值与周期寄存器 T16GxP<15:0>匹配时，精度缓冲器的值被更新为精度寄存器的值，同时产生中断，该中断可以表示为 PWM 输出周期完成，也可以表示为精度寄存器空，必须软件清零。双边 PWM 模式也支持 17 位精度功能。示意图如下：

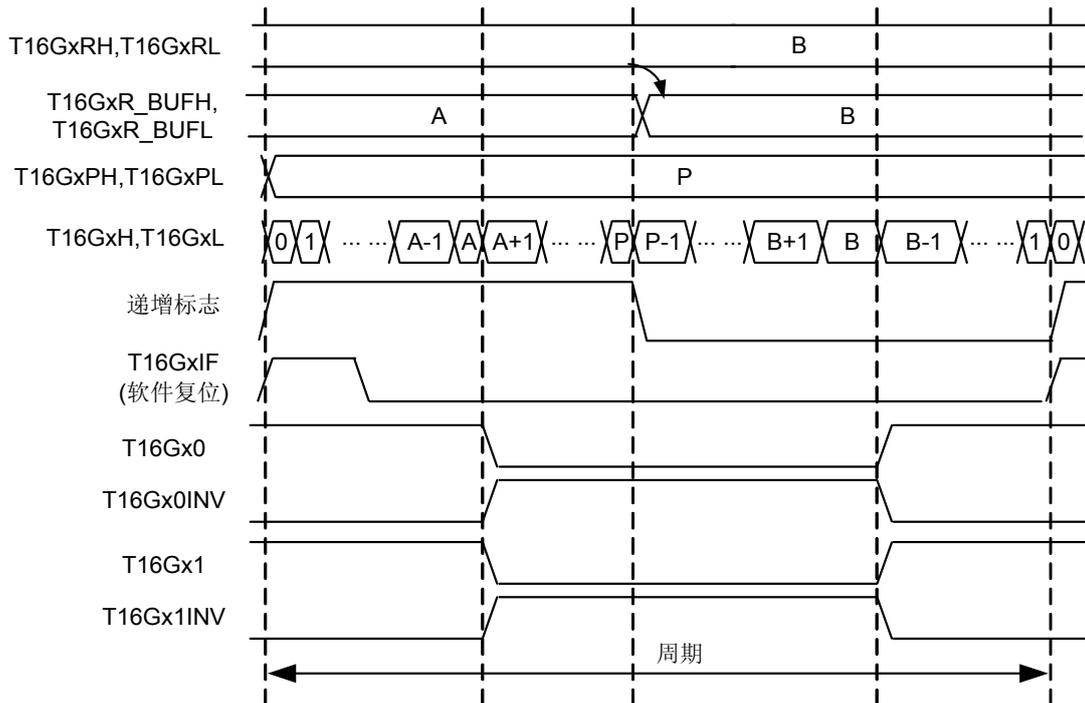


图 5-9 T16Gx 双边 PWM 模式示意图

PWM 公式如下:

$$\text{PWM 周期} = [(\text{周期值}) + 1] \times 2 \times \text{Tosc} \times (\text{计数器分频比}) \times 2$$

$$\text{PWM 频率} = 1 / [\text{PWMx 周期}]$$

### 5.1.3.9 特殊功能寄存器

寄存器名称		T16Gx 计数器<7:0> (T16GxL)	
地址	T16G1L: FFC8 <sub>H</sub> T16G2L: FFD0 <sub>H</sub>		
复位值	xxxx xxxx		
T16GxL <7:0>	bit7-0	R/W	T16Gx 计数器低 8 位<7:0> 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称		T16Gx 计数器<15:8> (T16GxH)	
地址	T16G1H: FFC9 <sub>H</sub> T16G2H: FFD1 <sub>H</sub>		
复位值	xxxx xxxx		
T16GxH <7:0>	bit7-0	R/W	T16Gx 计数器高 8 位<15:8> 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称		T16Gx 周期寄存器<7:0> (T16GxPL)	
地址	T16G1PL: FFCA <sub>H</sub> T16G2PL: FFD2 <sub>H</sub>		
复位值	1111 1111		
T16GxPL <7:0>	bit7-0	R/W	T16Gx 周期值低 8 位<7:0> 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称		T16Gx 周期寄存器<15:8> (T16GxPH)	
地址	T16G1PH: FFCA <sub>H</sub> T16G2PH: FFD3 <sub>H</sub>		
复位值	1111 1111		
T16GxPH <7:0>	bit7-0	R/W	T16Gx 周期值高 8 位<15:8> 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称		T16Gx 精度寄存器<7:0> (T16GxRL)	
地址	T16G1RL: FFCC <sub>H</sub> T16G2RL: FFD4 <sub>H</sub>		
复位值	0000 0000		
T16GxRL <7:0>	bit7-0	R/W	T16Gx 精度值低 8 位<7:0> 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称		T16Gx 精度寄存器<15:8> (T16GxRH)	
地址	T16G1RH: FFCD <sub>H</sub> T16G2RH: FFD5 <sub>H</sub>		
复位值	0000 0000		
T16GxRH <7:0>	bit7-0	R/W	T16Gx 精度值高 8 位<15:8> 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称	T16Gx 控制寄存器<7:0> (T16GxCL)		
地址	T16G1CL: FFCE <sub>H</sub> T16G2CL: FFD6 <sub>H</sub>		
复位值	0000 0000		
T16GxCS<1:0>	bit1-0	R/W	T16Gx 时钟源选择位 00: 关闭 T16Gx 模块 01: 系统时钟二分频 (Fosc/2) 10: T16GxCKI (上升沿) 或 LP 振荡器 11: 关闭 T16Gx 模块
T16GxSYN	bit2	R/W	T16Gx 外部时钟输入同步控制位 T16GxCS=10 0: 外部时钟输入经系统时钟同步 1: 外部时钟输入不经系统时钟同步 T16GxCS=00/01/11 此位无效
T16GxOSCEN	bit3	R/W	T16Gx 振荡器使能 0: 不使能 T16Gx 振荡器 1: 使能 T16Gx 振荡器
T16GxPRS<1:0>	bit5-4	R/W	T16Gx 输入预分频选择位 00 = 1:1 01 = 1:2 10 = 1:4 11 = 1:8
T16GxGEN	bit6	R/W	T16Gx 门控使能位 0: 禁止 T16Gx 门控 1: 使能 T16Gx 门控
T16GxGINV	bit7	R/W	T16Gx 门控信号极性位 0: T16Gx 门控信号为低时, T16Gx 计数 1: T16Gx 门控信号为高时, T16Gx 计数

寄存器名称	T16Gx 控制寄存器<15:8> (T16GxCH)		
地址	T16G1CH: FFCF <sub>H</sub> T16G2CH: FFD7 <sub>H</sub>		
复位值	0000 0000		
T16GxM <3:0>	bit3-0	R/W	T16Gx 工作方式选择位 0000 = 定时器/计数器模式 0100 = 捕捉 T16GxCI 每 1 个脉冲下降沿 0101 = 捕捉 T16GxCI 每 1 个脉冲上升沿 0110 = 捕捉 T16GxCI 每 4 个脉冲上升沿 0111 = 捕捉 T16GxCI 每 16 个脉冲上升沿 1000 = 匹配时输出 1 1001 = 匹配时输出 0 1010 = 匹配时无输出 1011 = 匹配时复位 T16GxH/T16GxL, 触发 ADC 1100 = 单边 PWM 模式 1101 = 双边 PWM 模式 1110 ~ 1111 = 保留
T16GxR17	bit4	R/W	PWM 模式 17 位精度使能位 0: 禁止 1: 使能
-	bit7-5	-	-

寄存器名称		T16G 输出控制寄存器 (T16GOC)	
地址	FFD8 <sub>H</sub>		
复位值	0000 0000		
T16G10EN	bit0	R/W	T16G10 端口使能位 0: 通用 I/O 1: 比较器/PWM 输出功能
T16G11EN	bit1	R/W	T16G11 端口使能位 0: 通用 I/O 1: 比较器/PWM 输出功能
T16G10INV	bit2	R/W	T16G10 输出反向控制位 0: 输出不反向 1: 输出反向
T16G11INV	bit3	R/W	T16G11 输出反向控制位 0: 输出不反向 1: 输出反向
T16G20EN	bit4	R/W	T16G20 端口使能位 0: 通用 I/O 1: 比较器/PWM 输出功能
T16G21EN	bit5	R/W	T16G21 端口使能位 0: 通用 I/O 1: 比较器/PWM 输出功能
T16G20INV	bit6	R/W	T16G20 输出反向控制位 0: 输出不反向 1: 输出反向
T16G21INV	bit7	R/W	T16G21 输出反向控制位 0: 输出不反向 1: 输出反向

## 5.2 模/数转换器模块 (ADC)

### 5.2.1 概述

- ◆ 支持 10 个模拟输入端 (HR7P90H/90J 支持)。
- ◆ 支持 12 个模拟输入端 (HR7P91H/91J/92H/92J 支持)。
- ◆ 支持 10 位采样精度, 能将模拟信号转换成 10 位数字信号。
- ◆ 支持 10 位转换结果, 可选择高位对齐或者低位对齐格式。
- ◆ 支持转换完成中断 ADIF, 必须软件清零。可唤醒 IDLE 模式。
- ◆ 支持外部输入电压 ADVREF 或者 VDD 作为参考电压。
- ◆ 支持转换时钟可配置。

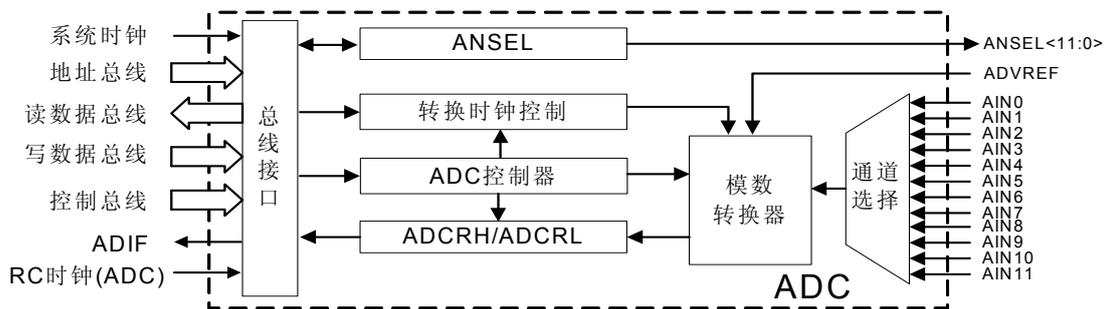


图 5-10 ADC 内部结构图

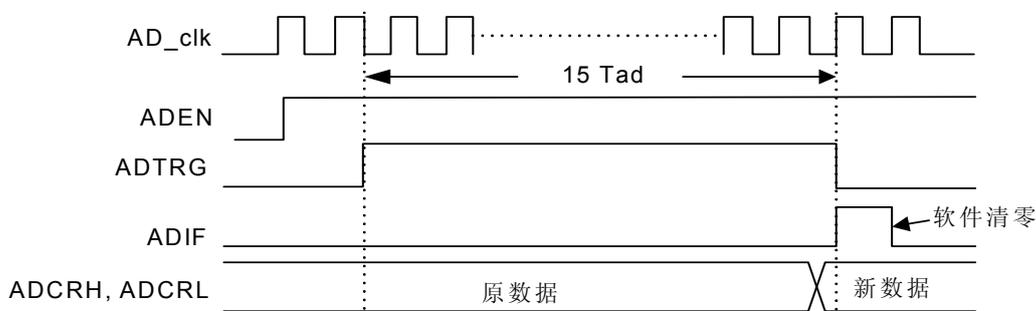


图 5-11 ADC 时序特征图

#### 应用例程: A/D 转换程序

```

CLR    ANSEL                ; AIN7~0 端口配置为模拟端口
BSS    ADCCH, ADFM          ; ADCRH<1:0>, ADCRL<7:0>
BCC    INTF1, ADIF          ; 清除 ADC 中断标志
BSS    INTE1, ADIE          ; 使能 ADC 中断
BSS    INTG, GIE            ; 使能全局中断
MOVI   0X01                 ; 使能 ADC 转换器, 选中通道 0
MOVA   ADCCL

; 为了确保所需要的采样时间, 延时一段时间后才能启动 A/D 转换
BSS    ADCCL, ADTRG        ; 触发 ADC 转换

```

- : A/D 转换完成中断标志位 ADIF 将被置 1
- : A/D 转换完成后 ADTRG 被清零

注：ADC 使用内部 RC 时钟源时，ADC 中断可以唤醒 IDLE 模式。但在启动 ADC (ADTRG) 和执行 IDLE 指令之间必须保证 2 个机器的时间，可以使用 2 条 NOP 指令。

### 5.2.2 特殊功能寄存器

寄存器名称	ADC 输入通道数模选择寄存器 (ANSEL)		
地址	FFDB <sub>H</sub>		
复位值	0000 0000		
ANSEL<7:0>	bit7-0	R/W	AIN7-AIN0 端口数模选择位 0: 模拟端口 1: 数字端口

寄存器名称	ADC 转换值寄存器<7:0> (ADCRL)		
地址	FFDE <sub>H</sub>		
复位值	xx00 0000		
ADCRL<7:0>	bit7-0	R/W	ADC 转换结果低 8 位<7:0> 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称	ADC 转换值寄存器<15:8> (ADCRH)		
地址	FFDF <sub>H</sub>		
复位值	xxxx xxxx		
ADCRH <7:0>	bit7-0	R/W	高位转换结果高 8 位<15:8> 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称	ADC 控制寄存器<15:8> (ADCCH)		
地址	FFDD <sub>H</sub>		
复位值	0000 0000		
ADVREF	bit0	R/W	ADVREF 使能 0: VDD 作为 ADC 参考电压 1: ADVREF 作为 ADC 参考电压
ADFM	bit1	R/W	A/D 转换数据格式选择 0: ADCRH<7:0>, ADCRL<7:6> 1: ADCRH<1:0>, ADCRL<7:0>
-	bit3-2	-	-
ANSEL <11:8>	bit7-4	R/W	AIN11-8 端口数模选择位 0: 模拟端口 1: 数字端口

寄存器名称		ADC 控制寄存器<7:0> (ADCCL)	
地址	FFDC <sub>H</sub>		
复位值	0000 0000		
ADEN	bit0	R/W	A/D 转换使能位 0: 关闭 A/D 转换器 1: 运行 A/D 转换器
ADTRG	bit1	R/W	A/D 转换状态位 0: A/D 未进行转换, 或 A/D 转换已完成 1: A/D 转换正在进行, 该位置 1 启动 A/D 转换
ADCS <1:0>	bit3-2	R/W	ADC 时钟选择位 00 = Fosc 01 = Fosc/4 10 = Fosc/16 11 = 内部 RC 时钟 (250KHz)
ADCHS <3:0>	bit7-4	R/W	A/D 模拟通道选择位 0000 = 通道 0 (AIN0) 0001 = 通道 1 (AIN1) 0010 = 通道 2 (AIN2) 0011 = 通道 3 (AIN3) 0100 = 通道 4 (AIN4) 0101 = 通道 5 (AIN5) 0110 = 通道 6 (AIN6) 0111 = 通道 7 (AIN7) 1000 = 通道 0 (AIN0) 1001 = 通道 1 (AIN1) 1010 = 通道 2 (AIN2) 1011 = 通道 3 (AIN3) 1100 = 通道 8 (AIN8) 1101 = 通道 9 (AIN9) 1110 = 通道 10 (AIN10) 1111 = 通道 11 (AIN11)

## 5.3 通用异步接收/发送器UART1/UART2/UART3

### 5.3.1 概述

- ◆ UARTx 支持异步接收和异步发送。
- ◆ UARTx 支持全/半双工模式。
- ◆ UARTx 支持 8/9 位模式
- ◆ UARTx 支持 1 组发送数据寄存器 (TXxB) 和接收数据寄存器 (RXxB)
- ◆ UARTx 支持高速模式和低速模式，传输波特率可配置。
- ◆ UARTx 支持 2 个中断，发送中断和接收中断，都必须软件清零。
- ◆ UARTx 兼容 RS-232/RS-442/RS-485 的通讯接口。
- ◆ UARTx 支持发送脉宽调制模式

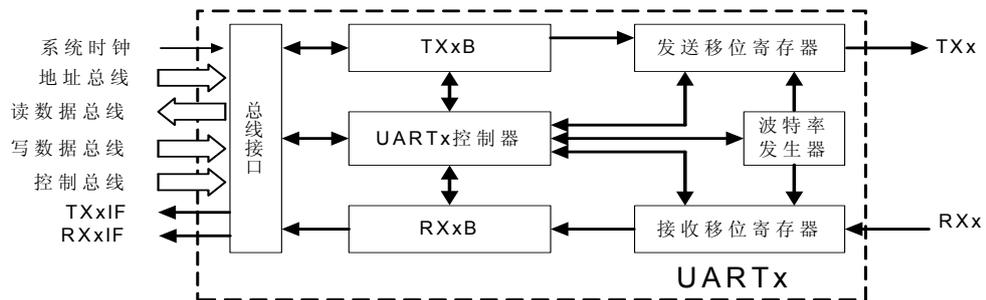


图 5-12 UARTx 结构框图

### 5.3.2 数据格式

UARTx 模块每帧数据由 1 位起始位，8 位/9 位数据位和 1 位停止位组成。在没有数据发送/接收时，管脚处于高电平状态。发送 8 位/9 位数据可以通过 TXxM 设置，接收 8 位/9 位数据可以通过 RXxM 设置。

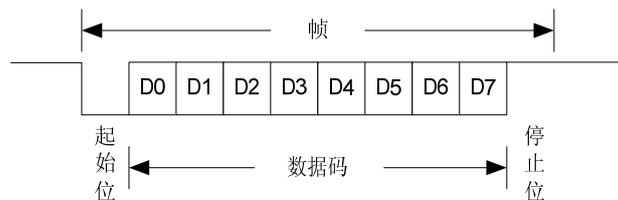


图 5-13 UARTx 8 位数据格式

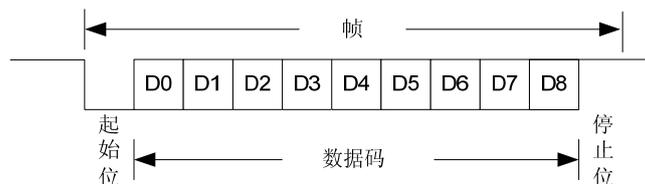


图 5-14 UARTx 9 位数据格式

### 5.3.3 UARTx异步发送器

异步发送器发送数据时，起始位 **Start** 和结束位 **Stop** 由芯片内部产生，用户只需要使能异步发送器，并将所要发送的数据写入 **TXxB** 和 **TXxR8** 内，就能实现异步发送，异步发送器还可以实现数据连续发送。操作流程图如下：

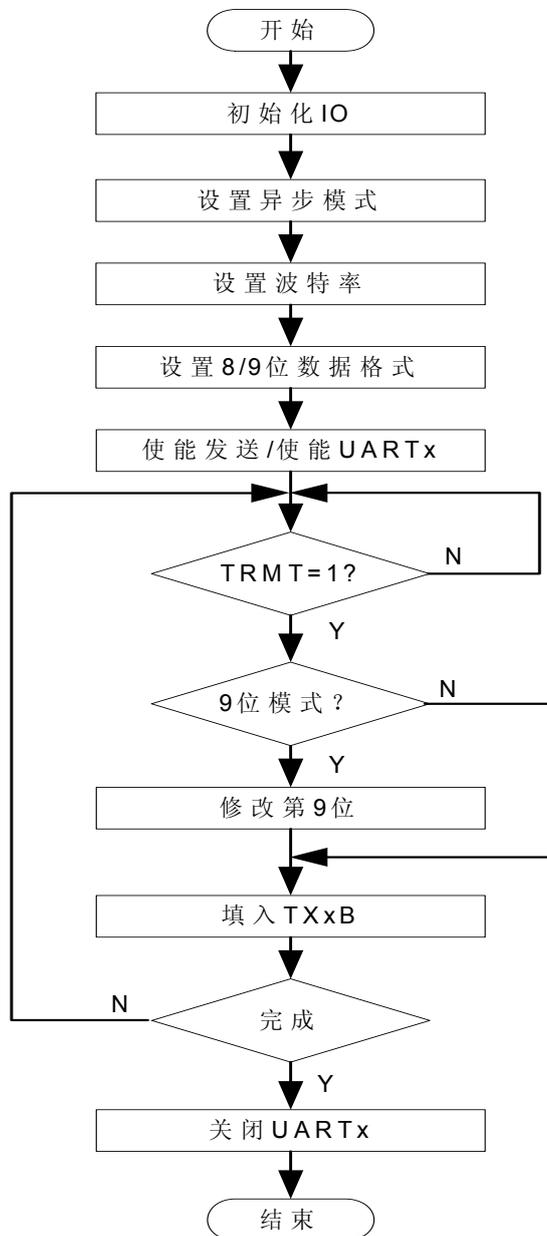


图 5-15 UARTx 发送器流程图

### 5.3.4 UARTx异步接收器

异步接收器接收数据时，用户可以查询  $RXxIF$  中断标志位，来判断是否收到完整的一帧数据，并通过读取  $RXxB$  和  $RXxR8$  获得数据。芯片内部提供 2 级 9 位 FIFO 作为接收数据缓冲区，若用户在第三个数据接收完毕前，未读取  $RXxB$ ，则溢出标志位  $OERRx$  将置 1。 $FERRx$  在未接收到结束位 Stop 时置 1。操作流程图如下：

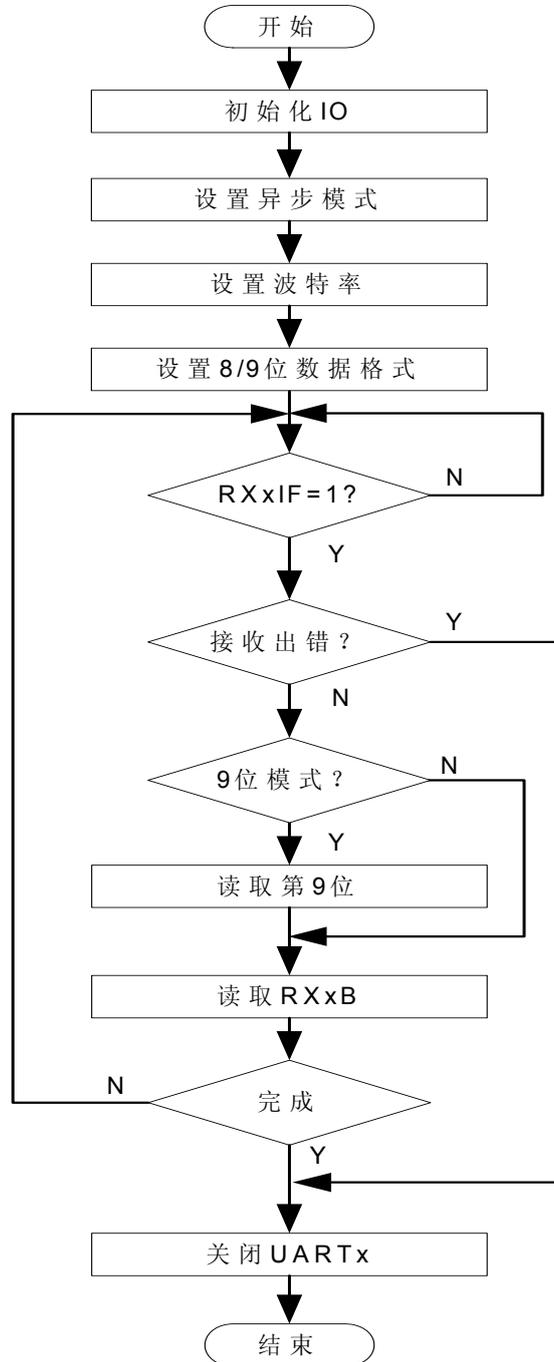


图 5-16 UARTx 接收器流程图

### 5.3.5 发送脉宽调制模式

UARTx 支持发送脉宽调制模式。

当 TXxPEN=1 时，使能 UARTx 发送脉宽调制模式。发送脉宽调制模式是将 UART 发送端的电平与 PWM 调制信号源进行调制后再从发送端输出。

配置 TXxPLV，选择发送端的电平；当 TXxPLV=0 时，对 UART 发送的低电平进行 PWM 调制，当 TXxPLV=1 时，则是对 UART 发送的高电平进行 PWM 调制。UART1 支持 T8P1 的 PWM 调制功能，UART2 支持 T16G1 的 PWM 调制功能，UART3 支持 T16G2 的 PWM 调制功能。

示意图如下：

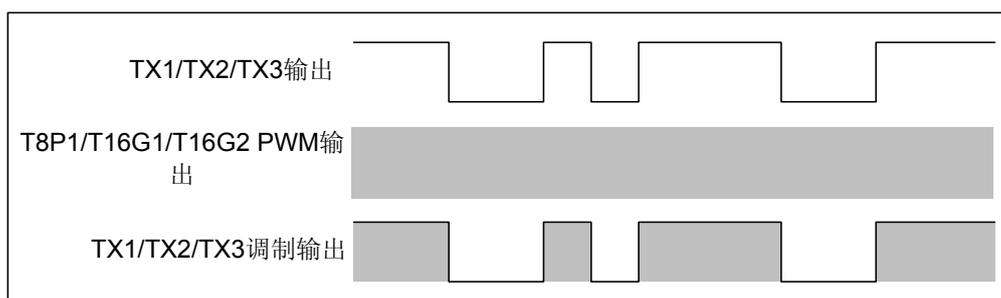


图 5-17 高电平调制输出波形图

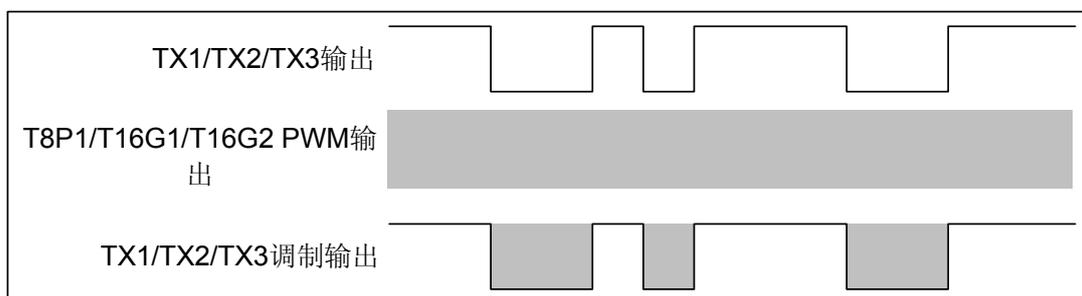


图 5-18 低电平调制输出波形图

## 5.3.6 特殊功能寄存器

寄存器名称		UARTx 接收数据寄存器 (RX1B/RX2B/RX3B)	
地址	RX1B: FFE0 <sub>H</sub> RX2B: FFE5 <sub>H</sub> RX3B: FFEA <sub>H</sub>		
复位值	0000 0000		
RXxB<7:0>	bit7-0	R/W	异步接收数据 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称		UARTx 控制状态寄存器 (RX1C/RX2C/RX3C)	
地址	RX1C: FFE1 <sub>H</sub> RX2C: FFE6 <sub>H</sub> RX3C: FFEb <sub>H</sub>		
复位值	0000 000x		
RXxR8	bit0	R	第 9 位接收数据 0: 第 9 位数据为 0 1: 第 9 位数据为 1
FERRx	bit1	R	帧格式错标志位 0: 无帧格式错误 1: 帧格式错 (读 RXxB, 该位被刷新)
OERRx	bit2	R	接收溢出标志位 0: 无溢出错误 1: 有溢出错误 (清 RXxEN 位可将此位清除)
-	bit5-3	-	-
RXxM	bit6	R/W	接收数据格式选择位 0: 8 位数据接收格式 1: 9 位数据接收格式
RXxEN	bit7	R/W	接收使能位 0: 禁止 (配置接收输入管脚为通用 I/O 口) 1: 使能

寄存器名称		UARTx 发送数据寄存器 (TX1B/TX2B/TX3B)	
地址	TX1B: FFE2 <sub>H</sub> TX2B: FFE7 <sub>H</sub> TX3B: FFEC <sub>H</sub>		
复位值	0000 0000		
TXxB<7:0>	bit7-0	R/W	异步发送数据 00 <sub>H</sub> ~ FF <sub>H</sub>

寄存器名称		UARTx 发送控制寄存器 (TX1C/TX2C/TX3C)	
地址	TX1C: FFE3 <sub>H</sub> TX2C: FFE8 <sub>H</sub> TX3C: FFED <sub>H</sub>		
复位值	0000 0010		
TXxR8	bit0	R/W	第 9 位发送数据 0: 第 9 位数据为 0 1: 第 9 位数据为 1
TRMTx	bit1	R	发送移位寄存器 (TSRx) 空标志位 0: TSR 不空 1: TSR 空
-	bit4-2	-	-
BRGHx	bit5	R/W	波特率选择位 0: 低速波特率 1: 高速波特率
TXxM	bit6	R/W	发送数据格式选择位 0: 8 位数据格式 1: 9 位数据格式
TXxEN	bit7	R/W	发送器使能位 0: 禁止(配置发送输出管脚为通用 I/O 口) 1: 使能

寄存器名称		UARTx 波特率寄存器 (BR1R/BR2R/BR3R)	
地址	BR1R: FFE4 <sub>H</sub> BR2R: FFE9 <sub>H</sub> BR3R: FFEE <sub>H</sub>		
复位值	0000 0000		
BRxR<7:0>	bit7-0	R/W	波特率设置 00 <sub>H</sub> ~ FF <sub>H</sub>

注: UARTx 波特率计算公式如下:

BRGHx = 0 时:  $F_{osc} / (64 (BRxR<7:0>+1))$

BRGHx = 1 时:  $F_{osc} / (16 (BRxR<7:0>+1))$

寄存器名称		UART 发送脉宽调制控制寄存器 (TXPC)	
地址	FFEF <sub>H</sub>		
复位值	0000 0000		
TX1PEN	bit0	R/W	TX1 PWM 调制使能位 0: 禁止 1: 使能
TX1PLV	bit1	R/W	TX1 PWM 调制电平选择位 0: 输出低电平时进行 PWM 调制 1: 输出高电平时进行 PWM 调制
TX2PEN	bit2	R/W	TX2 PWM 调制使能位 0: 禁止 1: 使能
TX2PLV	bit3	R/W	TX2 PWM 调制电平选择位 0: 输出低电平时进行 PWM 调制 1: 输出高电平时进行 PWM 调制
TX3PEN	bit4	R/W	TX3 PWM 调制使能位 0: 禁止 1: 使能
TX3PLV	bit5	R/W	TX3 PWM 调制电平选择位 0: 输出低电平时进行 PWM 调制 1: 输出高电平时进行 PWM 调制
-	bit7-6	-	-

## 第 6 章 特殊功能及操作特性

### 6.1 系统时钟及振荡器

#### 6.1.1 概述

- ◆ 支持内部时钟
- ◆ 支持外部 EXTCLK 时钟输入
- ◆ 支持外部 RC 时钟
- ◆ 支持外部 HS 晶体振荡器
- ◆ 支持外部 XT 晶体振荡器
- ◆ 支持外部 LP 晶体振荡器

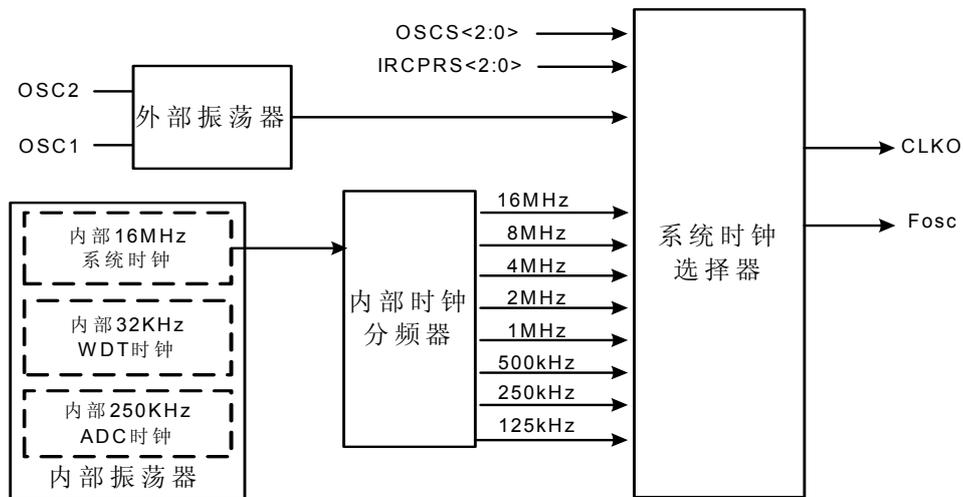


图 6-1 芯片系统时钟框图

#### 6.1.2 内部时钟源模式

OSCS<2:0> = 000, OSC1/CLKI, OSC2 管脚作为通用 I/O 口。

OSCS<2:0> = 001, OSC1/CLKI 作为通用 I/O 口, CLKO 输出系统时钟 Fosc/2

#### 6.1.3 CLKI 灌时钟模式

OSCS<2:0> = 010 时, CLKI 灌时钟模式。OSC2 管脚作为通用 I/O 口。

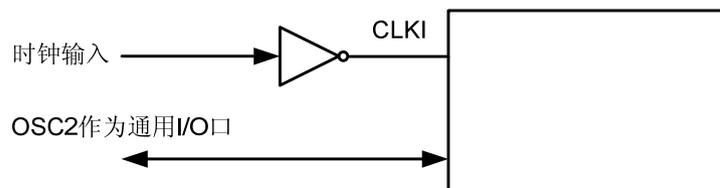


图 6-2 EXTCLK 外灌时钟输入模式参考图

### 6.1.4 外部RC模式

OSCS<2:0> = 011, 外部时钟源 RCIO 模式, OSC2 管脚作为通用 I/O 口。

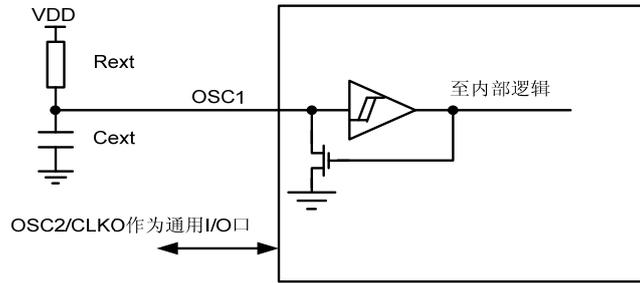


图 6-3 振荡器 RC 模式等效电路图及外围参考图

OSCS<2:0> = 100, 外部时钟源 RC 模式, CLKO 输出系统时钟  $F_{osc}/2$ 。

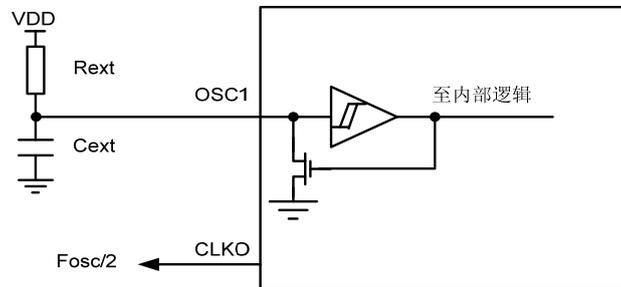


图 6-4 振荡器 RCIO 模式等效电路图及外围参考图

### 6.1.5 外部LP、XT和HS模式

OSCS<2:0> = 101, 外部时钟源 LP 模式。

OSCS<2:0> = 110, 外部时钟源 XT 模式。

OSCS<2:0> = 111, 外部时钟源 HS 模式。

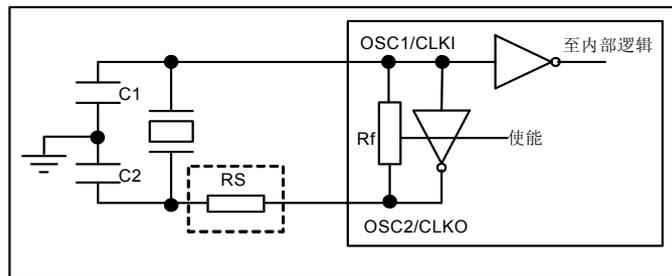


图 6-5 晶体/陶瓷振荡器模式 (HS、XT、LP 模式)

注: RS 为可选配置。

Osc Type	晶振频率	C1*	C2*
LP	32KHz	33pF	33pF
XT	1MHz	15 ~ 33pF	15 ~ 33pF
	4MHz		
HS	8MHz	15pF	15pF
	16MHz		

表 6-1 晶体振荡器电容参数参考表

注\*: 此数据可根据晶振频率大小、外围电路的不同作微调。

### 6.1.6 特殊功能寄存器

寄存器名称	时钟控制寄存器 (OSCC)		
地址	FFA0 <sub>H</sub>		
复位值	1111 0000		
-	bit3-0	-	-
IRCPRS <2:0>	bit6-4	R/W	内部振荡器频率选择位 000 = 125 kHz 001 = 250 kHz 010 = 500 kHz 011 = 1 MHz 100 = 2 MHz 101 = 4 MHz 110 = 8 MHz 111 = 16 MHz
LPM	bit7	R/W	低功耗模式选择位 0: 执行 IDLE 指令, 进入 IDLE0 模式 1: 执行 IDLE 指令, 进入 IDLE1 模式

寄存器名称	晶振校准寄存器 (CALR)		
地址	FFA1 <sub>H</sub>		
复位值	1111 1111		
CALR <7:0>	bit7-0	R/W	内部晶振校准位 00 <sub>H</sub> = 时钟频率最大 ... .. FF <sub>H</sub> = 时钟频率最小

## 6.2 复位模块

### 6.2.1 概述

- ◆ 支持上电复位（POR 复位）
- ◆ 支持 BOR 复位
- ◆ 支持外部 N\_MRST 复位（低电平有效）
- ◆ 支持 RST 指令复位（软件复位）
- ◆ 支持看门狗 WDT 溢出复位

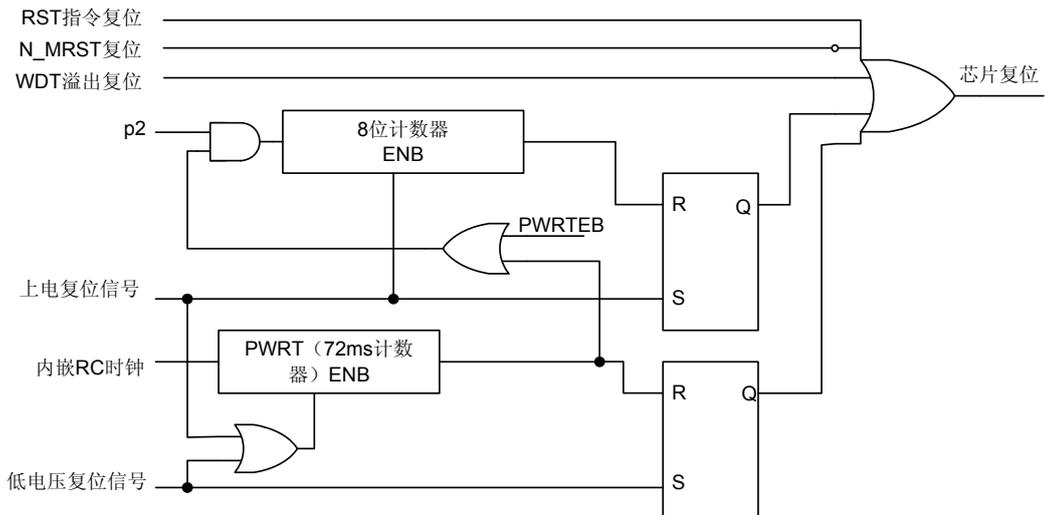


图 6-6 芯片复位原理图

注：计数器 ENB 为 1 时，计数器清零。

### 6.2.2 低电压检测（BOR）

低电压检测模块用于对 VDD 电压的输入电压进行检测。

当 LVDVS<1:0>=00 时，对 VDD 检测，低于 4.1V 时芯片复位。

当 LVDVS<1:0>=01 时，对 VDD 检测，低于 3.7V 时芯片复位。

当 LVDVS<1:0>=10 时，对 VDD 检测，低于 3.4V 时芯片复位。

当 LVDVS<1:0>=11 时，对 VDD 检测，低于 2.1V 时芯片复位。

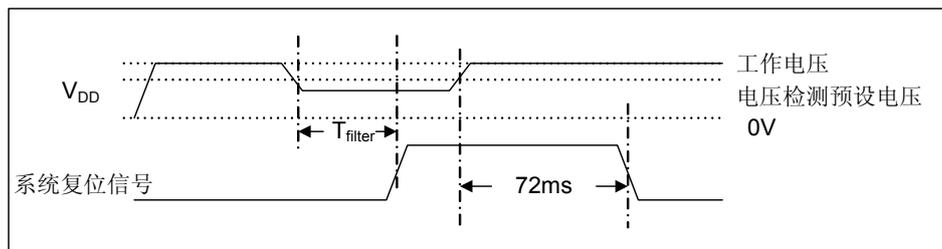


图 6-7 低电压复位时序图

### 6.2.3 外部N\_MRST复位电路

#### ◆ 应用举例一

采用下图所示的复位电路，其中  $47\text{K}\Omega \leq R1 \leq 100\text{K}\Omega$ ，电容 C1 (0.1 $\mu\text{F}$ )，R2 为限流电阻， $0.1\text{K}\Omega \leq R2 \leq 1\text{K}\Omega$ 。

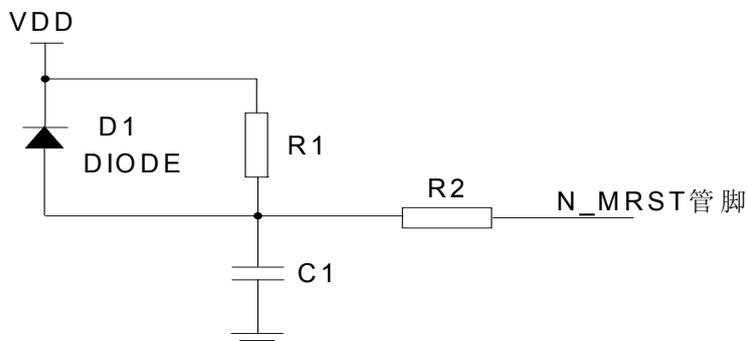


图 6-8 RC 复位电路

#### ◆ 应用举例二

采用 PNP 三极管的复位电路，如下图所示，通过 R1 (2K $\Omega$ ) 和 R2 (10K $\Omega$ ) 分压作为基极输入，发射极接 VDD，集电极一路通过 R3 (20K $\Omega$ ) 接地，另一路通过 R4 (1K $\Omega$ ) 和 C1 (0.1 $\mu\text{F}$ ) 接地，C1 另一端作为 N\_MRST 输入。

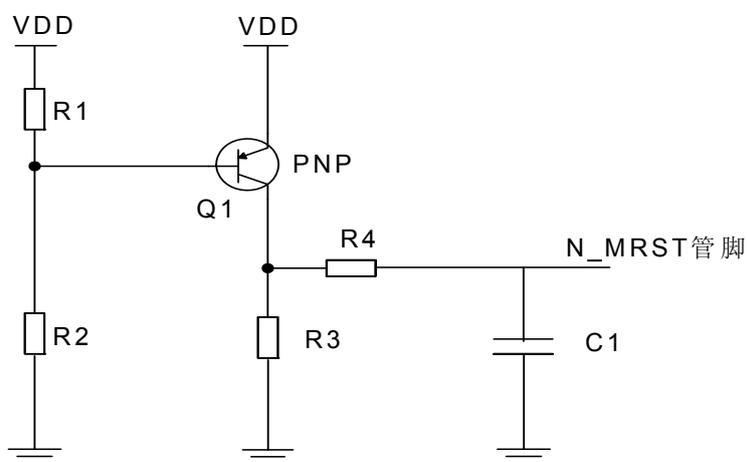


图 6-9 三极管复位电路

### 6.2.4 特殊功能寄存器

寄存器名称		电源控制寄存器 (PWRC)	
地址	FFA2 <sub>H</sub>		
复位值	0001 1101		
N_BOR	bit0	R/W	低电压复位状态位 0: 低电压复位发生 (低电压复位后, 必须软件置位) 1: 无低电压复位发生
N_POR	bit1	R/W	上电复位状态位 0: 上电复位发生 (上电复位后, 必须软件置位) 1: 无上电复位发生
N_PD	bit2	R/W	低功耗标志位 0: 执行 IDLE 指令后清零 1: 上电复位或执行 CWDT 指令后置 1
N_TO	bit3	R/W	WDT 溢出标志位 0: WDT 计数溢出时被清零 1: 上电复位或执行 CWDT、IDLE 指令后被置 1
N_RSTI	bit4	R/W	复位指令标志位 0: 执行复位指令 (必须用软件置位) 1: 未执行复位指令
-	bit7-5	-	-

## 6.3 中断处理

### 6.3.1 概述

- ◆ 支持 20 个中断（HR7P90H/90J），1 个软件中断和 19 个硬件中断。
- ◆ 支持 22 个中断（HR7P91H/91J/92H/92J），1 个软件中断和 21 个硬件中断。
- ◆ 支持 2 种中断模式，默认模式或者向量模式。

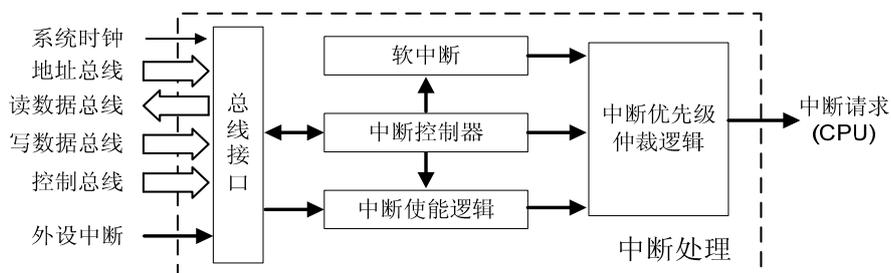


图 6-10 中断控制逻辑

### 6.3.2 中断使能表

序号	中断名	中断标志	中断使能	全局使能	备注
1	软中断	SOFTIF	-	GIE	-
2	KINT	KIF	KIE	GIE	-
3	PINT0	PIF0	PIE0	GIE	-
4	PINT1	PIF1	PIE1	GIE	-
5	PINT2	PIF2	PIE2	GIE	-
6	PINT3	PIF3	PIE3	GIE	-
7	PINT4	PIF4	PIE4	GIE	-
8	PINT5	PIF5	PIE5	GIE	-
9	PINT6	PIF6	PIE6	GIE	-
10	PINT7	PIF7	PIE7	GIE	-
11	T8NINT	T8NIF	T8NIE	GIE	-
12	T8P1INT	T8P1IF	T8P1IE	GIE	-
13	T8P2INT	T8P2IF	T8P2IE	GIE	-
14	T16G1INT	T16G1IF	T16G1IE	GIE	-
15	T16G2INT	T16G2IF	T16G2IE	GIE	-
16	RX1INT	RX1IF	RX1IE	GIE	-
17	TX1INT	TX1IF	TX1IE	GIE	-
18	RX2INT	RX2IF	RX2IE	GIE	-
19	TX2INT	TX2IF	TX2IE	GIE	-
20	RX3INT	RX3IF	RX3IE	GIE	-
21	TX3INT	TX3IF	TX3IE	GIE	-
22	ADINT	ADIF	ADIE	GIE	-

表 6-2 中断使能表（默认模式）

序号	中断名	中断标志	中断使能	全局使能		备注
1	软中断	SOFTIF	-	-	GIE	-
2	KINT	KIF	KIE	GIEL	GIE	IGPx 选择 GIE/GIEL
3	PINT0	PIF0	PIE0	GIEL	GIE	IGPx 选择 GIE/GIEL
4	PINT1	PIF1	PIE1	GIEL	GIE	IGPx 选择 GIE/GIEL
5	PINT2	PIF2	PIE2	GIEL	GIE	IGPx 选择 GIE/GIEL
6	PINT3	PIF3	PIE3	GIEL	GIE	IGPx 选择 GIE/GIEL
7	PINT4	PIF4	PIE4	GIEL	GIE	IGPx 选择 GIE/GIEL
8	PINT5	PIF5	PIE5	GIEL	GIE	IGPx 选择 GIE/GIEL
9	PINT6	PIF6	PIE6	GIEL	GIE	IGPx 选择 GIE/GIEL
10	PINT7	PIF7	PIE7	GIEL	GIE	IGPx 选择 GIE/GIEL
11	T8NINT	T8NIF	T8NIE	GIEL	GIE	IGPx 选择 GIE/GIEL
12	T8P1INT	T8P1IF	T8P1IE	GIEL	GIE	IGPx 选择 GIE/GIEL
13	T8P2INT	T8P2IF	T8P2IE	GIEL	GIE	IGPx 选择 GIE/GIEL
14	T16G1INT	T16G1IF	T16G1IE	GIEL	GIE	IGPx 选择 GIE/GIEL
15	T16G2INT	T16G2IF	T16G2IE	GIEL	GIE	IGPx 选择 GIE/GIEL
16	RX1INT	RX1IF	RX1IE	GIEL	GIE	IGPx 选择 GIE/GIEL
17	TX1INT	TX1IF	TX1IE	GIEL	GIE	IGPx 选择 GIE/GIEL
18	RX2INT	RX2IF	RX2IE	GIEL	GIE	IGPx 选择 GIE/GIEL
19	TX2INT	TX2IF	TX2IE	GIEL	GIE	IGPx 选择 GIE/GIEL
20	RX3INT	RX3IF	RX3IE	GIEL	GIE	IGPx 选择 GIE/GIEL
21	TX3INT	TX3IF	TX3IE	GIEL	GIE	IGPx 选择 GIE/GIEL
22	ADINT	ADIF	ADIE	GIEL	GIE	IGPx 选择 GIE/GIEL

表 6-3 中断使能表（向量模式）

注\*：开中断前需先清相应的中断标志，从而避免中断的误触发。除只读的中断标志外，中断标志必须通过软件清零。为避免中断的发生与中断清零操作冲突时清零不成功，建议清零操作后进行清零是否成功的软件判断，若不成功则再次清零，直到清零成功为止。或连续执行两次清零操作。

#### 应用例程：中断标志清零程序

```

.....
BCC     INTF1,T8NIF    ; 清中断标志
JBC     INTF1,T8NIF    ; 判断清零是否成功
GOTO    $-2           ; 不成功则再次清零
.....

```

### 6.3.3 默认中断模式

当 INTVEN0 位或配置位 INTVEN1 为 0 时，系统处于默认中断模式，所有中断向量的入口地址均位于 0004<sub>H</sub>。用户需通过中断子程序判断各中断源的标志位及使能位，区分是由哪个中断源引起的中断，从而执行相应的中断服务子程序，此时无软件中断。

### 6.3.4 向量中断模式

当 INTVEN0 与配置位 INTVEN1 同时为 1 时，系统处于向量中断模式。该模式下，软中断固定为最高优先级，入口地址为 0004<sub>H</sub>。其他中断源分 8 组，对应至 8 个有默认优先级的中断入口地址。此外通过 INTP 寄存器可以为每组中断设置高/低优先级。

#### 6.3.4.1 中断向量分组

本芯片 19 个硬件中断源，分 8 组（IG0 ~ IG7）。软件中断单独归类。

中断组号	高低优先级选择	中断名	备注
IG0	IGP0	KINT	-
IG1	IGP1	T8NINT	-
IG2	IGP2	PINT0	-
		PINT1	
		PINT2	
		PINT3	-
IG3	IGP3	T8P1INT	-
		T8P2INT	-
IG4	IGP4	T16G1INT	-
		T16G2INT	-
IG5	IGP5	TX1INT	-
		RX1INT	-
		TX2INT	
		RX2INT	
		TX3INT	-
		RX3INT	-
IG6	IGP6	ADINT	-
IG7	IGP7	PINT4	-
		PINT5	-
		PINT6	-
		PINT7	-

表 6-4 中断向量分组表

### 6.3.4.2 中断向量分配表

优先级	0 (高)	1	2	3	4	5	6	7	8 (低)	
入口地址	0004H	0008H	000CH	0010H	0014H	0018H	001CH	0020H	0024H	
INTV	00	软中断	IG0	IG1	IG2	IG3	IG4	IG5	IG6	IG7
	01		IG0	IG1	IG6	IG7	IG4	IG5	IG2	IG3
	10		IG4	IG5	IG2	IG3	IG0	IG1	IG6	IG7
	11		IG7	IG6	IG5	IG4	IG3	IG2	IG1	IG0

表 6-5 中断向量分配表

### 6.3.4.3 中断优先级仲裁

软件中断的优先级最高。

8 组硬件中断源的优先级可以设置，从而响应不同需求的中断嵌套。硬件中断源的优先级设置分 2 部分。IGPx 选择和 INTV<1:0>设置。

通过 IGPx 的选择将所有硬件中断源分为高低两个优先级仲裁区。IGP0~IGP7 分别针对硬件中断组 IG0~IG7。而高低两个优先级仲裁区，根据 INTV<1:0>的设置，对处于该仲裁区内的硬件中断组，进行优先级排序，从而先响应优先级最高的。高低两个优先级仲裁区分别由 GIE 和 GIEL 来使能。在执行低优先级中断服务程序时，可嵌套响应高优先级中断组。

## 6.3.5 特殊功能寄存器

寄存器名称		中断使能寄存器 0 (INTE0)	
地址	FF90 <sub>H</sub>		
复位值	0000 0000		
PIE<7:0>	bit7-0	R/W	外部端口中断 7-0 使能位 0: 禁止 1: 使能

寄存器名称		中断标志寄存器 0 (INTF0)	
地址	FF91 <sub>H</sub>		
复位值	0000 0000		
PIF<7:0>	bit7-0	R/W	外部端口中断 7-0 标志位 0: 外部端口 7-0 上无中断信号 1: 外部端口 7-0 上有中断信号 (必须用软件清零)

寄存器名称		中断使能寄存器 1 (INTE1)	
地址	FF92 <sub>H</sub>		
复位值	0000 0000		
T8NIE	bit0	R/W	T8N 溢出中断使能位 0: 禁止 1: 使能
T8P1IE	bit1	R/W	T8P1 中断使能位 0: 禁止 1: 使能
T8P2IE	bit2	R/W	T8P2 中断使能位 0: 禁止 1: 使能
T16G1IE	bit3	R/W	T16G1 中断使能位 0: 禁止 1: 使能
T16G2IE	bit4	R/W	T16G2 中断使能位 0: 禁止 1: 使能
KIE	bit5	R/W	外部按键中断使能位 0: 禁止 1: 使能
ADIE	bit6	R/W	ADC 中断使能位 0: 禁止 1: 使能
-	bit7	-	-

寄存器名称		中断标志寄存器 1 (INTF1)	
地址	FF93 <sub>H</sub>		
复位值	0000 0000		
T8NIF	bit0	R/W	T8N 溢出中断标志位 0: T8N 计数未溢出 1: T8N 计数溢出 (必须用软件清零)
T8P1IF	bit1	R/W	T8P1 中断标志位 0: T8P1 未产生中断 1: T8P1 产生中断 (必须软件清零)
T8P2IF	bit2	R/W	T8P2 中断标志位 0: T8P2 未产生中断 1: T8P2 产生中断 (必须软件清零)
T16G1IF	bit3	R/W	T16G1 中断标志位 0: T16G1 未产生中断 1: T16G1 产生中断 (必须软件清零)
T16G2IF	bit4	R/W	T16G2 中断标志位 0: T16G2 未产生中断 1: T16G2 产生中断 (必须软件清零)
KIF	bit5	R/W	外部按键中断标志位 0: 外部按键端口无电平变化 1: 外部按键端口有电平变化 (必须用软件清零)
ADIF	bit6	R/W	ADC 中断标志位 0: 正在进行 A/D 转换 1: A/D 转换已完成 (必须用软件清零)
-	bit7	-	-

寄存器名称		中断使能寄存器 2 (INTE2)	
地址	FF94 <sub>H</sub>		
复位值	0000 0000		
RX1IE	bit0	R/W	串行通讯接口 UART1 接收中断使能位 0: 禁止 1: 使能
TX1IE	bit1	R/W	串行通讯接口 UART1 发送中断使能位 0: 禁止 1: 使能
RX2IE	bit2	R/W	串行通讯接口 UART2 接收中断使能位 0: 禁止 1: 使能
TX2IE	bit3	R/W	串行通讯接口 UART2 发送中断使能位 0: 禁止 1: 使能
RX3IE	bit4	R/W	串行通讯接口 UART3 接收中断使能位 0: 禁止 1: 使能
TX3IE	bit5	R/W	串行通讯接口 UART3 发送中断使能位 0: 禁止 1: 使能
-	bit7-6	-	-

寄存器名称		中断标志寄存器 2 (INTF2)	
地址	FF95H		
复位值	0000 0000		
RX1IF	bit0	R/W	串行通讯接口 UART1 接收中断标志位 0: 接收缓冲区空 (接收未完成) 1: 接收缓冲区满 (接收完成), 读 RX1B 清零
TX1IF	bit1	R/W	串行通讯接口 UART1 发送中断标志位 0: 发送缓冲区满 (发送未完成) 1: 发送缓冲区空 (发送完成), 写 TX1B 清零
RX2IF	bit2	R/W	串行通讯接口 UART2 接收中断标志位 0: 接收缓冲区空 (接收未完成) 1: 接收缓冲区满 (接收完成), 读 RX2B 清零
TX2IF	bit3	R/W	串行通讯接口 UART2 发送中断标志位 0: 发送缓冲区满 (发送未完成) 1: 发送缓冲区空 (发送完成), 写 TX2B 清零
RX3IF	bit4	R/W	串行通讯接口 UART3 接收中断标志位 0: 接收缓冲区空 (接收未完成) 1: 接收缓冲区满 (接收完成), 读 RX3B 清零
TX3IF	bit5	R/W	串行通讯接口 UART3 发送中断标志位 0: 发送缓冲区满 (发送未完成) 1: 发送缓冲区空 (发送完成), 写 TX3B 清零
-	bit7-6	-	-

寄存器名称		中断全局寄存器 (INTG)	
地址	FF98H		
复位值	0000 0000		
INTV<1:0>	bit1-0	R/W	中断向量选择位, 具体可参考《中断向量分配表》章节
INTVEN0	bit2	R/W	中断向量表 0: 默认中断模式 1: 向量中断模式
SOFTIF	bit3	R/W	软中断标志位 0: 无软中断 1: 有软中断
-	bit5-4	-	-
GIEL	bit6	R/W	低优先级中断使能 0: 禁止低优先级中断 1: 使能低优先级中断
GIE	bit7	R/W	全局中断使能位, 或高优先级中断使能 0: 禁止所有的中断, 或禁止高优先级中断 1: 使能所有未屏蔽的中断, 或使能高优先级中断

寄存器名称		中断优先级寄存器 (INTP)	
地址	FF99H		
复位值	0000 0000		
IGP<7:0>	bit7-0	R/W	IG7-IG0 中断优先级设置 0: 低优先级 1: 高优先级

寄存器名称		中断控制寄存器 (INTC)	
地址	FF9BH <sub>H</sub>		
复位值	0000 0000		
PEGx <7:0>	bit7-0	R/W	PINTx 中断信号触发边沿选择位 0: PINTx 下降沿触发外部端口中断 1: PINTx 上升沿触发外部端口中断

## 6.4 看门狗定时器

### 6.4.1 概述

当芯片配置字看门狗使能位  $WDTEN=1$  时，看门狗使能； $WDTEN=0$  时，禁止。当看门狗超时溢出时，芯片复位或者唤醒 IDLE 模式。使用  $CWDT$  指令将 WDT 计数器清零。WDT 支持一个预分频器，对 WDT 输入时钟进行预分频，再将分频后的时钟信号作为 WDT 定时器的计数时钟。在预分频器分频比为 1:1 时，WDT 时钟源为内部 RC 时钟（约 32KHz）的二分频，计数溢出时间典型值约为 16ms。

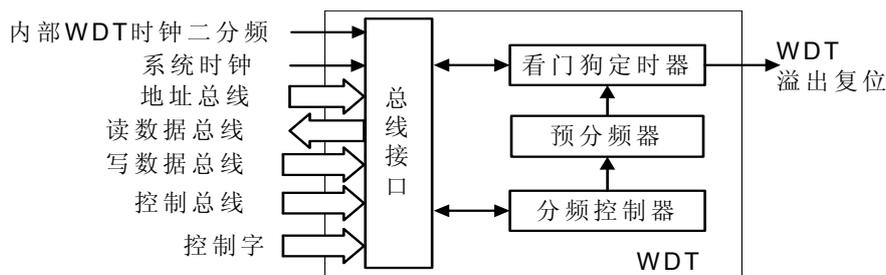


图 6-11 看门狗定时器示意图

### 6.4.2 特殊功能寄存器

寄存器名称	看门狗控制寄存器 (WDTC)		
地址	FFA4 <sub>H</sub>		
复位值	0000 0000		
WDTPRS <2:0>	bit2-0	R/W	WDT 预分频器分频比选择位 000: 1:2 001: 1:4 010: 1:8 011: 1:16 100: 1:32 101: 1:64 110: 1:128 111: 1:256
WDTPPE	bit3	R/W	预分频器禁止位 0: 使能 1: 禁止
-	bit7-4	-	-

## 6.5 低功耗操作

### 6.5.1 低功耗模式

支持 2 种低功耗模式：IDLE0 模式或 IDLE1 模式。

低功耗模式通过 LPM (OSCC<7>) 进行选择。在该模式下，为了降低功耗，所有 I/O 管脚都应保持为 VDD 或 VSS。为了避免输入管脚悬空而引入开关电流，应在外部将高阻输入的 I/O 管脚拉为高电平或低电平，N\_MRST 管脚必须处于逻辑高电平。

#### 6.5.1.1 IDLE0 模式

当 LPM = 0 时，执行 IDLE 指令，芯片进入 IDLE0 模式：

- ◆ 芯片时钟源停振，内部 RC 时钟源不停振，主系统时钟关闭
- ◆ 程序暂停、同步模块暂停、异步模块运行，器件功耗降低
- ◆ 支持低功耗唤醒，唤醒时间可配，需计算主时钟源稳定时间
- ◆ 所有 I/O 端口将保持进入 IDLE0 模式前的状态
- ◆ 若使能 WDT，则 WDT 将被清零并保持运行
- ◆ N\_PD 位被清零，N\_TO 位被置 1

#### 6.5.1.2 IDLE1 模式

当 LPM = 1 时，执行 IDLE 指令，芯片进入 IDLE1 模式：

- ◆ 芯片时钟源不停振，内部 RC 时钟源不停振，主系统时钟关闭
- ◆ 程序暂停、同步模块暂停、异步模块运行，器件功耗降低
- ◆ 支持低功耗唤醒，唤醒时间可配，最小 1 个机器周期
- ◆ 所有 I/O 端口将保持进入 IDLE1 前的状态
- ◆ 若使能 WDT，则 WDT 将被清零并保持运行
- ◆ N\_PD 位被清零，N\_TO 位被置 1

## 6.5.2 唤醒

### 6.5.2.1 唤醒方式

当芯片处于低功耗模式时，可以支持如下唤醒方式：

序号	唤醒方式	中断使能	中断模式	备注
1	N_MRST	-	-	-
2	WDT	-	-	WDT 溢出
3	KINT	KIE	默认/向量	-
4	PINT0	PIE0	默认/向量	-
5	PINT1	PIE1	默认	-
			向量	-
6	PINT2	PIE2	默认	-
			向量	-
7	PINT3	PIE3	默认	-
			向量	-
8	PINT4	PIE4	默认	-
			向量	-
9	PINT5	PIE5	默认	-
			向量	-
10	PINT6	PIE6	默认	-
			向量	-
11	PINT7	PIE7	默认	-
			向量	-
12	T16G1INT	T16G1IE	默认	异步计数模式
			向量	-
13	T16G2INT	T16G2IE	默认	异步计数模式
			向量	-
14	ADINT	ADIE	默认	A/D 时钟源为 RC 振荡器
			向量	-

表 6-6 低功耗唤醒表

注 1：低功耗唤醒与全局中断使能无关。在低功耗模式时，若外设产生中断信号，即使使默认中断模式下，全局中断使能 GIE 为 0，或向量中断模式下，高优先级中断使能 GIE 和低优先级中断使能 GIEL 均为 0，低功耗模式依然会被唤醒，只是唤醒后不会执行中断程序。

注 2：当唤醒事件发生后，芯片需要在主时钟运行 n 个时钟周期后才执行 IDLE 指令的下一条指令。n 可以通过 WKDC 进行设置；在 IDLE1 模式下，支持最小 1 个机器周期唤醒；在 IDLE0 模式下，需要先等待主时钟源稳定时间，再计算 n 个周期。

### 6.5.2.2 唤醒时间设置

低功耗模式下的唤醒延时时钟数，可由 WKDC 来设置。

IDLE0 模式唤醒时间：

$$T_{\text{wakeup}} = (\text{WKDC}[7:4] + 1) \times 16 \times 2 T_{\text{osc}}$$

IDLE1 模式唤醒时间：

$$T_{\text{wakeup}} = (\text{WKDC}[7:0] + 1) \times 2 T_{\text{osc}}$$

### 6.5.3 特殊功能寄存器

寄存器名称		唤醒延时控制寄存器 (WKDC)	
地址	FFA3 <sub>H</sub>		
复位值	1111 1111		
WKDC <7:0>	bit7-0	R/W	唤醒延时时钟设置位 当 WKDC<7:0> = FF <sub>H</sub> 时，延时最长 ..... 当 WKDC<7:0> = 00 <sub>H</sub> 时，延时最短

## 6.6 芯片配置字

寄存器名称	CONFIG 芯片配置字 1	
地址	8001H	
OSCS <2:0>	bit2-0	振荡器选择位 000 = INTOSCIO 模式: PA6 为 I/O 管脚, PA7 为 I/O 管脚 001 = INTOSC 模式: PA6 输出 CLKO, PA7 为 I/O 管脚 010 = EXTCLK 模式: PA6 为 I/O 管脚, PA7 管脚功能为 CLKI 011 = RCIO 模式: PA6 为 I/O 管脚, PA7 管脚连接 RC 100 = RC 模式: PA6 输出 CLKO, PA7 管脚连接 RC 101 = LP 模式: 低功耗晶振连接到 PA6 和 PA7 管脚 110 = XT 模式: 晶振/谐振器连接到 PA6 和 PA7 管脚 111 = HS 模式: 高速晶振/谐振器连接到 PA6 和 PA7 管脚
WDTEN	bit3	硬件看门狗使能位 0: 不使能硬件看门狗 1: 使能硬件看门狗
PWRTEB	bit4	上电定时器使能位 0: 使能上电定时器 1: 不使能上电定时器
-	bit5	-
-	bit6	-
TBLEN	bit7	查表指令读/写 FLASH 使能位 0: 禁止 1: 使能
INTVEN1	bit8	中断模式选择位 0: 默认中断模式 1: 向量中断模式 (INTC1 中 INVEN 也需为 1 才有效)
BOREN	bit9	低电压检测使能位 0: 禁止 1: 使能
LVDVS <1:0>	bit11-10	检测电压选择位 00: 4.1V 01: 3.7V 10: 3.4V 11: 2.1V

[续]

寄存器名称		CONFIG 芯片配置字 1	
-	bit13-12	-	
PDES0	bit14	PD 端口大电流选择位 0: PD 端口为大电流口 1: PD 端口不为大电流口	
PBES0	bit15	PB 端口大电流选择位 0: PB 端口为大电流口 1: PB 端口不为大电流口	

寄存器名称		CONFIG 芯片配置字 3	
地址	8003H		
CP <15:0>	Bit15-0	加密使能位（程序加密后读出为全 0） FFFF <sub>H</sub> : 不加密 其余: 加密	

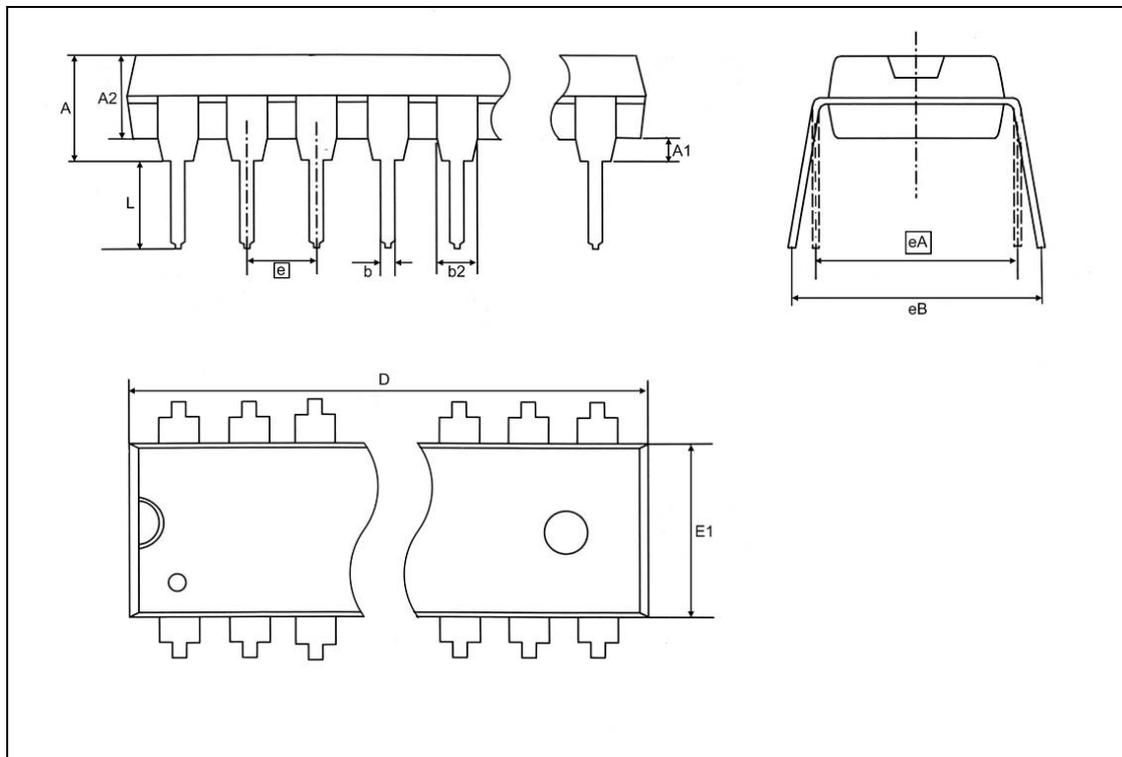
寄存器名称		USER_ID1 用户识别码	
地址	8008H		
USER_ID1	bit14-0	用户识别码 1	
-	bit15	-	

寄存器名称		USER_ID2 用户识别码	
地址	8009H		
USER_ID2	bit14-0	用户识别码 2	
-	bit15	-	

## 第 7 章 芯片封装图

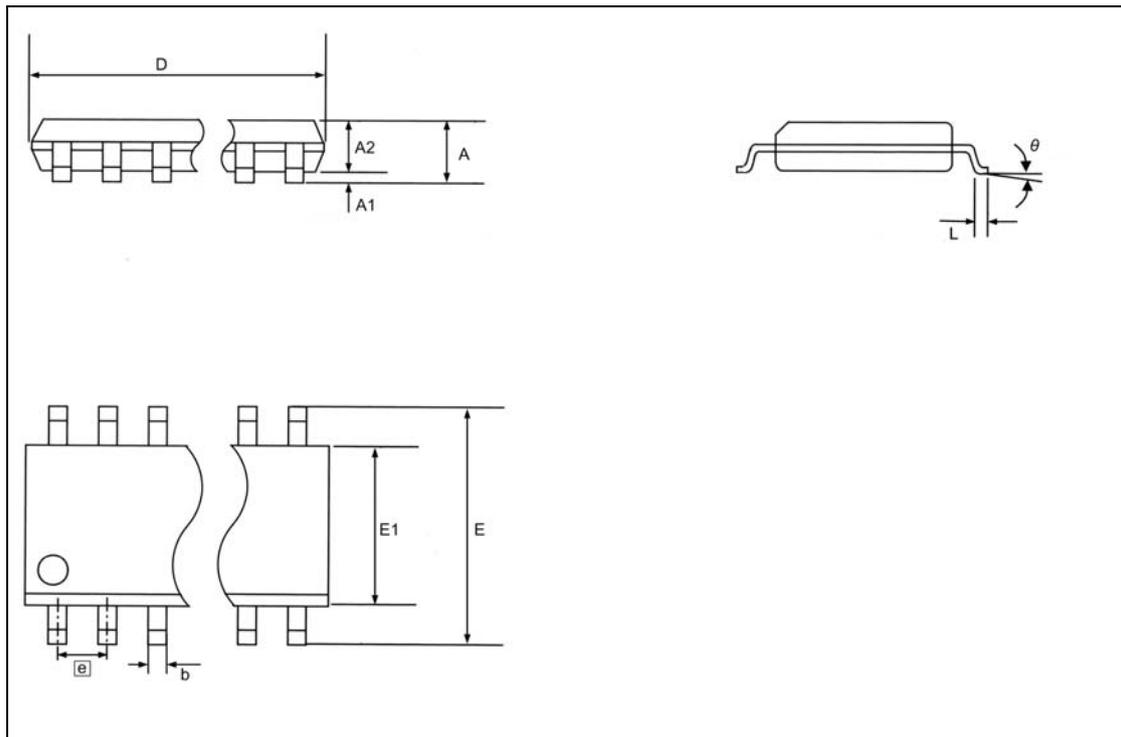
### 7.1 28-pin 封装图

#### SKDIP28



封装: SKDIP28						
标号	公制 (mm)			英制 (inch)		
	MIN	NOM	MAX	MIN	NOM	MAX
A	3.50	3.70	3.90	0.137	0.146	0.154
A1	0.42	-	-	0.016	-	-
A2	3.10	3.30	3.50	0.122	0.130	0.138
b	0.44	-	0.53	0.017	-	0.021
b2	-	1.52	-	-	0.060	-
D	35.10	35.30	35.50	1.382	1.391	1.399
E1	7.10	7.30	7.50	0.279	0.287	0.300
e	-	2.54	-	-	0.100	-
eA	7.67	7.87	8.07	0.302	0.310	0.318
eB	7.67	-	9.00	0.302	-	0.355
L	2.40	-	-	0.126	-	-

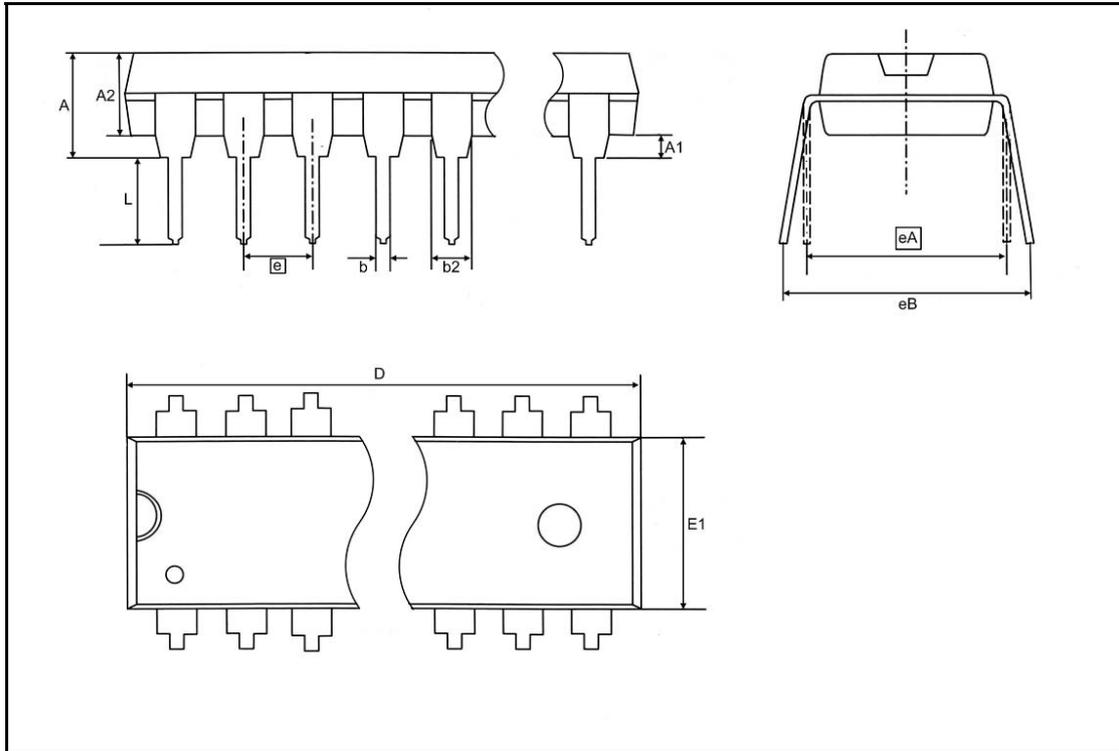
SOP28



封装: SOP28						
标号	公制 (mm)			英制 (inch)		
	MIN	NOM	MAX	MIN	NOM	MAX
A	2.30	2.50	2.70	0.090	0.098	0.107
A1	0.10	0.20	0.30	0.003	0.007	0.012
A2	2.10	2.30	2.50	0.082	0.090	0.099
D	17.89	18.09	18.29	0.704	0.712	0.721
E	10.10	10.30	10.50	0.397	0.405	0.414
E1	7.30	7.50	7.70	0.287	0.295	0.304
b	-	0.40	-	-	0.016	-
e	-	1.27	-	-	0.05	-
L	0.75	0.85	0.95	0.029	0.033	0.038
θ	0°	-	8°	0°	-	8°

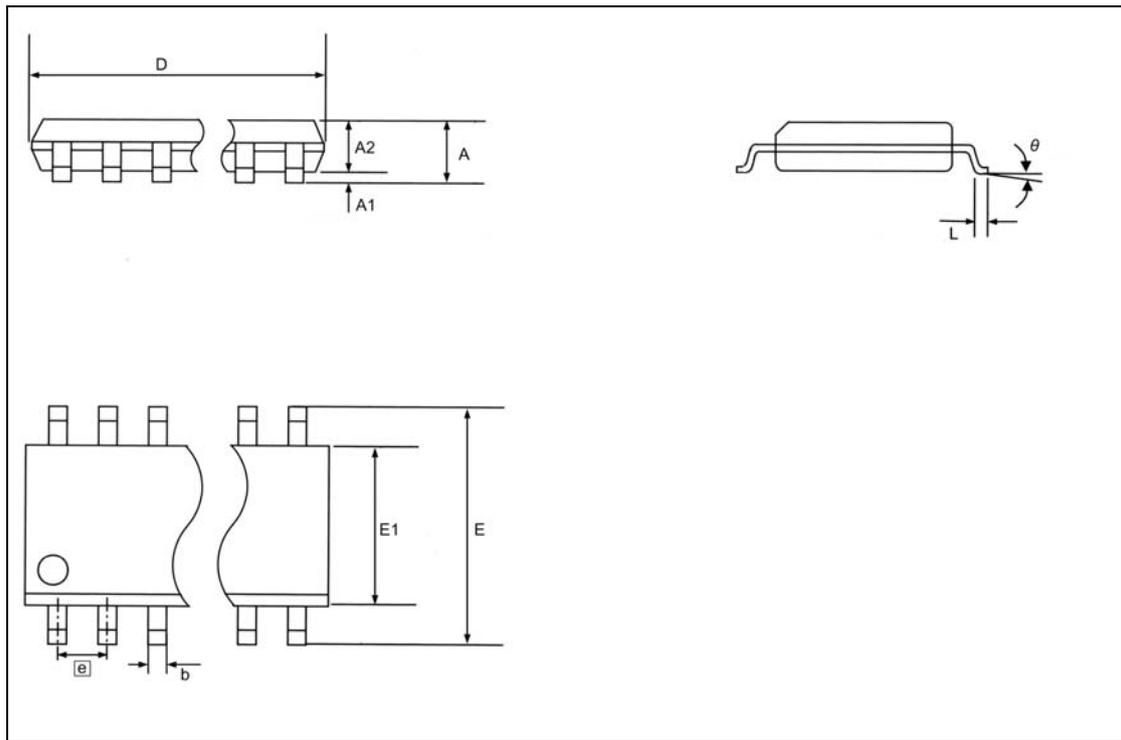
7.2 32-pin 封装图

SDIP32



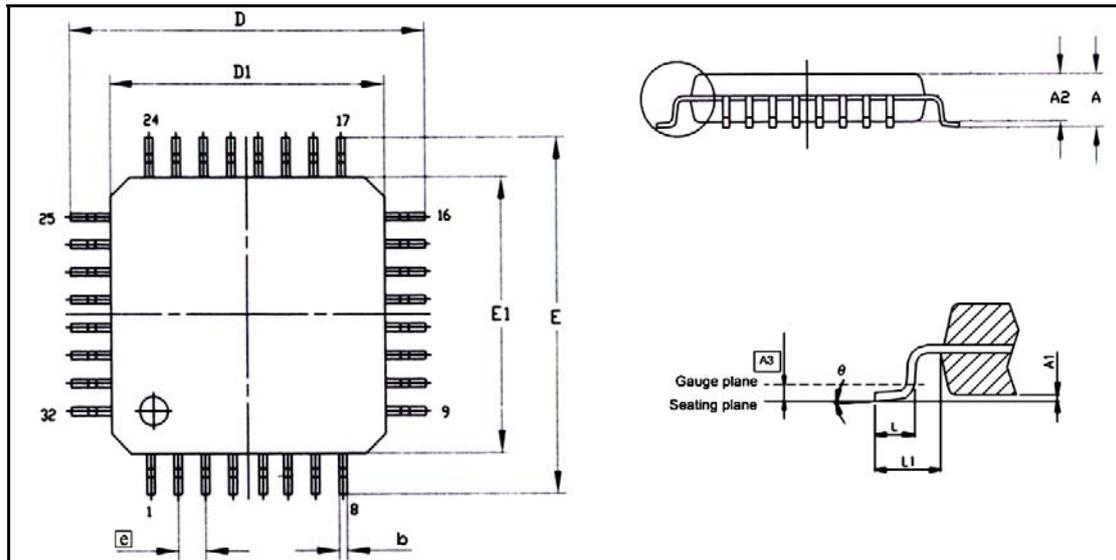
封装: SDIP32						
标号	公制 (mm)			英制 (inch)		
	MIN	NOM	MAX	MIN	NOM	MAX
A	4.20	4.40	4.60	0.165	0.173	0.182
A1	1.10	-	-	0.043	-	-
A2	3.20	3.30	3.40	0.126	0.130	0.134
b	0.44	-	0.53	0.017	-	0.021
b2	-	1.00	-	-	0.039	-
D	27.80	28.00	28.20	1.095	1.103	1.111
E1	8.70	8.90	9.10	0.342	0.351	0.359
e	-	1.778	-	-	0.070	-
eA	-	10.16	-	-	0.400	-
eB	10.16	-	11.84	0.400	-	0.467
L	3.00	-	-	0.118		

SOP32



封装: SOP32						
标号	公制 (mm)			英制 (inch)		
	MIN	NOM	MAX	MIN	NOM	MAX
A	2.14	2.24	2.34	0.084	0.088	0.093
A1	0.10	0.17	0.25	0.004	0.006	0.010
A2	1.89	2.06	2.24	0.074	0.081	0.089
D	20.88	20.98	21.08	0.822	0.826	0.831
E	10.20	10.40	10.60	0.401	0.410	0.418
E1	7.42	7.52	7.62	0.292	0.296	0.301
b	0.3	0.4	0.5	0.011	0.015	0.020
e	-	1.27	-	-	0.050	-
L	0.55	0.75	0.95	0.021	0.030	0.038
θ	-	4°	-	-	4°	-

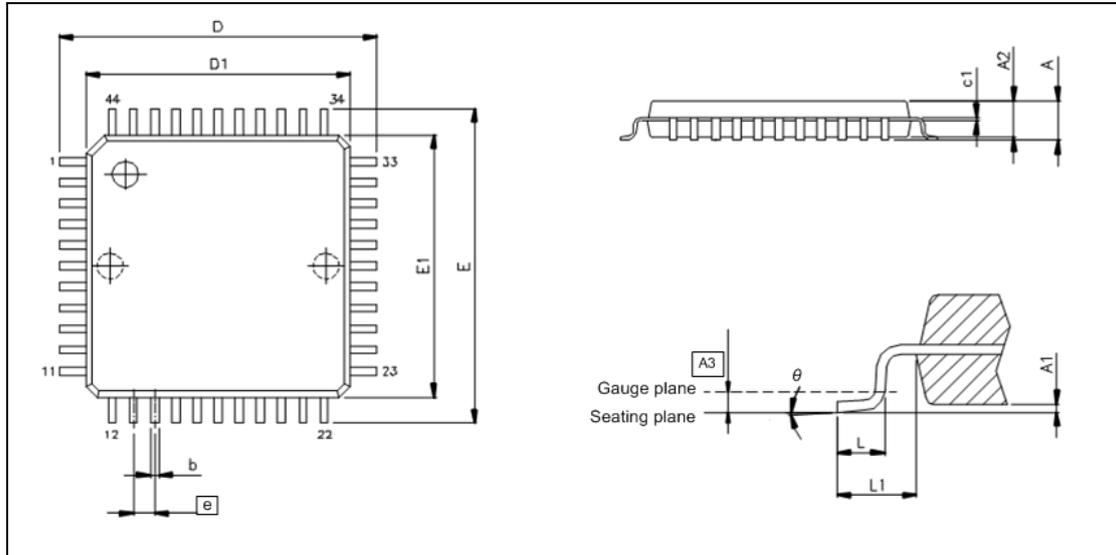
LQFP32



封装: LQFP32						
标号	公制 (mm)			英制 (inch)		
	MIN	NOM	MAX	MIN	NOM	MAX
A	-	-	1.60	-	-	0.063
A1	0.05	-	0.20	0.0019	-	0.0079
A2	1.35	1.40	1.45	0.053	0.055	0.057
A3	-	0.25	-	-	0.010	-
D	8.80	9.00	9.20	0.346	0.355	0.363
D1	6.90	7.00	7.10	0.271	0.276	0.280
E	8.80	9.00	9.20	0.346	0.355	0.363
E1	6.90	7.00	7.10	0.271	0.276	0.280
b	0.32	-	0.43	0.012	-	0.017
e	-	0.80	-	-	0.032	-
L	0.40	-	0.65	0.015	-	0.026
L1	-	1.00	-	-	0.039	-
$\theta$	0°	-	10°	0°	-	10°

### 7.3 44-pin 封装图

#### LQFP44



封装: LQFP44						
标号	公制 (mm)			英制 (inch)		
	MIN	NOM	MAX	MIN	NOM	MAX
A	1.45	1.55	1.65	0.057	0.061	0.065
A1	0.015	-	0.21	0.0005	-	0.0083
A2	1.30	1.40	1.50	0.050	0.055	0.060
A3	-	0.254	-	-	0.010	-
c1	-	0.127	-	-	0.005	-
D	11.75	12.52	13.30	0.462	0.493	0.524
D1	9.85	9.95	10.05	0.388	0.392	0.396
E	11.75	12.52	13.30	0.462	0.493	0.524
E1	9.85	9.95	10.05	0.388	0.392	0.396
b	0.25	0.30	0.35	0.009	0.012	0.014
e	-	0.8	-	-	0.032	-
L	0.42	-	0.72	0.016	-	0.029
L1	0.95	1.32	1.70	0.037	0.052	0.067
$\theta$	0°	-	10°	0°	-	10°

## 附录1. 指令集

### 附录1.1 概述

本芯片提供了 79 条精简指令。

汇编指令为了方便程序设计者使用，指令名称大多是由指令功能的英文缩写所组成的。这些指令所组成的程序经过编译器的编译与连接后，会被转换为相对应的指令码。转换后的指令码可以分为操作码（OP Code）与操作数（Operand）两个部分。操作码部分对应到指令本身。

芯片运行在 4MHz 振荡时钟时，一个机器周期的时间为 500ns。按照指令执行的机器周期数可将指令分为双周期指令和单周期指令。

### 附录1.2 寄存器操作指令

序号	指令	影响状态位	机器周期	操作
1	SECTION I<7:0>	-	1	I<7:0>->BKSR<7:0>
2	PAGE I<8:0>	-	1	I<4:0>->PCRH<7:3>
3	ISTEP I<7:0>	-	1	IAA+i->IAA(-128≤i≤127)
4	MOVI I<7:0>	-	1	I<7:0>->(A)
5	MOV R<7:0>,F	Z,N	1	(R)->(目标)
6	MOVA R<7:0>	-	1	(A)->(R)
7	MOVAR R<10:0>	-	1	(A)->(R)
8	MOVRA R<10:0>	-	1	(R)->(A)

### 附录1.3 程序控制指令

序号	指令	影响状态位	机器周期	操作
9	JUMP I<7:0>	-	2	PC+1+i<7:0>->PC (-128≤i≤127)
10	AJMP I<15:0>	-	2	I<15:0>->PC<15:0> I<15:8>->PCRH<7:0>
11	GOTO I<10:0>	-	2	I<10:0>->PC<10:0>, PCRH<7:3>->PC<15:11>
12	CALL I<10:0>	-	2	PC+1->TOS,I<10:0>->PC<10:0> PCRH<7:3>->PC<15:11>

[续]

序号	指令	影响 状态位	机器 周期	操作
13	LCALL I<15:0>	-	2	PC+2->TOS, I<15:0>->PC<15:0>, I<15:8>->PCRH<7:0>
14	RCALL R<7:0>	-	2	PC+1->TOS, (R)->PC<7:0>, PCRH<7:0>->PC<15:8>
15	JBC R<7:0>, B<2:0>	-	2	如果 R<B> = 0 则跳过下一条指令
16	JBS R<7:0>, B<2:0>	-	2	如果 R<B> = 1 则跳过下一条指令
17	JCAIE I<7:0>	-	2	如果(A) = I 则跳过下一条指令
18	JCAIG I<7:0>	-	2	如果(A) > I 则跳过下一条指令
19	JCAIL I<7:0>	-	2	如果(A) < I 则跳过下一条指令
20	JCRAE R<7:0>	-	2	如果(R) = (A) 则跳过下一条指令
21	JCRAG R<7:0>	-	2	如果(R) > (A) 则跳过下一条指令
22	JCRAL R<7:0>	-	2	如果(R) < (A) 则跳过下一条指令
23	JCCRE R<7:0>, B<2:0>	-	2	如果 C = R(B) 则跳过下一条指令
24	JCCRG R<7:0>, B<2:0>	-	2	如果 C > R(B) 则跳过下一条指令
25	JCCRL R<7:0>, B<2:0>	-	2	如果 C < R(B) 则跳过下一条指令
26	JDEC R<7:0>, F	-	2	(R-1)->(目标), 如果(目标) = 0 则跳过下一条指令
27	JINC R<7:0>, F	-	2	(R+1)->(目标), 如果(目标) = 0 则跳过下一条指令
28	NOP -	-	1	空操作
29	POP -	-	1	AS->A, BKSR->BKSR PSWS->PSW, PCRHS->PCRH
30	PUSH	-	1	A->AS, BKSR->BKSR, PSW->PSWS, PCRH->PCRHS
31	RET	-	2	TOS->PC
32	RETIA I<7:0>	-	2	I->(A), TOS->PC
33	RETIE	-	2	TOS->PC, 1->GIE
34	RST	全部 状态位	1	软件复位
35	CWDT -	N_TO, N_PD	1	00H->WDT, 0->WDT 预分频计数器, 1->N_TO, 1->N_PD
36	IDLE	N_TO, N_PD	1	00H->WDT, 0->WDT 预分频计数器, 1->N_TO, 0->N_PD

## 附录1.4 算术/逻辑运算指令

序号	指令	影响状态位	机器周期	操作
37	ADD R<7:0>,F	C, DC, Z,OV,N	1	(R)+(A)->(目标)
38	ADDC R<7:0>,F	C, DC, Z,OV,N	1	(R)+(A)+C->(目标)
39	ADDCI I<7:0>	C, DC, Z,OV,N	1	I+(A)+C->(A)
40	ADDI I<7:0>	C, DC, Z,OV,N	1	I+(A)->(A)
41	AND R<7:0>,F	Z,N	1	(A).AND.(R)->(目标)
42	ANDI I<7:0>	Z,N	1	I.AND.(A)->(A)
43	BCC R<7:0>,B<2:0>	-	1	0->R<B>
44	BSS R<7:0>,B<2:0>	-	1	1->R<B>
45	BTT R<7:0>,B<2:0>	-	1	(~R<B>)->R<B>
46	CLR R<7:0>	Z	1	(R)=0
47	SETR R<7:0>	-	1	FF <sub>H</sub> ->(R)
48	NEG R<7:0>	C, DC, Z,OV,N	1	~(R)+1->(R)
49	COM R<7:0>,F	Z,N	1	(~R)->(目标)
50	DAR R<7:0>,F	C	1	对(R)十进制调整->(目标)
51	DAA -	C	1	对(A)十进制调整->(A)
52	DEC R<7:0>,F	C, DC, Z,OV,N	1	(R-1)->(目标)
53	INC R<7:0>,F	C, DC, Z,OV,N	1	(R+1)->(目标)
54	IOR R<7:0>,F	Z,N	1	(A).OR.(R)->(目标)
55	IORI I<7:0>	Z,N	1	I.OR.(A)->(A)
56	RLB R<7:0>,F,B<2:0>	C,Z,N	1	C<< R<7:0> <<C
57	RLBNC R<7:0>,F,B<2:0>	Z,N	1	R<7:0> << R<7>
58	RRB R<7:0>,F,B<2:0>	C,Z,N	1	C>> R<7:0> >>C
59	RRBNC R<7:0>,F,B<2:0>	Z,N	1	R<0> >> R<7:0>
60	SUB R<7:0>,F	C, DC, Z,OV,N	1	(R)-(A)->(目标)
61	SUBC R<7:0>,F	C, DC, Z,OV,N	1	(R)-(A)- (~C)->(目标)
62	SUBCI I<7:0>	C, DC, Z,OV,N	1	I-(A)- (~C)->(A)
63	SUBI I<7:0>	C, DC, Z,OV,N	1	I-(A)->(A)
64	SSUB R<7:0>,F	C, DC, Z,OV,N	1	(A)-(R)->(目标)
65	SSUBC R<7:0>,F	C, DC, Z,OV,N	1	(A)-(R)- (~C)->(目标)
66	SSUBCI I<7:0>	C, DC, Z,OV,N	1	(A)-I- (~C)->(A)
67	SSUBI I<7:0>	C, DC, Z,OV,N	1	(A)-I->(A)
68	SWAP R<7:0>,F	-	1	R<3:0>->(目标)<7:4>, R<7:4>->(目标)<3:0>

[续]

序号	指令	影响状态位	机器周期	操作
69	TBR	-	1	Pmem(FRA)->ROMD
70	TBR#1	-	1	Pmem(FRA)->ROMD, FRA+1->FRA
71	TBR_1	-	1	Pmem(FRA)-> ROMD, FRA-1->FRA
72	TBR1#	-	1	FRA+1->FRA, Pmem(FRA)->ROMD
73	TBW	-	1	ROMD->prog buffer
74	TBW#1	-	1	ROMD->prog buffer, FRA+1->FRA
75	TBW_1	-	1	ROMD->prog buffer, FRA-1->FRA
76	TBW1#	-	1	FRA+1->FRA, ROMD->prog buffer
77	XOR	R<7:0>, F	1	(A).XOR.(R)->(目标)
78	XORI	I<7:0>	1	I.XOR.(A)->(A)

注 1: i—立即数, F—标志位, A—寄存器 A, R—寄存器 R, B—寄存器 R 的第 B 位。

注 2: C—进位/借位, DC—半进位/半借位, Z—零标志位, OV—溢出标志位, N—负标志位。

注 3: TOS—顶级堆栈。

注 4: 如果 F = 0, 则目标寄存器为寄存器 A; 如果 F = 1, 则目标寄存器为寄存器 R。

注 5: 79 条指令中另有一条 NOP 指令未在上表中描述。

注 6: SECTION 指令中, N 的位数, 视实际芯片而定。对 HR7P90/91/92 芯片, 通用 SRAM 分为 16 个存储体组, 所以 N 的位数是 4 位。

注 7: PAGE 指令中, N 的位数, 视实际芯片而定。对 HR7P90/91/92 芯片, N 的位数是 4 位。

## 附录2. 特殊功能寄存器表

寄存器地址	寄存器名称	寄存器说明	备注
FF80 <sub>H</sub>	IAD	间接寻址，数据寄存器	内核控制区
FF81 <sub>H</sub>	IAAL	间接寻址，索引寄存器<7:0>	
FF82 <sub>H</sub>	IAAH	间接寻址，索引寄存器<15:0>	
FF83 <sub>H</sub>	BKSR	存储体组选择寄存器	
FF84 <sub>H</sub>	PCRL	程序计数器<7:0>	
FF85 <sub>H</sub>	PCRH	程序计数器<15:8>	
FF86 <sub>H</sub>	-	保留	
FF87 <sub>H</sub>	PSW	程序状态字寄存器	
FF88 <sub>H</sub>	AREG	A 寄存器	
FF89 <sub>H</sub>	MULA/MULL	被乘数/乘积寄存器<7:0>	
FF8A <sub>H</sub>	MULB/MULH	乘数/乘积寄存器<15:8>	
FF8B <sub>H</sub>	-	保留	
FF8C <sub>H</sub>	-	保留	
FF8D <sub>H</sub>	-	保留	
FF8E <sub>H</sub>	-	保留	
FF8F <sub>H</sub>	-	保留	
FF90 <sub>H</sub>	INTE0	中断使能寄存器 0	中断控制区
FF91 <sub>H</sub>	INTF0	中断标志寄存器 0	
FF92 <sub>H</sub>	INTE1	中断使能寄存器 1	
FF93 <sub>H</sub>	INTF1	中断标志寄存器 1	
FF94 <sub>H</sub>	INTE2	中断使能寄存器 2	
FF95 <sub>H</sub>	INTF2	中断标志寄存器 2	
FF96 <sub>H</sub>	-	保留	
FF97 <sub>H</sub>	-	保留	
FF98 <sub>H</sub>	INTG	中断全局寄存器	
FF99 <sub>H</sub>	INTP	中断优先级寄存器	
FF9A <sub>H</sub>	-	保留	
FF9B <sub>H</sub>	INTC	中断控制寄存器	
FF9C <sub>H</sub>	-	保留	
FF9D <sub>H</sub>	-	保留	
FF9E <sub>H</sub>	-	保留	
FF9F <sub>H</sub>	-	保留	

寄存器地址	寄存器名称	寄存器说明	备注
FFA0 <sub>H</sub>	OSCC	时钟控制寄存器	特殊功能控制区
FFA1 <sub>H</sub>	CALR	晶振校准寄存器	
FFA2 <sub>H</sub>	PWRC	电源控制寄存器	
FFA3 <sub>H</sub>	WKDC	唤醒延时控制寄存器	
FFA4 <sub>H</sub>	WDTC	看门狗控制寄存器	
FFA5 <sub>H</sub>	-	保留	
FFA6 <sub>H</sub>	-	保留	
FFA7 <sub>H</sub>	-	保留	
FFA8 <sub>H</sub>	FRAL	程序查表, 指针寄存器<7:0>	程序查表控制区
FFA9 <sub>H</sub>	FRAH	程序查表, 指针寄存器<15:8>	
FFAA <sub>H</sub>	-	保留	
FFAB <sub>H</sub>	ROMDL	程序查表, 数据寄存器<7:0>	
FFAC <sub>H</sub>	ROMDH	程序查表, 数据寄存器<15:8>	
FFAD <sub>H</sub>	ROMCL	程序查表, 控制寄存器<7:0>	
FFAE <sub>H</sub>	ROMCH	程序查表, 控制寄存器<15:8>	
FFAF <sub>H</sub>	-	保留	
FFB0 <sub>H</sub>	PA	PA 端口电平状态寄存器	外设控制区
FFB1 <sub>H</sub>	PAT	PA 端口输入输出控制寄存器	
FFB2 <sub>H</sub>	PB	PB 端口电平状态寄存器	
FFB3 <sub>H</sub>	PBT	PB 端口输入输出控制寄存器	
FFB4 <sub>H</sub>	PC	PC 端口电平状态寄存器	
FFB5 <sub>H</sub>	PCT	PC 端口输入输出控制寄存器	
FFB6 <sub>H</sub>	PD	PD 端口电平状态寄存器	
FFB7 <sub>H</sub>	PDT	PD 端口输入输出控制寄存器	
FFB8 <sub>H</sub>	PE	PE 端口电平状态寄存器	
FFB9 <sub>H</sub>	PET	PE 端口输入输出控制寄存器	
FFBA <sub>H</sub>	N_PBPU	PB 端口弱上拉使能控制寄存器	
FFBB <sub>H</sub>	-	保留	
FFBC <sub>H</sub>	-	保留	
FFBD <sub>H</sub>	T8N	T8N 计数器	
FFBE <sub>H</sub>	T8NC	T8N 控制寄存器	
FFBF <sub>H</sub>	T8POC	T8P 输出控制寄存器	

寄存器地址	寄存器名称	寄存器说明	备注
FFC0 <sub>H</sub>	T8P1	T8P1 计数器	外设控制区
FFC1 <sub>H</sub>	T8P1P	T8P1 周期寄存器	
FFC2 <sub>H</sub>	T8P1R	T8P1 精度寄存器	
FFC3 <sub>H</sub>	T8P1C	T8P1 控制寄存器	
FFC4 <sub>H</sub>	T8P2	T8P2 计数器	
FFC5 <sub>H</sub>	T8P2P	T8P2 周期寄存器	
FFC6 <sub>H</sub>	T8P2R	T8P2 精度寄存器	
FFC7 <sub>H</sub>	T8P2C	T8P2 控制寄存器	
FFC8 <sub>H</sub>	T16G1L	T16G1 计数器<7:0>	
FFC9 <sub>H</sub>	T16G1H	T16G1 计数器<15:8>	
FFCA <sub>H</sub>	T16G1PL	T16G1 周期寄存器<7:0>	
FFCB <sub>H</sub>	T16G1PH	T16G1 周期寄存器<15:8>	
FFCC <sub>H</sub>	T16G1RL	T16G1 精度寄存器<7:0>	
FFCD <sub>H</sub>	T16G1RH	T16G1 精度寄存器<15:8>	
FFCE <sub>H</sub>	T16G1CL	T16G1 控制寄存器<7:0>	
FFCF <sub>H</sub>	T16G1CH	T16G1 控制寄存器<15:8>	
FFD0 <sub>H</sub>	T16G2L	T16G2 计数器<7:0>	
FFD1 <sub>H</sub>	T16G2H	T16G2 计数器<15:8>	
FFD2 <sub>H</sub>	T16G2PL	T16G2 周期寄存器<7:0>	
FFD3 <sub>H</sub>	T16G2PH	T16G2 周期寄存器<15:8>	
FFD4 <sub>H</sub>	T16G2RL	T16G2 精度寄存器<7:0>	
FFD5 <sub>H</sub>	T16G2RH	T16G2 精度寄存器<15:8>	
FFD6 <sub>H</sub>	T16G2CL	T16G2 控制寄存器<7:0>	
FFD7 <sub>H</sub>	T16G2CH	T16G2 控制寄存器<15:8>	
FFD8 <sub>H</sub>	T16GOC	T16G 输出控制寄存器	
FFD9 <sub>H</sub>	-	保留	
FFDA <sub>H</sub>	-	保留	
FFDB <sub>H</sub>	ANSEL	ADC 输入通道数模选择寄存器	
FFDC <sub>H</sub>	ADCCL	ADC 控制寄存器<7:0>	
FFDD <sub>H</sub>	ADCCH	ADC 控制寄存器<15:8>	
FFDE <sub>H</sub>	ADCRL	ADC 转换值寄存器<7:0>	
FFDF <sub>H</sub>	ADCRH	ADC 转换值寄存器<15:8>	

寄存器地址	寄存器名称	寄存器说明	备注
FFE0 <sub>H</sub>	RX1B	UART1 接收数据寄存器	外设控制区
FFE1 <sub>H</sub>	RX1C	UART1 接收控制寄存器	
FFE2 <sub>H</sub>	TX1B	UART1 发送数据寄存器	
FFE3 <sub>H</sub>	TX1C	UART1 发送控制寄存器	
FFE4 <sub>H</sub>	BR1R	UART1 波特率寄存器	
FFE5 <sub>H</sub>	RX2B	UART2 接收数据寄存器	
FFE6 <sub>H</sub>	RX2C	UART2 接收控制寄存器	
FFE7 <sub>H</sub>	TX2B	UART2 发送数据寄存器	
FFE8 <sub>H</sub>	TX2C	UART2 发送控制寄存器	
FFE9 <sub>H</sub>	BR2R	UART2 波特率寄存器	
FFEA <sub>H</sub>	RX3B	UART3 接收数据寄存器	
FFEB <sub>H</sub>	RX3C	UART3 接收控制寄存器	
FFEC <sub>H</sub>	TX3B	UART3 发送数据寄存器	
FFED <sub>H</sub>	TX3C	UART3 发送控制寄存器	
FFEE <sub>H</sub>	BR3R	UART3 波特率寄存器	
FFEF <sub>H</sub>	TXPC	UART 发送脉宽调制控制寄存器	
FFF0 <sub>H</sub> -FFFF <sub>H</sub>	-	保留	

### 附录3. 电气特性

#### 附录3.1 参数特性表

◆ 最大标称值

参数	符号	条件	标称值	单位
电源电压	VDD	—	-0.3 ~ 7.5	V
输入电压	V <sub>IN</sub>	—	-0.3 ~ VDD + 0.3	V
输出电压	V <sub>OUT</sub>	—	-0.3 ~ VDD + 0.3	V
存储温度	T <sub>STG</sub>	—	-55 ~ 125	°C
操作温度	T <sub>OPR</sub>	VDD: 3.0 ~ 5.5V	-40 ~ 85	°C

◆ 芯片功耗特性参数表

参数	符号	最小值	典型值	最大值	单位	工作条件
芯片供电电压	VDD	3.0	—	5.5	V	-40°C ~ 85°C
芯片静态电流	I <sub>DD</sub>	—	260	—	μA	25°C, V <sub>DD</sub> = 5V, 所有的 I/O 端口输入低电平, N_MRST = 0, OSC1 = 0, OSC2 悬空。
低功耗模式下 芯片电流	I <sub>PD</sub>	—	180	—	μA	25°C, VDD = 5V, IDLE0 模式, WDT 不使能, BOR 不使能。
正常运行模式 芯片电流	I <sub>OP</sub>	—	7	—	mA	25°C, VDD = 5V, 正常运行模式, 8MHz 时钟输入, I/O 端口输出固定电平, 无负载。
V <sub>DD</sub> 管脚的 最大输入电流	I <sub>MDD</sub>	—	80	100	mA	25°C, VDD = 5V
V <sub>SS</sub> 管脚的 最大输出电流	I <sub>MSS</sub>	—	120	—	mA	25°C, VDD = 5V
非大电流驱动 I/O 端口灌电流	I <sub>OL</sub>	—	15	—	mA	25°C, VDD = 5V V <sub>OL</sub> = 0.5V
非大电流驱动 I/O 端口拉电流	I <sub>OH</sub>	—	7	—	mA	25°C, VDD = 5V V <sub>OH</sub> = 4.4V
大电流驱动 I/O 端口灌电流	I <sub>OL</sub>	—	30	—	mA	25°C, VDD = 5V V <sub>OL</sub> = 0.5V
大电流驱动 I/O 端口拉电流	I <sub>OH</sub>	—	7	—	mA	25°C, V <sub>DD</sub> = 5V V <sub>OH</sub> = 4.4V

## ◆ 芯片输入端口特性表

芯片工作温度范围：-40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口 输入高电平（有 施密特输入特 性）	$V_{IH}$	0.8 VDD	—	VDD	V	3.0V ≤ VDD ≤ 5.5V
主复位信号 N_MRST 输入高 电平（有施密特 输入特性）		0.8 VDD	—	VDD	V	
I/O 端口 输入低电平	$V_{IL}$	VSS	—	0.18 VDD	V	
主复位信号 N_MRST 输入低 电平		VSS	—	0.2 VDD	V	
I/O 端口 输入漏电流	$I_{IL}$	—	—	±1	μA	3.0V ≤ VDD ≤ 5.5V (端口处于高阻状态)
主复位信号、 N_MRST 漏电流		—	—	1	μA	$V_{SS} \leq V_{PIN} \leq V_{DD}$
PB 输入 弱上拉电流	$I_{PUPB}$	10	40	65	μA	3.0V ≤ VDD ≤ 5.5V $V_{PIN} = V_{SS}$

## ◆ 芯片输出端口特性表

芯片工作温度范围：-40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口 输出高电平	$V_{OH}$	VDD-0.7	—	—	V	3.0V ≤ VDD ≤ 5.5V $I_{OH} = 3.0mA$
I/O 端口 输出低电平	$V_{OL}$	—	—	0.6	V	3.0V ≤ VDD ≤ 5.5V $I_{OL} = 8.5mA$

◆ 时钟要求

参数	符号	最小值	典型值	最大值	单位	测试条件
系统时钟频率	Fosc	—	—	16	MHz	$3.0V \leq VDD \leq 5.5V$
系统时钟周期	Tosc	62.5	—	—	ns	$3.0V \leq VDD \leq 5.5V$
机器周期	T <sub>INST</sub>	125	—	—	ns	—
外部时钟高电平和低电平时间	T <sub>OSL</sub> T <sub>OSH</sub>	15	—	—	ns	—
外部时钟上升和下降时间	T <sub>OSR</sub> T <sub>OSF</sub>	—	—	15	ns	—
WDT 溢出时间	T <sub>WDT</sub>	20 (25KHz)	16 (33KHz)	11 (45KHz)	ms	无预分频, VDD = 5V

◆ ADC 交流特性表

参数名	数值	单位
信号输入范围	0 ~ VDD	V
非微分线性误差	±1	LSB
微分线性误差	±1	LSB
转换时间	15Tad	μs
偏移误差	±1	LSB
直流输入电阻	300	KΩ
输入电容	10	pF

◆ ADC 转换时间

A/D 时钟源 选择	工作频率				
	16M	8M	4M	2M	1M
Fosc	不推荐使用 1*				
Fosc/4	不推荐使用 1*	不推荐使用 1*	不推荐使用 1*	Tad = 2us	Tad = 4us
Fosc/16	不推荐使用 1*	Tad = 2us	Tad = 4us	Tad = 8us	不推荐使用 2*
Frc	Tad = 2~6us				

注 1\*: Tad 值不满足设计要求不推荐使用;

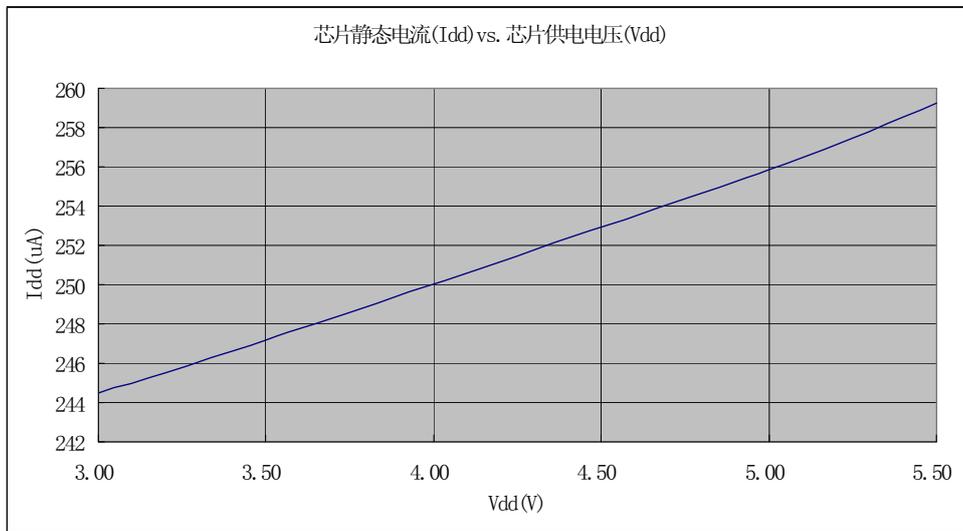
注 2\*: 转换时间太慢, 推荐选择其它分频设置。

◆ 内部 16MHz 时钟校准特性表

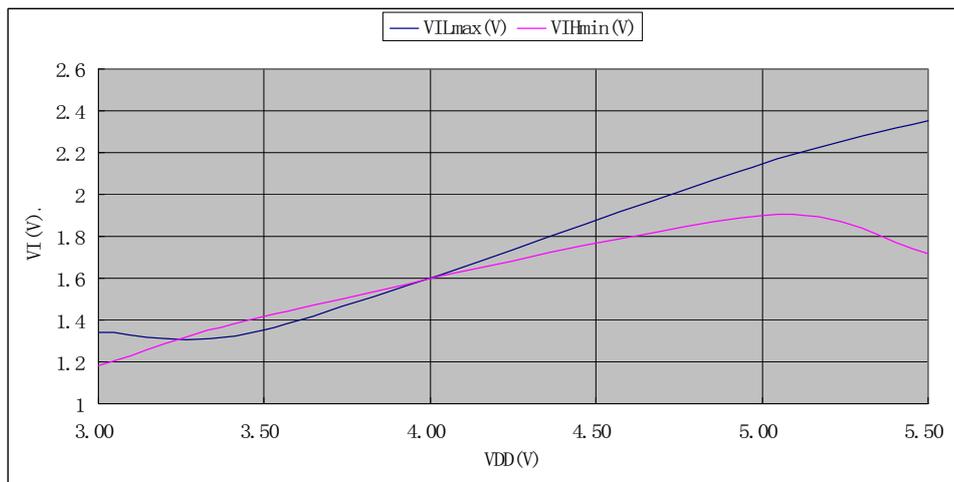
校准条件	工作条件	最小值	典型值	最大值	单位
5V, 25°C 将频率校准至 16MHz	25°C, VDD = 5V	15.84	16	16.16	MHz
	-40°C ~ 85°C, VDD = 2.5V ~ 5.5V	13	16	18	MHz

**附录3.2 参数特性图**

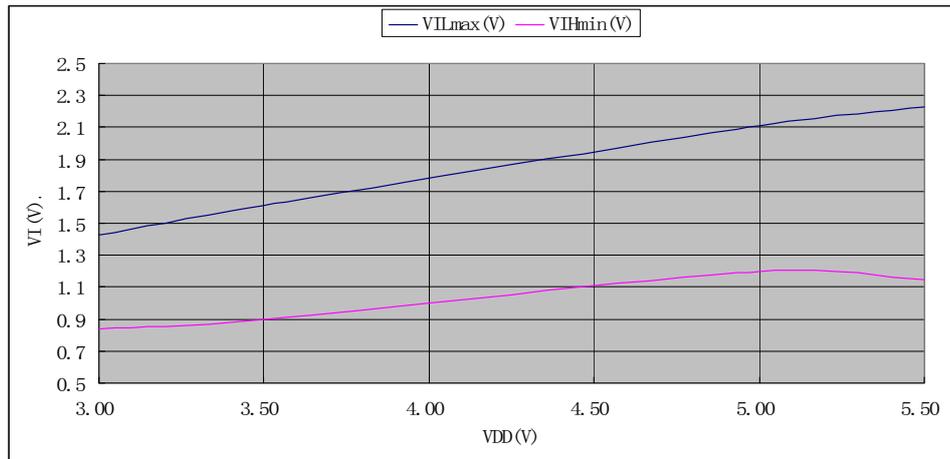
◆ 芯片静态电流随芯片电压变化特性图（室温 25°C）



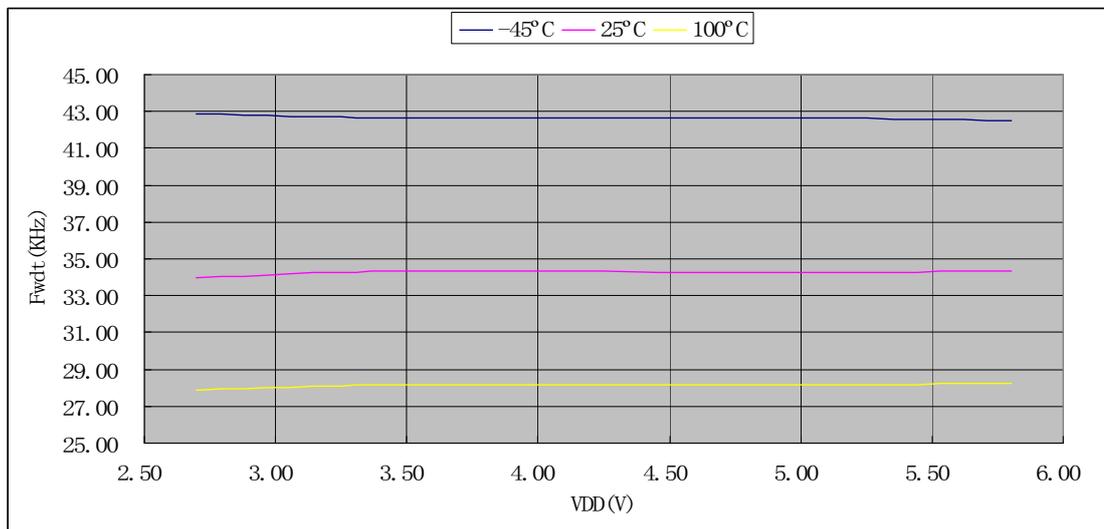
◆ 外部复位信号输入特性图（室温 25°C）



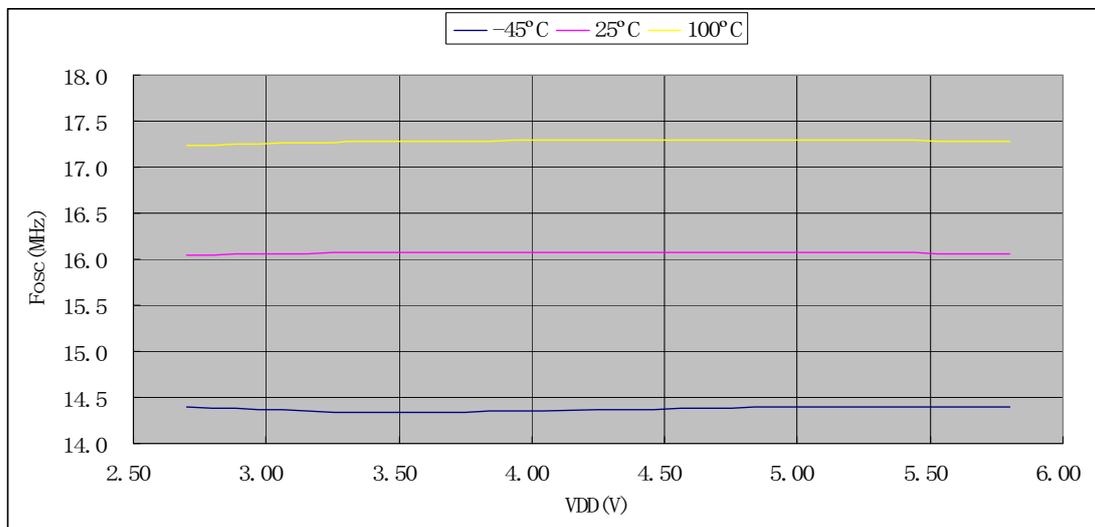
◆ I/O 端口信号输入特性图 (室温 25°C)



◆ WDT 模块时钟振荡器随电压变化曲线图

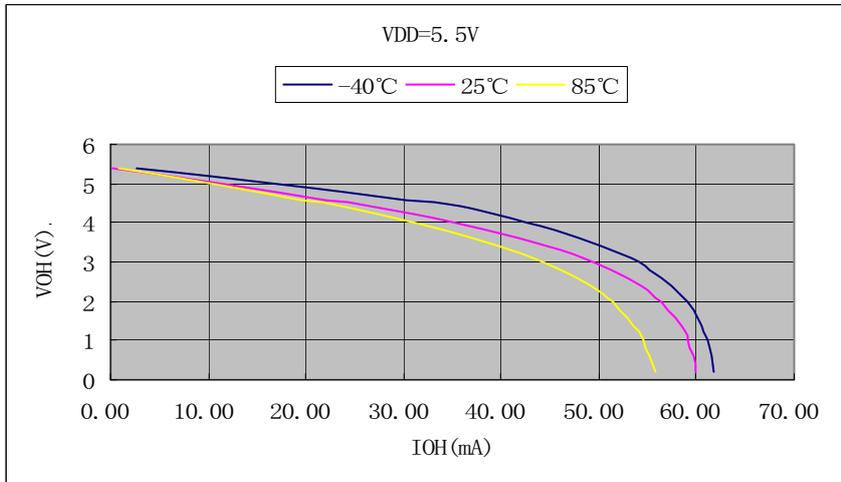


◆ 内部时钟频率随电压温度变化曲线图

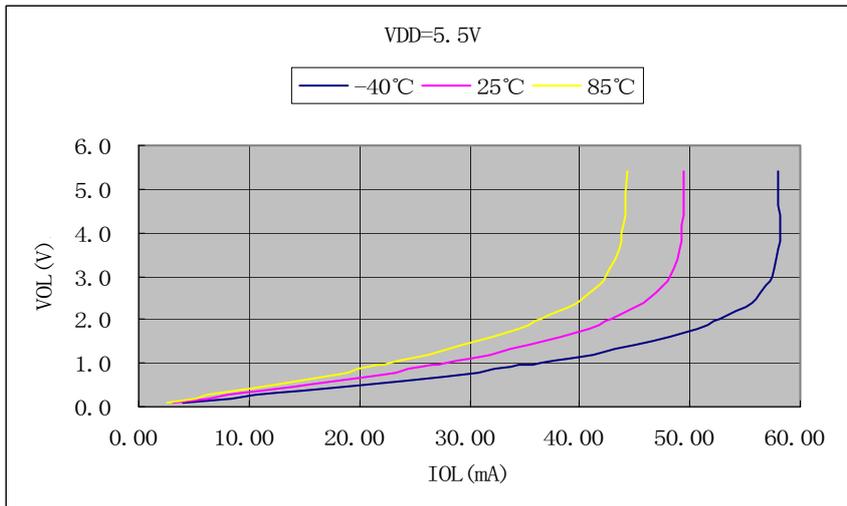


◆ I/O 端口信号输出特性图

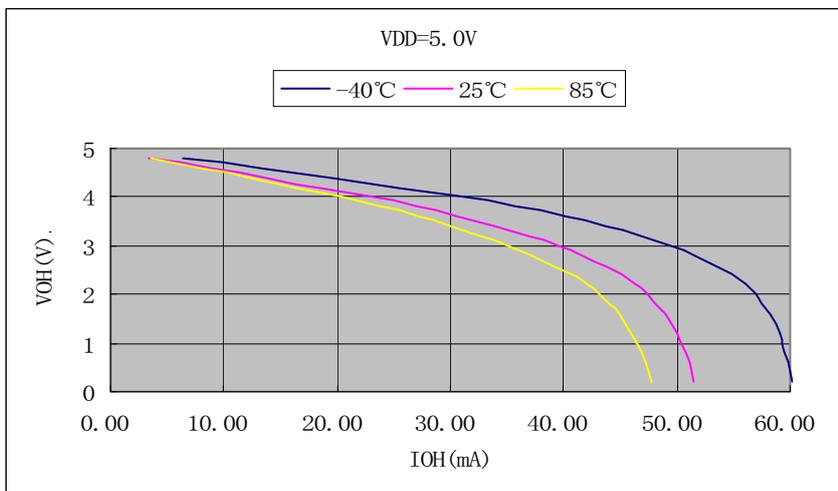
A:  $V_{OH}$  vs.  $I_{OH}$  @  $V_{DD} = 5.5V$



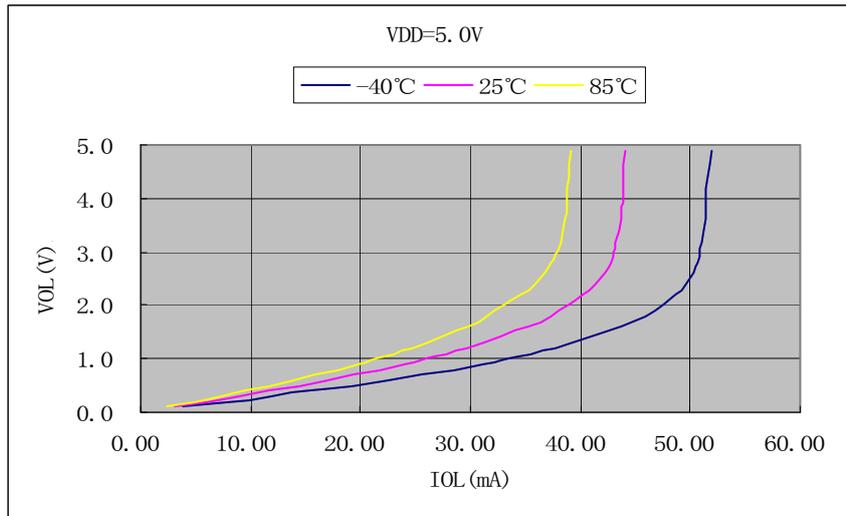
B:  $V_{OL}$  vs.  $I_{OL}$  @  $V_{DD} = 5.5V$



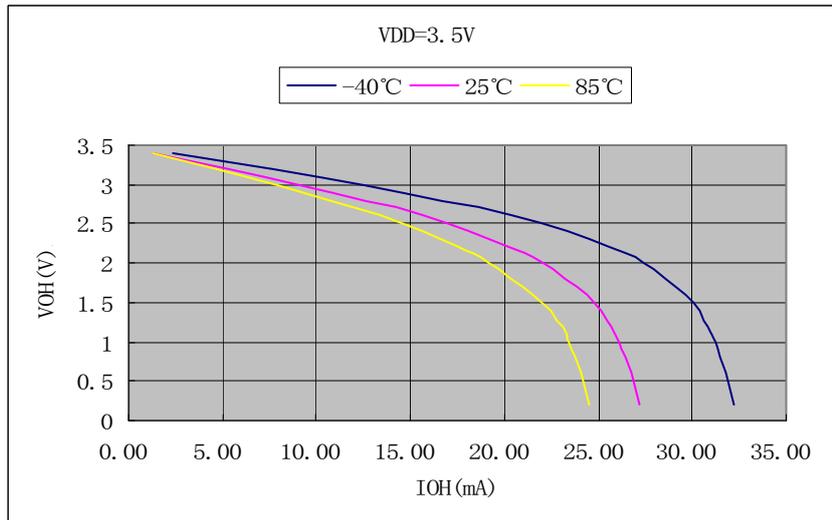
C:  $V_{OH}$  vs.  $I_{OH}$  @  $V_{DD} = 5.0V$



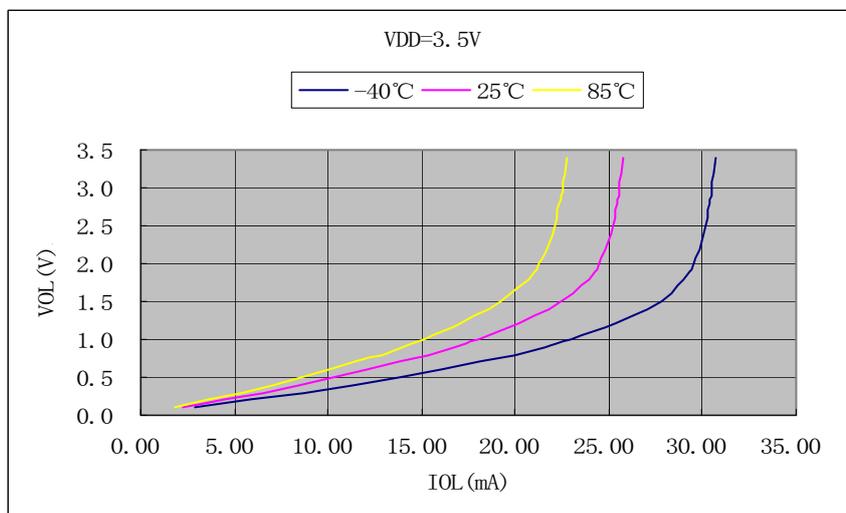
D:  $V_{OL}$  vs.  $I_{OL}$  @  $V_{DD} = 5.0V$



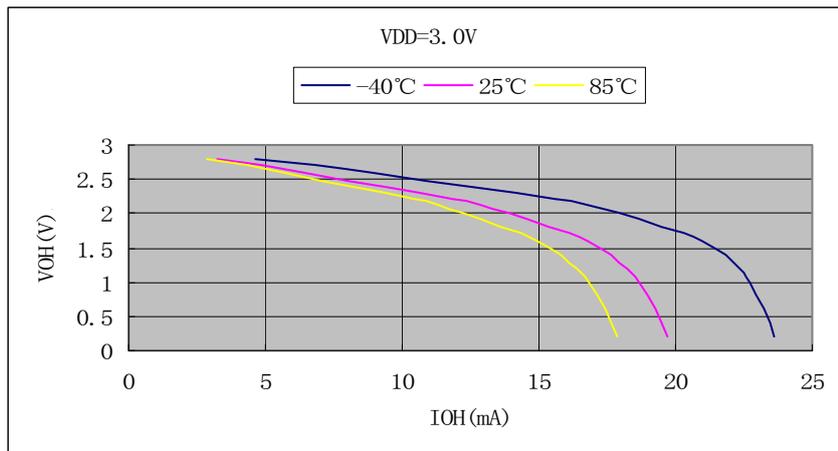
E:  $V_{OH}$  vs.  $I_{OH}$  @  $V_{DD} = 3.5V$



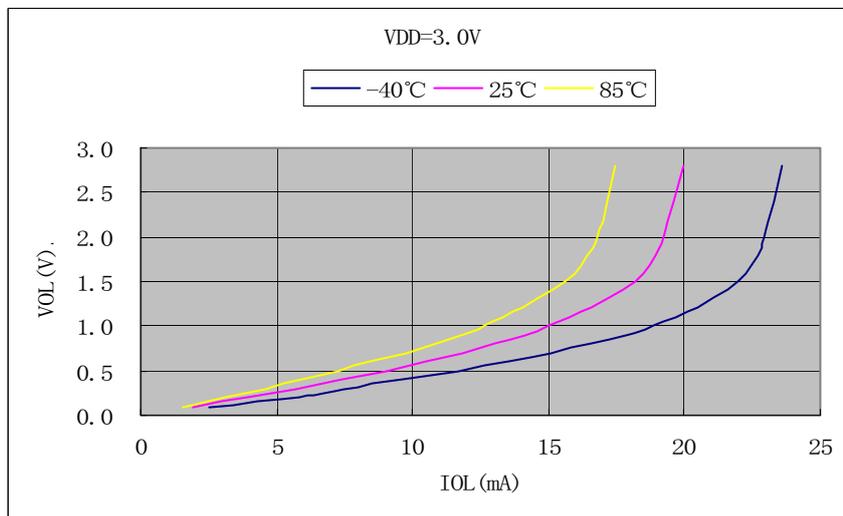
F:  $V_{OL}$  vs.  $I_{OL}$  @  $V_{DD} = 3.5V$



G:  $V_{OH}$  vs.  $I_{OH}$  @  $V_{DD} = 3.0V$

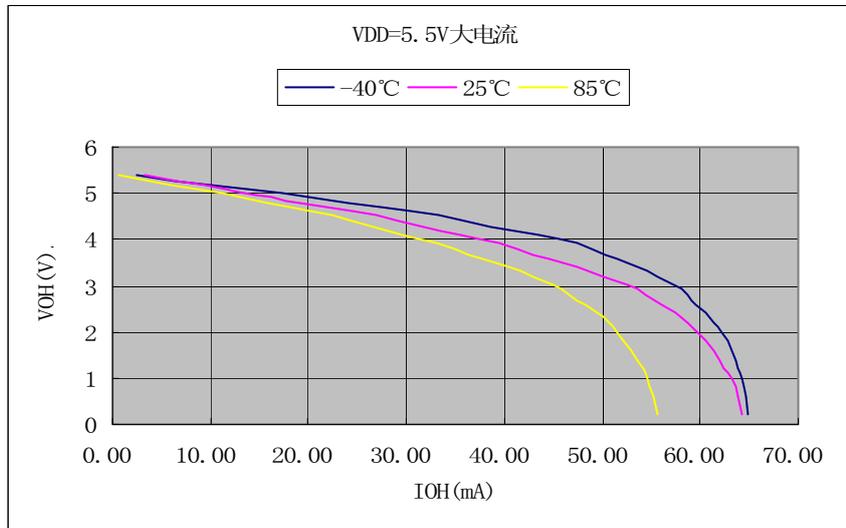


H:  $V_{OL}$  vs.  $I_{OL}$  @  $V_{DD} = 3.0V$

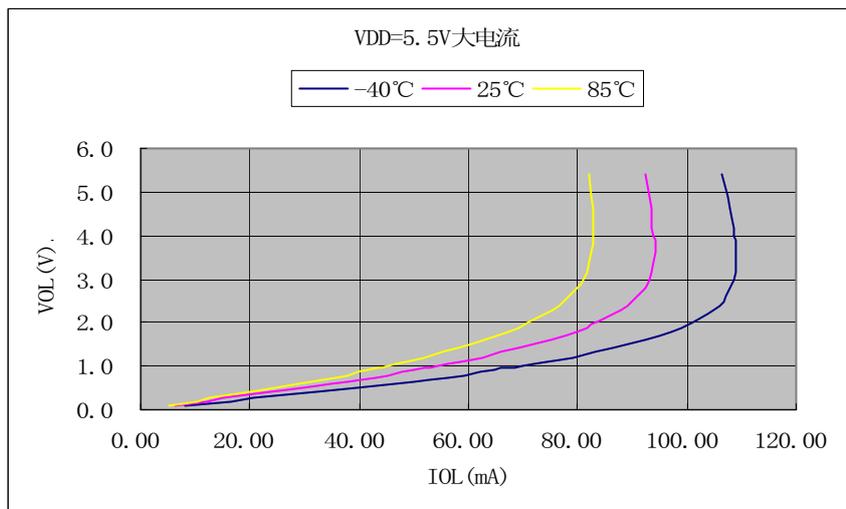


◆ I/O 大电流端口信号输出特性图

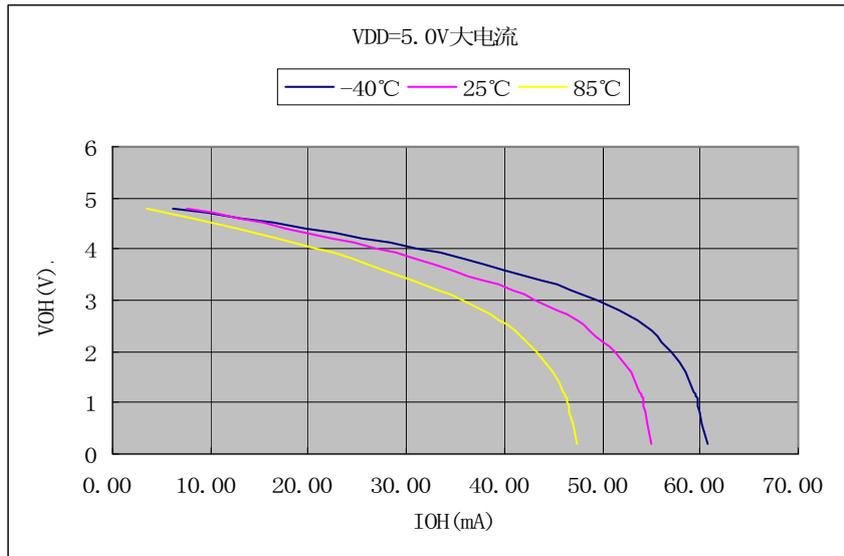
A:  $V_{OH}$  vs.  $I_{OH}$  @  $V_{DD} = 5.5V$  (大电流端口)



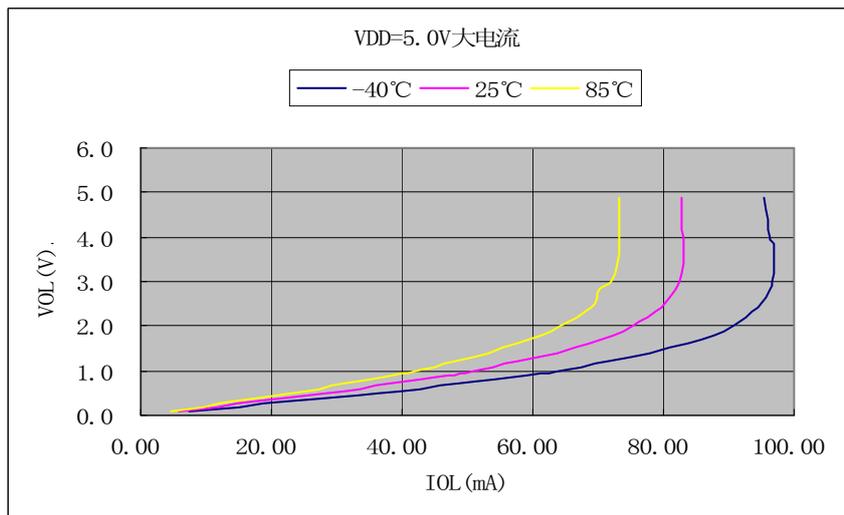
B:  $V_{OL}$  vs.  $I_{OL}$  @  $V_{DD} = 5.5V$  (大电流端口)



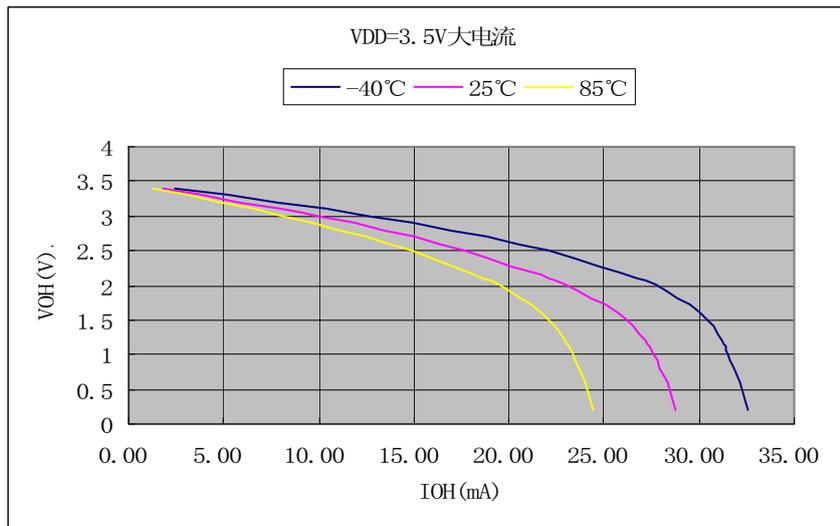
C:  $V_{OH}$  vs.  $I_{OH}$  @  $V_{DD} = 5.0V$  (大电流端口)



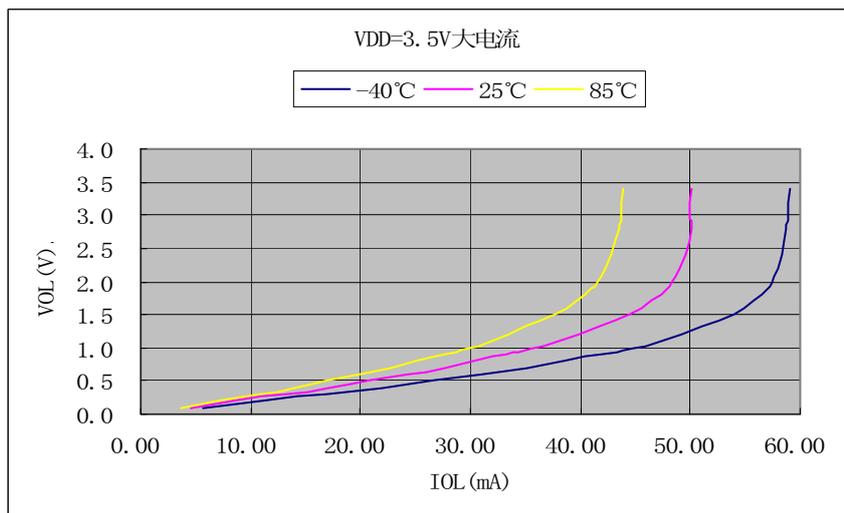
D:  $V_{OL}$  vs.  $I_{OL}$  @  $V_{DD} = 5.0V$  (大电流端口)



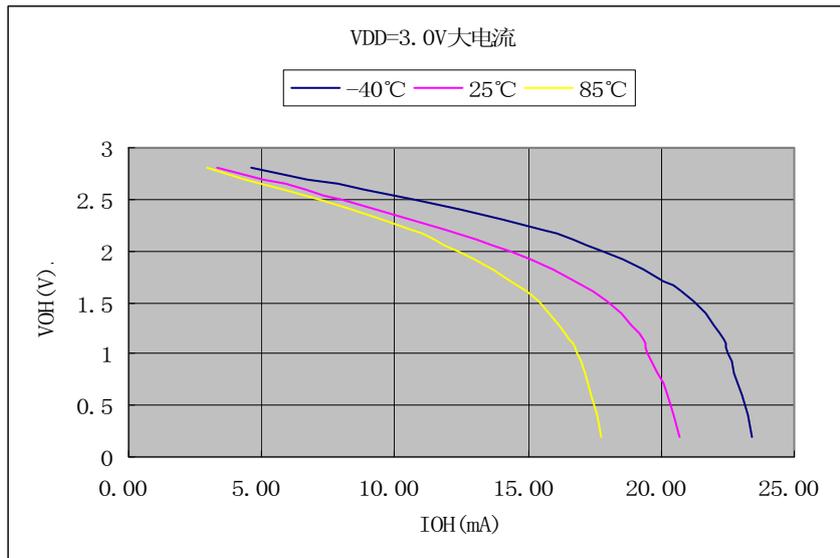
E:  $V_{OH}$  vs.  $I_{OH}$  @  $V_{DD} = 3.5V$  (大电流端口)



F:  $V_{OL}$  vs.  $I_{OL}$  @  $V_{DD} = 3.5V$  (大电流端口)



G:  $V_{OH}$  vs.  $I_{OH}$  @  $V_{DD} = 3.0V$  (大电流端口)



H:  $V_{OL}$  vs.  $I_{OL}$  @  $V_{DD} = 3.0V$  (大电流端口)

