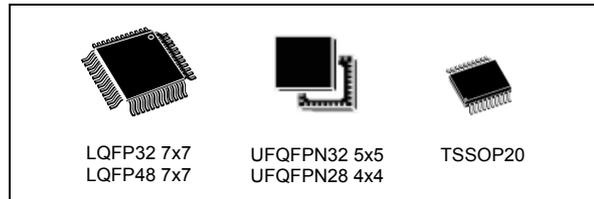


基于 ARM[®] 的 32 位 MCU，配有高达 32 K 字节 Flash，定时器 ADC 和通信接口，2.0-3.6 V

数据手册 - 生产数据

特性

- 内核: ARM[®] 32 位 Cortex[®]-M0 CPU，频率高达 48 MHz
- 存储器
 - 16 到 32 KB Flash
 - 4 K 字节 SRAM，带 HW 奇偶校验
- CRC 计算单元
- 复位和电源管理
 - 数字和 I/O 供电: 2.0 至 3.6 V
 - 模拟供电: $V_{DDA} = V_{DD}$ 至 3.6 V
 - 开机 / 关机复位 (POR/PDR)
 - 可编程电压检测器 (PVD)
 - 低功耗模式: 睡眠、停止、待机
 - V_{BAT} 为 RTC 和备份寄存器供电
- 时钟管理
 - 4 至 32 MHz 晶振
 - 带校准功能的 32 kHz RTC 振荡器
 - 具有 x6 PLL 选项的内部 8 MHz RC
 - 内部 40 kHz RC 振荡器
- 多达 39 个快速 I/O
 - 所有都可映射至外部中断向量
 - 高达 25 个 I/O 能耐 5 V 电压
- 5 通道 DMA 控制器
- 1 个 12 位 1.0 μ s ADC (多达 10 个通道)
 - 转换范围: 0 到 3.6V
 - 2.4 至 3.6 V 的单独模拟供电
- 多达 9 个定时器
 - 1 x 16 位 7 通道高级控制定时器，有 6 通道 PWM 输出，以及死区生成和紧急停止功能
 - 1 x 32 位和 1 x 16 位定时器，有高达 4 个 IC/OC，可用于 IR 控制解码
 - 1 x 16 位定时器，有 2 个 IC/OC，1 个 OCN，以及死区生成和紧急停止功能
 - 1 x 16 位定时器，有 IC/OC 和 OCN，死区生成，紧急停止，调制器门电路用于 IR 控制



- 1 x 16 位定时器，有 1 个 IC/OC
- 独立和系统看门狗定时器
- SysTick 定时器: 24 位递减计数器
- 日历 RTC，具有闹钟，可从停止 / 待机状态周期唤醒
- 通信接口
 - 1 x I²C 接口; 支持极速模式 (1 Mbit/s)，有 20 mA 灌电流，SMBus/PMBus，可从停止模式唤醒
 - 1 x USART 支持主同步 SPI 和调制解调器控制; 具有 ISO7816 接口、LIN、IrDA 能力自动波特率检测和唤醒特性
 - 1 x SPI (18 Mbit/s) 有 4 至 16 个可编程比特帧，有复用的 I²S 接口
- 串行线调试 (SWD)
- 96 位唯一 ID
- 扩展的温度范围: -40 至 +105°C
- 所有封装 ECOPACK[®]2

表 1. 器件总览

缩写	型号
STM32F031x4	STM32F031C4, STM32F031F4, STM32F031G4, STM32F031K4
STM32F031x6	STM32F031C6, STM32F031F6, STM32F031G6, STM32F031K6

目录

1	前言	8
2	说明	9
3	功能概述	12
3.1	带嵌入式 Flash 和 SRAM 的 ARM [®] -Cortex [®] -M0 内核	12
3.2	存储器	12
3.3	自举模式	12
3.4	循环冗余校验计算单元 (CRC)	13
3.5	电源管理	13
3.5.1	电源方案	13
3.5.2	电源监控器	13
3.5.3	调压器	13
3.5.4	低功耗模式	14
3.6	时钟和启动	14
3.7	通用输入 / 输出 (GPIO)	16
3.8	直接存储器访问控制器 (DMA)	16
3.9	中断和事件	16
3.9.1	嵌套向量中断控制器 (NVIC)	16
3.9.2	扩展中断 / 事件控制器 (EXTI)	16
3.10	模数转换器 (ADC)	17
3.10.1	温度传感器	17
3.10.2	内部参考电压 (V_{REFINT})	17
3.10.3	V_{BAT} 电池电压监控	18
3.11	定时器和看门狗	18
3.11.1	高级控制定时器 (TIM1)	19
3.11.2	通用定时器 (TIM2..3、TIM14、16、17)	19
3.11.3	独立看门狗 (IWDG)	20
3.11.4	系统窗口看门狗 (WWDG)	20
3.11.5	SysTick 定时器	20
3.12	RTC (实时时钟) 和备份寄存器	20
3.13	内部集成电路接口 (I ² C)	21
3.14	通用同步 / 异步收发器 (USART)	22

3.15	串行外设接口 (SPI) / 内部集成音频接口 (I ² S)	23
3.16	串行线调试端口 (SW-DP)	23
4	引脚排列和引脚说明	24
5	存储器映射	33
6	电气特性	36
6.1	参数条件	36
6.1.1	最小值和最大值	36
6.1.2	典型值	36
6.1.3	典型曲线	36
6.1.4	负载电容	36
6.1.5	引脚输入电压	36
6.1.6	电源方案	37
6.1.7	电流消耗测量	38
6.2	绝对最大额定值	39
6.3	工作条件	41
6.3.1	通用工作条件	41
6.3.2	上电 / 掉电时的工作条件	42
6.3.3	内置复位和电源控制模块特性	42
6.3.4	内置参考电压	43
6.3.5	供电电流特性	44
6.3.6	低功耗模式唤醒时序	54
6.3.7	外部时钟源特性	55
6.3.8	内部时钟源特性	61
6.3.9	PLL 特性	63
6.3.10	存储器特性	64
6.3.11	EMC 特性	64
6.3.12	电气敏感性	66
6.3.13	I/O 电流注入特性	66
6.3.14	I/O 端口特性	67
6.3.15	NRST 引脚特性	73
6.3.16	12 位 ADC 特性	74
6.3.17	温度传感器特性	78
6.3.18	V _{BAT} 监控特性	78
6.3.19	定时器特性	78

	6.3.20 通信接口	79
7	封装特性	86
	7.1 封装机械数据	86
	7.2 热特性	98
	7.2.1 参考文档	98
	7.2.2 选择产品温度范围	98
8	部件编号	101
9	修订历史	102

表格索引

表 1.	器件总览	1
表 2.	STM32F031x4/x6 产品系列器件特性和外设数量	10
表 3.	温度传感器校准值	17
表 4.	内部电压参考校准值	17
表 5.	定时器的特性比较	18
表 6.	I2C 模拟和数字滤波器的比较	21
表 7.	STM32F031x4/x6 I ² C 实现	22
表 8.	STM32F031x4/x6 USART 实现	22
表 9.	STM32F031x4/x6 SPI/I2S 实现	23
表 10.	引脚排列表中使用的图例 / 缩略语	26
表 11.	引脚定义	26
表 12.	端口 A 通过 GPIOA_AFR 寄存器选择的复用功能	31
表 13.	端口 B 通过 GPIOB_AFR 寄存器选择的复用功能	32
表 14.	STM32F031x4/x6 外设寄存器边界地址	34
表 15.	电压特性	39
表 16.	电流特性	40
表 17.	热特性	40
表 18.	通用工作条件	41
表 19.	上电 / 掉电时的工作条件	42
表 20.	内置复位和电源控制模块特性	42
表 21.	可编程电压检测器特性	42
表 22.	内置内部参考电压	43
表 23.	V _{DD} = 3.6 V 时, V _{DD} 的典型和最大电流消耗	45
表 24.	V _{DDA} 电源的典型和最大电流消耗	46
表 25.	停机和待机模式下的典型和最大电流消耗	47
表 26.	V _{BAT} 电源的典型和最大电流消耗	48
表 27.	典型电流消耗, 从 Flash 执行代码, 从 HSE 8 MHz 晶振运行	49
表 28.	切换输出 I/O 电流消耗	51
表 29.	外设电流消耗	52
表 30.	低功耗模式唤醒时间	54
表 31.	高速外部用户时钟特性	55
表 32.	低速外部用户时钟特性	56
表 33.	HSE 振荡器特性	57
表 34.	LSE 振荡器特性 (f _{LSE} = 32.768 kHz)	59
表 35.	HSI 振荡器特性	61
表 36.	HSI14 振荡器特性	62
表 37.	LSI 振荡器特性	63
表 38.	PLL 特性	63
表 39.	Flash 特性	64
表 40.	Flash 可擦写次数和数据保存期限	64
表 41.	EMS 特性	65
表 42.	EMI 特性	65
表 43.	ESD 绝对最大额定值	66
表 44.	电气敏感性	66
表 45.	I/O 电流注入敏感性	67
表 46.	I/O 静态特性	67
表 47.	输出电压特性	71
表 48.	I/O 交流特性	72

表 49.	NRST 引脚特性.....	73
表 50.	ADC 特性.....	74
表 51.	$f_{ADC} = 14$ MHz 时的 R_{AIN} 最大值.....	75
表 52.	ADC 精度.....	76
表 53.	温度传感器特性.....	78
表 54.	V_{BAT} 监控特性.....	78
表 55.	TIMx 特性.....	78
表 56.	40 kHz (LSI) 频率条件下 IWDG 最小 / 最大超时周期.....	79
表 57.	48 MHz (PCLK) 时的 WWDG 最小 / 最大超时值.....	79
表 58.	I2C 模拟滤波器特性.....	80
表 59.	SPI 特性.....	81
表 60.	I ² S 特性.....	83
表 61.	LQFP48 – 7 × 7 mm, 48 引脚薄型正方扁平封装机械数据.....	87
表 62.	LQFP32 – 7 × 7 mm 32 引脚薄型正方扁平封装机械数据.....	89
表 63.	UFQFPN32 - 5 × 5 mm, 32 引线, 超薄紧密排列正方扁平无引线封装 机械数据.....	92
表 64.	UFQFPN28 – 4 × 4 mm, 28 引线, 超薄紧密排列正方扁平无引线封装 机械数据.....	94
表 65.	TSSOP20 – 20 引脚纤薄紧缩小尺寸封装机械数据.....	96
表 66.	封装热特性.....	98
表 67.	订货代码.....	101
表 68.	文档修订历史.....	102

图片索引

图 1.	框图	11
图 2.	时钟树	15
图 3.	LQFP48 48 引脚封装引脚排列	24
图 4.	LQFP32 32 引脚封装引脚排列	24
图 5.	UFQFPN32 32 引脚封装引脚排列	25
图 6.	UFQFPN28 28 引脚封装引脚排列	25
图 7.	TSSOP20 20 引脚封装引脚排列	25
图 8.	STM32F031x4/x6 存储器映射	33
图 9.	引脚负载条件	36
图 10.	引脚输入电压	36
图 11.	电源方案	37
图 12.	电流消耗测量方案	38
图 13.	高速外部时钟源的交流时序图	55
图 14.	低速外部时钟源的交流时序图	56
图 15.	采用 8 MHz 晶振的典型应用	58
图 16.	采用 32.768 kHz 晶振的典型应用	60
图 17.	HSI 振荡器精度特性结果	61
图 18.	HSI14 振荡器精度特性结果	62
图 19.	TC 和 TtA I/O 输入特性	69
图 20.	5 V 容限 (FT 和 FTf) I/O 输入特性	70
图 21.	I/O 交流特性定义	73
图 22.	推荐的 NRST 引脚保护	74
图 23.	ADC 精度特性	77
图 24.	使用 ADC 的典型连接图	77
图 25.	SPI 时序图 - 从模式且 CPHA = 0	82
图 26.	SPI 时序图 - 从模式且 CPHA = 1	82
图 27.	SPI 时序图 - 主模式	83
图 28.	I2S 从模式时序图 (Philips 协议)	84
图 29.	I2S 主模式时序图 (Philips 协议)	85
图 30.	LQFP48 - 7 × 7 mm 48 引脚薄型正方扁平封装图	87
图 31.	LQFP48 建议封装图	88
图 32.	LQFP32 - 7 × 7 mm 32 引脚薄型正方扁平封装图	89
图 33.	LQFP32 建议封装图	90
图 34.	LQFP32 封装顶视图	91
图 35.	UFQFPN32 - 5 × 5 mm, 32 引线, 超薄紧密排列正方扁平无引线封装图	92
图 36.	UFQFPN32 建议封装图	93
图 37.	UFQFPN28 - 4 × 4 mm, 28 引线, 超薄紧密排列正方扁平无引线封装图	94
图 38.	UFQFPN28 建议封装图	95
图 39.	TSSOP20 - 20 引脚纤薄紧缩小尺寸	96
图 40.	TSSOP20 建议尺寸	97

1 前言

本数据手册介绍了 STM32F031x4/x6 微控制器的订购信息和器件的机械特性。

本文应与 STM32F0xxxx 参考手册（RM0091）结合阅读。该参考手册可从意法半导体网站 www.st.com 获得。

若需 ARM[®] Cortex[®]-M0 内核的信息，请参考 Cortex[®]-M0 术参考手册，可从 www.arm.com 网站获得。



2 说明

STM32F031x4/x6 微控制器包含高性能的 ARM[®] Cortex[®]-M0 32 位 RISC 内核，工作于 48 MHz 最大频率，高速嵌入式存储器（高达 32 K 字节的 Flash 和 4 K 字节的 SRAM），以及广泛的增强型外设和 I/O。所有器件都提供标准通信接口（一个 I2C、一个 SPI/I2S、一个 USART）、一个 12 位 ADC、高达五个通用 16 位定时器、一个 32 位定时器、一个高级控制 PWM 定时器。

STM32F031x4/x6 微控制器的工作温度范围是 -40 至 +85 °C 和 -40 至 +105 °C，工作电压为 2.0 至 3.6 V。适合低功耗应用设计的一组完整的节电模式。

STM32F031x4/x6 微控制器器件包括五种不同的封装，范围从 20 引脚至 48 引脚，需要时也可以晶片形式提供。选择的器件不同，所包含的外设组合也不同。下面的说明提供了建议的 STM32F031x4/x6 外设完整范围概述。

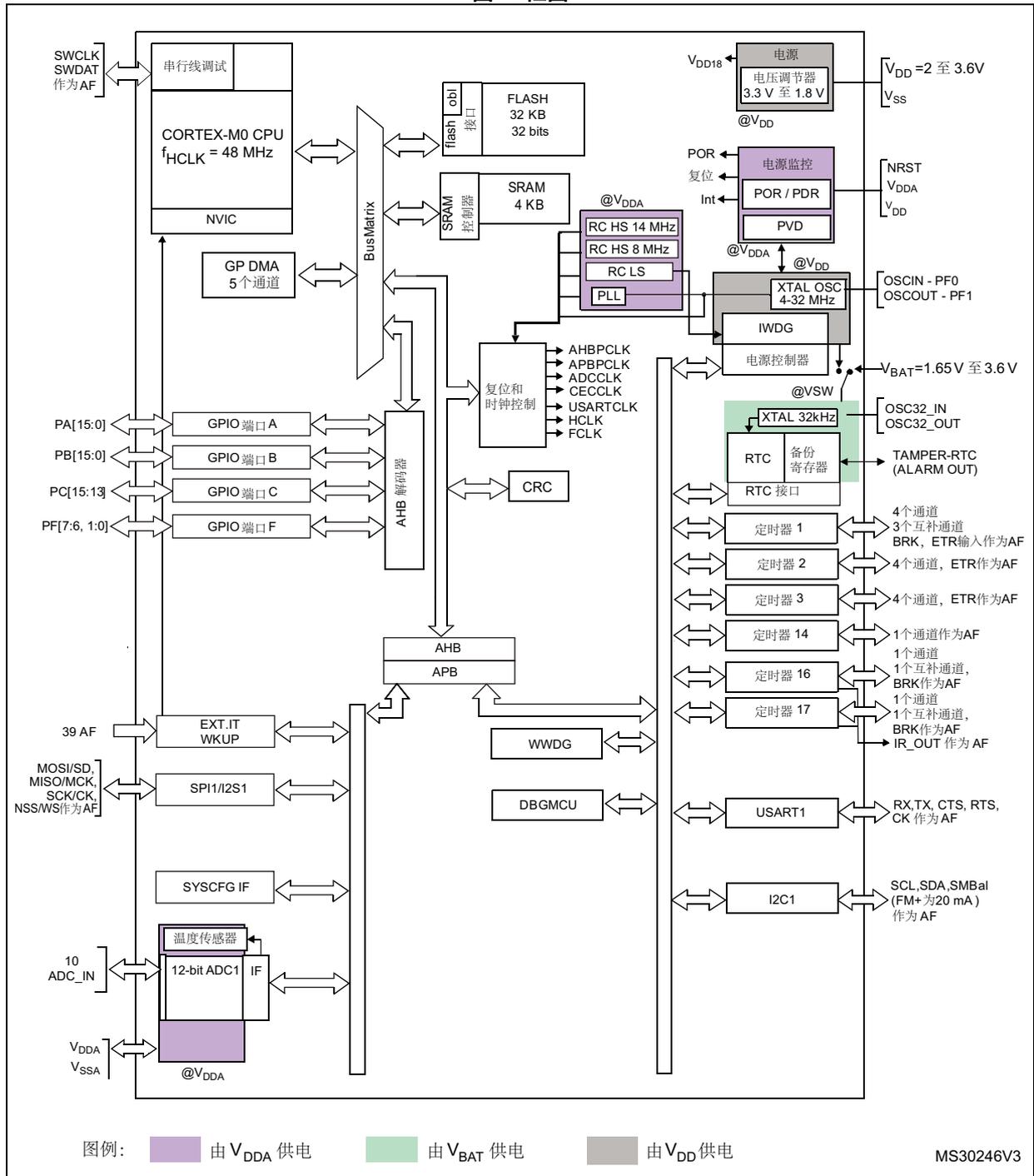
这些特性让 STM32F031x4/x6 微控制器成为各种应用的理想之选，例如应用控制和用户接口、手持式设备、A/V 接收器和数字 TV、PC 外设、游戏和 GPS 平台、工业应用、PLC、逆变器、打印机、扫描仪、警报系统、视频电话和 HVAC。

表 2. STM32F031x4/x6 产品系列器件特性和外设数量

外设		STM32F031F	STM32F031G	STM32F031K	STM32F031C
Flash (K 字节)		32			
SRAM (K 字节)		4			
定时器	先进的控制	1 (16 位)			
	通用	4 (16 位) 1 (32 位)			
通信 接口	SPI (I2S) ⁽¹⁾	1			
	I ² C	1			
	USART	1			
12 位 ADC (通道数)		1 (9 ext.+ 3 int.)	1 (10 ext.+ 3 int.)		
GPIO		15	23	25 (在 LQFP32 上) 27 (在 UFQFPN32 上)	39
最大值 CPU 频率		48 MHz			
工作电压		2.0 到 3.6 V			
工作温度		环境工作温度: -40°C 至 85°C / -40°C 至 105°C 结温: -40°C 至 105°C / -40°C 至 125°C			
封装		TSSOP20	UFQFPN28	LQFP32 UFQFPN32	LQFP48

1. SPI 接口可用于 SPI 模式或 I2S 音频模式。

图 1. 框图



3 功能概述

3.1 带嵌入式 Flash 和 SRAM 的 ARM[®]-Cortex[®]-M0 内核

ARM[®] Cortex[®]-M0 处理器是最新一代的嵌入式系统 ARM 处理器。该处理器引脚数少、功耗低，能够提供满足 MCU 实现要求的低成本平台，同时具备卓越的计算性能和先进的中断系统响应。

ARM[®] Cortex[®]-M0 32 位 RISC 处理器具有优异的代码效率，采用通常 8 位和 16 位器件的存储器空间即可发挥 ARM 内核的高性能。

STM32F0xx 产品系列具有嵌入式的 ARM 内核，因此与所有 ARM 工具和软件兼容。

[图 1](#) 给出了该器件系列的总体框图。

3.2 存储器

该器件具有以下特性：

- 4 K 字节的嵌入式 SRAM 能以 CPU 时钟速度，0 等待状态访问（读 / 写），具有嵌入式的奇偶校验，其异常生成可用于受故障影响严重的应用。
- 非易失性存储器分为两个阵列：

- 16 至 32 K 字节的嵌入式 Flash，用于程序和数据
- 选项字节

选项字节用于对存储器写保护（粒度是 4 KB）和 / 或对所有存储器读保护，选项如下：

- 级别 0：无读保护
- 级别 1：存储器读保护，若连接了调试特性或选择了 RAM 自举，则无法读写 Flash
- 级别 2：芯片读保护，禁用调试特性（Cortex[®]-M0 串行线）和选择 RAM 自举

3.3 自举模式

启动时，通过自举引脚和自举选择器选项位来选择以下三种自举模式之一：

- 从用户 Flash 自举
- 从系统存储器自举
- 从嵌入式 SRAM 自举

自举程序位于系统存储器中。它通过使用 PA14/PA15 或 PA9/PA10 引脚上的 USART 对 Flash 重新编程。

3.4 循环冗余校验计算单元（CRC）

CRC（循环冗余校验）计算单元使用一个 CRC-32（以太网）多项式从一个 32 位的数据字中产生 CRC 码。

在众多的应用中，基于 CRC 的技术还常用来验证数据传输或存储的完整性。根据 EN/IEC 60335-1 标准的规定，这些技术提供了验证 Flash 完整性的方法。CRC 计算单元有助于在运行期间计算软件的签名，并将该签名与链接时生成并存储在指定存储单元的参考签名加以比较。

3.5 电源管理

3.5.1 电源方案

- $V_{DD} = 2.0$ 到 3.6 V: I/O 和内部调压器的外部电源。通过 V_{DD} 引脚从外部提供。
- $V_{DDA} = V_{DD}$ 至 3.6 V: ADC、复位模块、RC、PLL 的外部模拟电源（使用 ADC 时，施加到 V_{DDA} 的最小电压为 2.4 V）。 V_{DDA} 电平必须一直大于等于 V_{DD} 电平，且必须首先提供。
- $V_{BAT} = 1.65$ 到 3.6 V: 当 V_{DD} 不存在时，作为 RTC、32 kHz 外部时钟振荡器和备份寄存器的电源（通过电源开关供电）。

有关如何连接电源引脚的详细信息，请参见图 11：电源方案。

3.5.2 电源监控器

本器件内部集成有上电复位 (POR)/ 掉电复位 (PDR) 电路。此电路始终处于活动状态，可确保器件在电压不低于 2 V 门限时能够正常工作。当监控的供电电压低于规定阈值 $V_{POR/PDR}$ 时，器件保持复位模式，无需外部复位电路。

- POR 仅监测 V_{DD} 供电电压。在启动阶段， V_{DDA} 必须先到达，且大于等于 V_{DD} 。
- PDR 监控 V_{DD} 和 V_{DDA} 供电电压，然而，若应用设计可确保 V_{DDA} 大于等于 V_{DD} ，则可禁用 V_{DDA} 供电监控器（方法是编程一个专用选项位），以降低功耗。

该器件还有一个嵌入式可编程电压检测器 (PVD)，用于监视 V_{DD} 电源并将其与 V_{PVD} 阈值进行比较。当 V_{DD} 低于 V_{PVD} 阈值和 / 或 V_{DD} 高于 V_{PVD} 阈值时，将产生中断。随后，中断服务程序会生成一条警告消息并且 / 或者使 MCU 进入安全状态。PVD 由软件使能。

3.5.3 调压器

调压器有两种工作模式，它在复位后一直启用。

- 主调压器（MR）用于正常工作模式（运行）。
- 低功耗（LPR）可用于停止模式以降低功耗需求。

在待机模式中，它处于掉电模式。在该模式中，内核电路掉电，调压器功耗变为零（但寄存器和 SRAM 的内容将丢失）

3.5.4 低功耗模式

STM32F031x4/x6 微控制器支持三种低功耗模式，可在低功耗、短启动时间和可用唤醒源之间取得最佳平衡：

- **睡眠模式**

在睡眠模式下，只有 CPU 停止工作。所有外设继续运行并可在发生中断 / 事件时唤醒 CPU。

- **停止模式**

停机模式下可以实现极低功耗，同时保持 SRAM 和寄存器的内容。此时，1.8 V 域中的所有时钟都会停止，PLL、HSI RC 和 HSE 晶振也被禁止。还可以将调压器置于正常模式或低功耗模式。

可通过任意 EXTI 中断线将器件从停机模式唤醒。EXTI 线源可以是 16 根外部线之一、PVD 输出、RTC、I2C1 或 USART1。

可配置上面列举的外设以启用 HSI RC 振荡器，处理流入的数据。若在调压器处于低功耗模式时这样用，则在将时钟提供至给定的外设之前，调压器会首先切换至正常模式。

- **待机模式**

待机模式下可达到最低功耗。此时，内部调压器关闭，因此整个 1.8 V 域将断电。

PLL、HSI RC 和 HSE 晶振也会关闭。进入待机模式后，除 RTC 域和待机电路中的寄存器外，SRAM 和寄存器的内容都将消失。

发生外部复位（NRST 引脚）、IWDG 复位、WKUP 引脚上出现上升沿或者触发 RTC 事件时，器件退出待机模式。

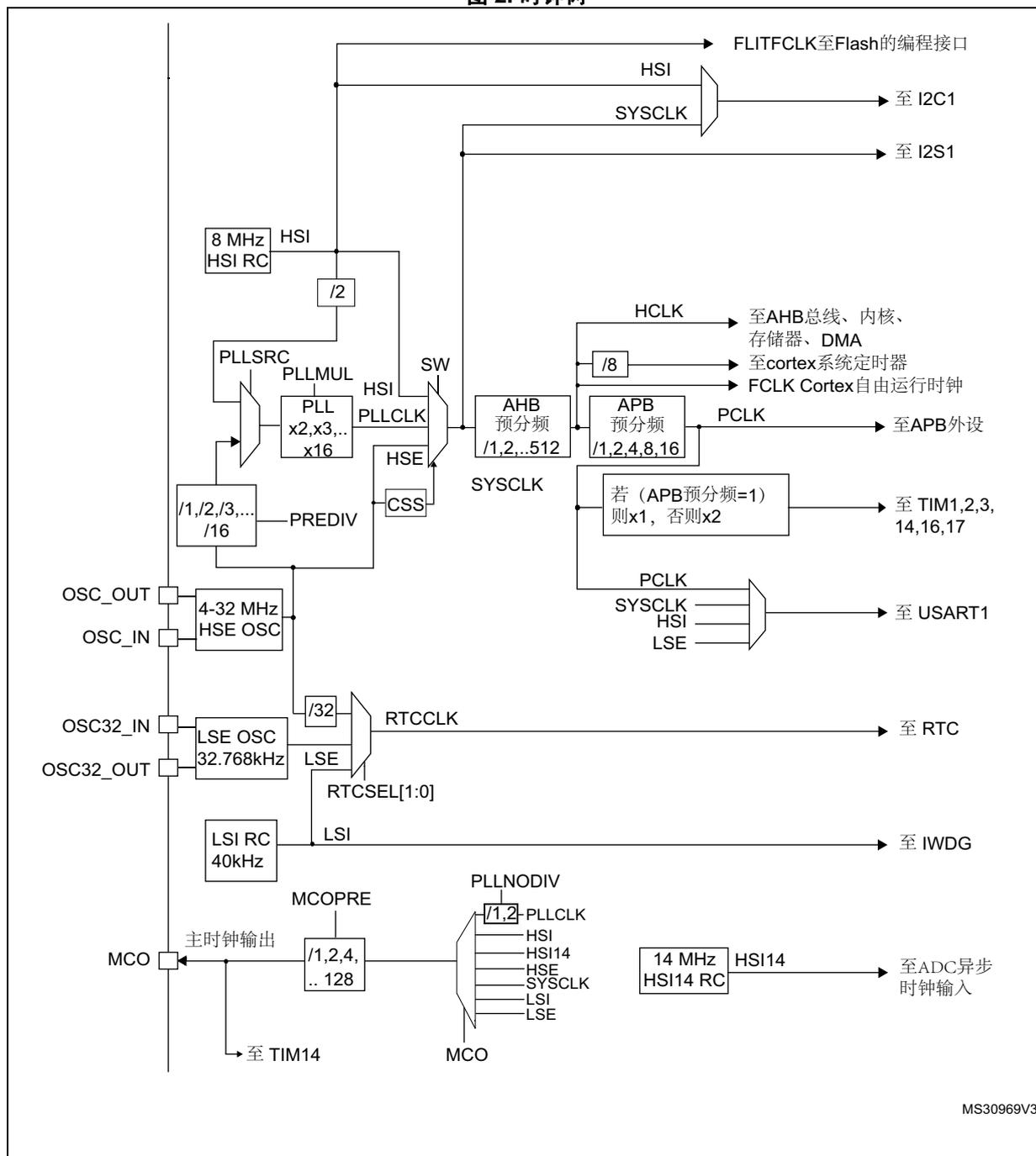
注：进入停机或待机模式时，RTC、IWDG 和相应的时钟源不会停止。

3.6 时钟和启动

在启动时执行系统时钟选择，但复位时会选择内部 RC 8 MHz 振荡器作为默认 CPU 时钟。启动时可以选择外部 4-32 MHz 时钟，随后将监视其是否失效。如果检测到该时钟失效，系统将自动切换回内部 RC 振荡器。同时生成软件中断（如果已使能）。类似地，必要时（例如，当间接使用的外部晶振、谐振器或振荡器发生故障时）可以对 PLL 时钟输入进行完全的中断管理。

多个预分频可帮助应用配置 AHB 和 APB 域的频率。AHB 和 APB 域的最大频率为 48 MHz。

图 2. 时钟树



MS30969V3

3.7 通用输入 / 输出 (GPIO)

每个 GPIO 引脚都可以由软件配置为输出（推挽或开漏）、输入（带或不带上拉 / 下拉）或外设复用功能。大多数 GPIO 引脚都具有数字或模拟复用功能。

如果需要，可在特定序列后锁定 I/O 复用功能配置，以避免对 I/O 寄存器执行意外写操作。

3.8 直接存储器访问控制器 (DMA)

5 通道通用 DMA 管理存储器至存储器，外设至存储器和存储器至外设的传输。

DMA 支持循环缓冲区管理，当控制器到达缓冲区末尾时，无需通过用户代码进行干预。

每个通道都与专用的硬件 DMA 请求相连，同时支持软件触发。通过软件进行相关配置，并且数据源和数据目标之间传输的数据量不受限制。

DMA 可与主外设共同使用：SPI、I2S、I2C、USART、所有 TIMx 定时器（除了 TIM14）和 ADC。

3.9 中断和事件

3.9.1 嵌套向量中断控制器 (NVIC)

STM32F0xx 系列内置一个嵌套向量中断控制器。该中断控制器可以处理多达 32 个可屏蔽中断通道（不包括 Cortex[®]-M0 的 16 根中断线），并支持 4 个不同的中断优先级。

- 紧耦合的 NVIC 使得中断响应更快
- 直接向内核传递中断入口向量地址
- 紧耦合的 NVIC 内核接口
- 允许对中断进行早期处理
- 处理后到但优先级较高的中断
- 支持中断咬尾功能
- 自动保存处理器状态
- 退出中断时自动恢复现场，无需指令开销

此硬件模块以最短的中断延迟提供了灵活的中断管理功能。

3.9.2 扩展中断 / 事件控制器 (EXTI)

扩展的中断 / 事件控制器包含 24 根用于产生中断 / 事件请求和唤醒系统的边沿检测中断线。每根中断线都可以独立配置以选择触发事件（上升沿触发、下降沿触发或边沿触发），并且可以单独屏蔽。挂起寄存器用于保持中断请求的状态。EXTI 可检测到脉冲宽度小于内部时钟周期的外部中断线。外部中断线最多有 16 根，可从最多 39 个 GPIO 中选择连接。

3.10 模数转换器（ADC）

12 位模数转换器有高达 16 个外部和 3 个内部（温度传感器、电压参考、VBAT 电压测量）通道，可在单发或扫描模式下执行转换。在扫描模式下，将对一组选定的模拟输入执行自动转换。

ADC 可以使用 DMA 控制器。

利用模拟看门狗功能，可以非常精确地监视一路、多路或所有选定通道的转换电压。当转换电压超出编程的阈值时，将产生中断。

3.10.1 温度传感器

温度传感器（TS）可随温度变化线性生成电压 V_{SENSE} 。

温度传感器内部连接到 ADC_IN16 输入通道，该通道用于将传感器输出电压转换为数字值。

传感器的线性很好，但必须对其校准以得到较好总精度的温度测量。由于工艺差别，温度传感器的偏移因芯片而异，因此未校准的内部温度传感器仅适合检测温度变化的应用。

为提高温度传感器的测量精度，每个器件都单独由 ST 在工厂校准。温度传感器的工厂校准数据由 ST 储存在系统存储区，访问模式为只读。

表 3. 温度传感器校准值

校准值名称	说明	存储器地址
TS_CAL1	TS ADC 原始数据在温度 30 °C (± 5 °C) 时获取， $V_{DDA} = 3.3$ V (± 10 mV)	0x1FFF F7B8 - 0x1FFF F7B9
TS_CAL2	TS ADC 原始数据在温度 110 °C (± 5 °C) 时获取， $V_{DDA} = 3.3$ V (± 10 mV)	0x1FFF F7C2 - 0x1FFF F7C3

3.10.2 内部参考电压（ V_{REFINT} ）

内部参考电压（ V_{REFINT} ）为 ADC 和比较器提供了一个稳定的（带隙）电压输出。 V_{REFINT} 内部连接到 ADC_IN17 输入通道。 V_{REFINT} 的精确电压由 ST 在生产测试期间对每部分单独测量，储存于系统存储区。访问模式为只读。

表 4. 内部电压参考校准值

校准值名称	说明	存储器地址
VREFINT_CAL	原始数据在温度 30 °C (± 5 °C) 时获取， $V_{DDA} = 3.3$ V (± 10 mV)	0x1FFF F7BA - 0x1FFF F7BB

3.10.3 V_{BAT} 电池电压监控

此嵌入式的硬件特性允许应用使用内部 ADC 通道 ADC_IN18，测量 V_{BAT} 电池电压。因为 V_{BAT} 电压可能高于 V_{DDA}，超出 ADC 的输入范围，所以 V_{BAT} 引脚内部连至除 2 的桥接分配器。因此，转换出的数字值为 V_{BAT} 电压的一半。

3.11 定时器和看门狗

STM32F031x4/x6 器件包括高达五个通用定时器和一个高级控制定时器。

表 5 不同定时器的特性比较。

表 5. 定时器的特性比较

定时器类型	Timer	计数器分辨率	计数器类型	预分频系数	DMA 请求生成	捕获 / 比较通道	互补输出
先进的控制	TIM1	16 位	递增、递减、递增 / 递减	1 和 65536 之间的任意整数	有	4	有
通用	TIM2	32 位	递增、递减、递增 / 递减	1 和 65536 之间的任意整数	有	4	无
	TIM3	16 位	递增、递减、递增 / 递减	1 和 65536 之间的任意整数	有	4	无
	TIM14	16 位	递增	1 和 65536 之间的任意整数	无	1	无
	TIM16, TIM17	16 位	递增	1 和 65536 之间的任意整数	有	1	有

3.11.1 高级控制定时器（TIM1）

高级控制定时器（TIM1）可以看作在 6 个通道上复用的三相 PWM。它具有带可编程插入死区的互补 PWM 输出。它也可看作一个完整的通用定时器。4 个独立通道可以用于：

- 输入捕获
- 输出比较
- PWM 生成（边沿或中心对齐模式）
- 单脉冲模式输出

如果配置为标准 16 位定时器，则功能与 TIMx 定时器相同。如果配置为 16 位 PWM 发生器，则具有完整的调制能力 (0-100%)。

在调试模式下，计数器可以被冻结。

高级控制定时器的许多功能与具有相同架构的标准定时器相同。因此，高级控制定时器可通过定时器链接功能与定时器协同工作，提供同步或事件链接功能。

3.11.2 通用定时器（TIM2..3、TIM14、16、17）

STM32F031x4/x6 器件中内置有六个同步通用定时器（请参见表 5 以了解其差别）。每个通用定时器都可用于生成 PWM 输出，或作为简单时间基准。

TIM2, TIM3

STM32F031x4/x6 器件具有两个可同步的 4 通道通用定时器。TIM2 基于一个 32 位自动重载递增 / 递减计数器和一个 16 位预分频。TIM3 基于一个 16 位自动重载递增 / 递减计数器和一个 16 位预分频。它们都具有 4 个独立通道，用于输入捕获 / 输出比较、PWM、单脉冲模式输出。在最大的封装中，可提供多达 12 个输入捕捉 / 输出比较 / PWM。

TIM2 和 TIM3 通用定时器可通过定时器链接功能与 TIM1 高级控制定时器协同工作，提供同步或事件链接功能。

TIM2 和 TIM3 都可生成独立的 DMA 请求。

这些定时器能够处理正交（增量）编码器信号，也能处理 1 到 3 个霍尔效应传感器的数字输出。

在调试模式下，其计数器可被冻结。

TIM14

该定时器基于一个 16 位自动重载递增计数器和一个 16 位预分频器。

TIM14 具有一个单通道，用于输入捕获 / 输出比较，PWM 或单脉冲模式输出。

在调试模式下，其计数器可被冻结。

TIM16 和 TIM17

两种定时器基于一个 16 位自动重载递增计数器和一个 16 位预分频器。

它们每个都有一个单通道，用于输入捕获 / 输出比较，PWM 或单脉冲模式输出。

TIM16 和 TIM17 有互补输出，带死区生成和独立 DMA 请求生成功能。

在调试模式下，其计数器可被冻结。

3.11.3 独立看门狗 (IWDG)

独立的看门狗基于 8 位预分频和 12 位递减计数器，具有用户定义的刷新窗口。它由独立的 40 kHz 内部 RC 提供时钟；由于内部 RC 独立于主时钟，因此它可在停机和待机模式下工作。它既可作为看门狗，以在发生问题时复位器件，也可作为自由运行的定时器，以便为应用程序提供超时管理。通过选项字节，可对其进行硬件或软件配置。在调试模式下，计数器可以被冻结。

3.11.4 系统窗口看门狗 (WWDG)

系统窗口看门狗基于可设置为自由运行的 7 位递减计数器。它可以作为看门狗以在发生问题时复位器件。它由 APB 时钟 (PCLK) 提供时钟。具有早期警告中断功能，并且计数器可在调试模式下被冻结。

3.11.5 SysTick 定时器

此定时器专用于实时操作系统，但也可用作标准递减计数器。它具有以下特性：

- 24 位递减计数器
- 自动重载功能
- 当计数器计为 0 时，产生可屏蔽系统中断
- 可编程时钟源 (HCLK 或 HCLK/8)

3.12 RTC (实时时钟) 和备份寄存器

RTC 和 5 个备份寄存器通过开关供电，当 V_{DD} 电源存在时，该开关选择 V_{DD} 供电，否则选择由 V_{BAT} 引脚供电。备份寄存器由 5 个 32 位寄存器组成，用于在 V_{DD} 电源不存在时存储 20 字节的用户应用数据。备份寄存器不会在系统复位或电源复位时复位，也不会从待机模式唤醒时复位。

RTC 是一个独立的 BCD 定时器 / 计数器。其主要特性如下：

- 日历具有亚秒、秒、分、小时（12 或 24 格式）、星期几、日、月、年，格式为 BCD（二进制十进制数）。
- 自动调整每月是 28、29（闰年）、30 还是 31 天。
- 可编程闹钟具有从停止和待机模式唤醒的能力。
- 可运行时纠正 1 到 32767 个 RTC 时钟脉冲。这可用于将 RTC 与主时钟同步。
- 数字校准电路具有 1 ppm 的分辨率，以补偿石英晶振的不准确性。
- 两个防篡改检测引脚具有可编程的滤波器。当检测到篡改事件时，MCU 可从停止及待机模式唤醒。
- 时间戳特性可用于保存日历内容。此功能可由时间戳引脚上的事件触发，或由篡改事件触发。当检测到时间戳事件时，MCU 可从停止及待机模式唤醒。
- 参考时钟检测：可使用更加精确的第二时钟源（50 或 60 Hz）来提高日历的精确度。

RTC 时钟源可为：

- 32.768 kHz 的外部晶振
- 谐振器或振荡器
- 内部低功耗 RC 振荡器（典型频率为 40 kHz）
- 高速外部时钟的 32 分频

3.13 内部集成电路接口 (I²C)

I²C 接口 (I2C1) 可工作于多个主或从模式。它可支持标准模式（最高 100 kbit/s）、快速模式（最高 400 kbit/s）和极速模式（最高 1 Mbit/s），有 20 mA 输出驱动。

它支持 7 位和 10 位寻址模式，多个 7 位从地址（2 个地址，1 个有可配置掩码）。它还包括可编程的模拟和数字噪声滤波器。

表 6. I2C 模拟和数字滤波器的比较

	模拟滤波器	数字滤波器
抑制的脉冲宽度	≥ 50 ns	从 1 到 15 个 I2C 外设时钟的可编程长度
优点	停止模式中仍可用	1. 附加的滤波能力 vs 标准需求。 2. 稳定长度
缺点	随温度、电压、工艺变化	当启用数字滤波器时，无法在地址匹配时从停止唤醒。

此外，I2C1 提供了 SMBUS 2.0 和 PMBUS 1.1 的硬件支持：ARP 能力、主机通知协议、硬件 CRC (PEC) 生成 / 验证、超时验证、ALERT 协议管理。I2C1 还有一个独立于 CPU 时钟的时钟域，这样 I2C1 可在地址匹配时从停止模式唤醒 MCU。

I2C 接口可以使用 DMA 控制器。

表 7. STM32F031x4/x6 I²C 实现

I2C 特性 ⁽¹⁾	I2C1
7 位寻址模式	X
10 位寻址模式	X
标准模式 (高达 100 kbit/s)	X
快速模式 (高达 400 kbit/s)	X
极速模式, 20 mA 输出驱动 I/O (高达 1 Mbit/s)	X
独立时钟	X
SMBus	X
从 STOP 唤醒	X

1. X = 支持。

3.14 通用同步 / 异步收发器 (USART)

器件内置有一个通用同步 / 异步收发器 (USART1)，其通信速率高达 6 Mbit/s。

它提供了对 CTS、RTS、RS485 DE 信号、多处理器通信模式、主同步通信和单线半双工通信模式的硬件管理。USART1 还支持智能卡通信 (ISO 7816)、IrDA SIR ENDEC、LIN 主 / 从能力、自动波特率特性，具有与 CPU 时钟独立的时钟域，可从停止模式唤醒 MCU。

USART 接口可以使用 DMA 控制器。

表 8. STM32F031x4/x6 USART 实现

USART 模式 / 特性 ⁽¹⁾	USART1
调制解调器的硬件流控	X
使用 DMA 进行连续通信	X
多处理器通信	X
同步模式	X
SmartCard 模式	X
单线半双工通信	X
IrDA SIR ENDEC 模块	X
LIN 模式	X
双时钟域和从停止模式唤醒	X
接收器超时中断	X
Modbus 通信	X
自动波特率检测	X
驱动启用	X

1. X = 支持。

3.15 串行外设接口 (SPI) / 内部集成音频接口 (I²S)

SPI 能够以高达 18 Mbit/s 通信，可为从和主模式、全双工和半双工通信模式。3 位预分频器可产生 8 种主模式频率，帧可配置为 4 位至 16 位。

一个标准 I²S 接口（与 SPI1 复用）支持四种不同的音频标准，能以主或从半双工通信模式工作。它可配置为 16、24、32 位传输，有 16 位或 32 位数据分辨率，由专用信号同步。可由 8 位可编程线性预分频设置 8 kHz 至 192 kHz 的音频采样频率。当工作于主模式时，它可为外部音频元件输出采样频率 256 倍的时钟。

表 9. STM32F031x4/x6 SPI/I²S 实现

SPI 特性 ⁽¹⁾	SPI
硬件 CRC 计算	X
Rx/Tx FIFO	X
NSS 脉冲模式	X
I ² S 模式	X
TI 模式	X

1. X = 支持。

3.16 串行线调试端口 (SW-DP)

提供了 ARM SW-DP 接口，以便将串行线调试工具连至 MCU。

4 引脚排列和引脚说明

图 3. LQFP48 48 引脚封装引脚排列

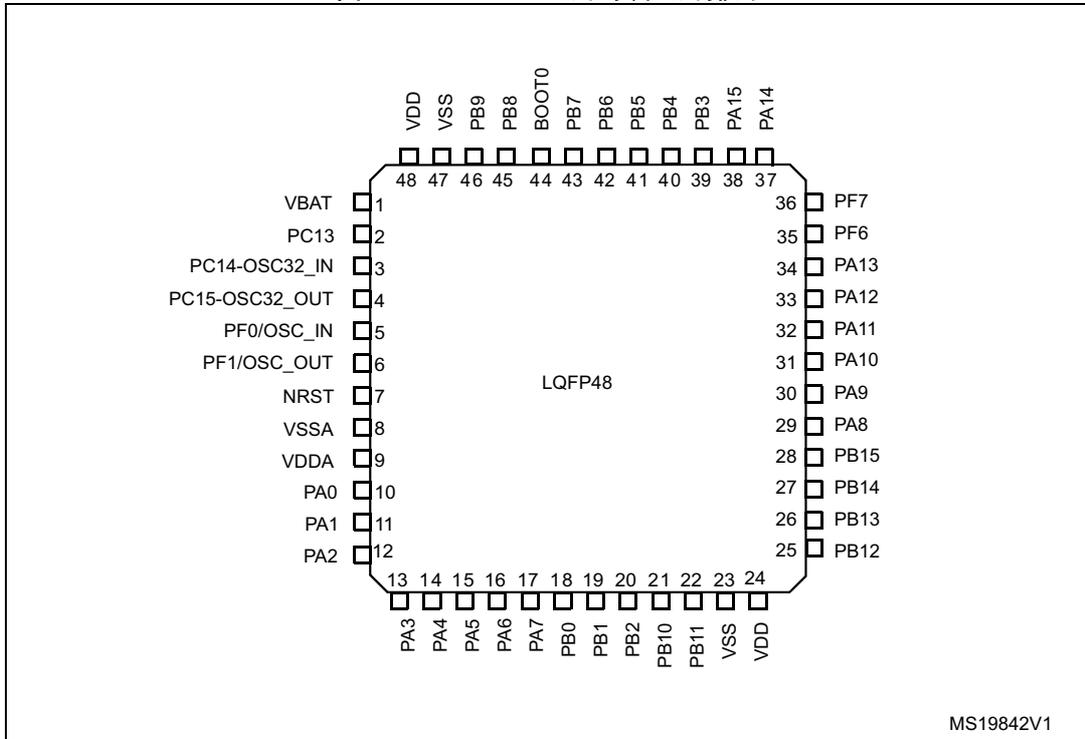


图 4. LQFP32 32 引脚封装引脚排列

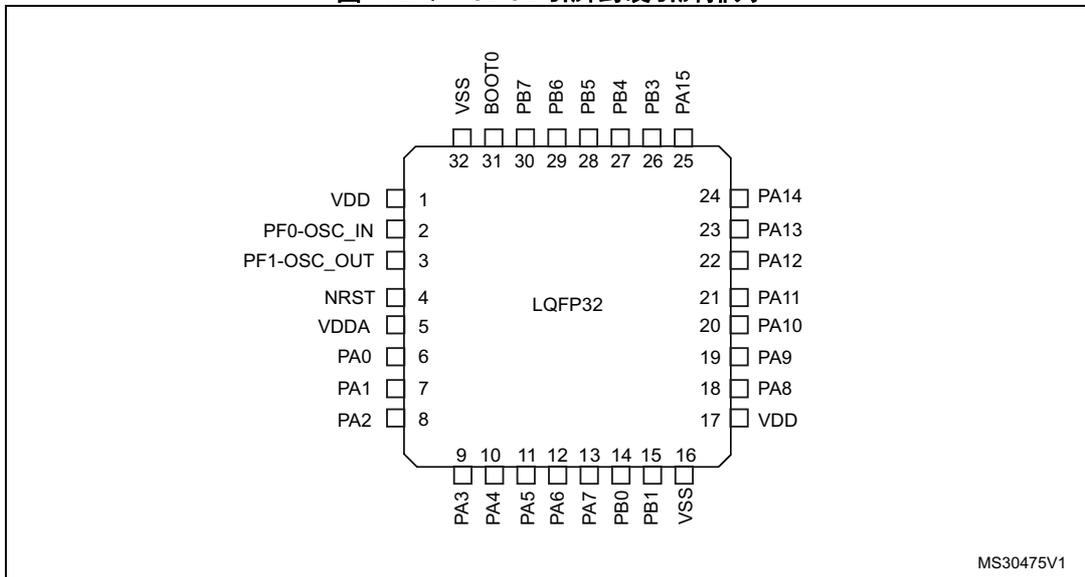


图 5. UFQFPN32 32 引脚封装引脚排列

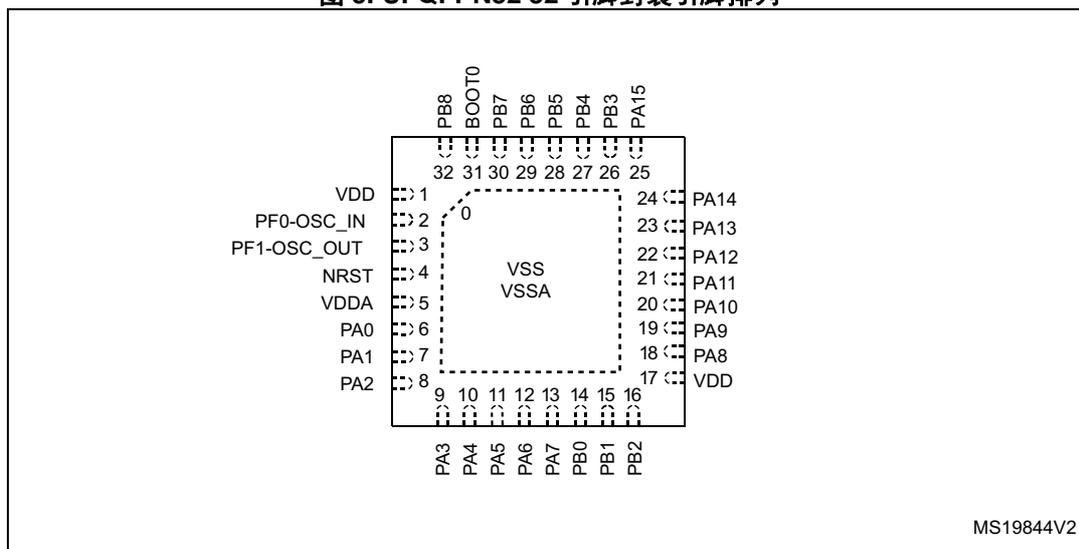


图 6. UFQFPN28 28 引脚封装引脚排列

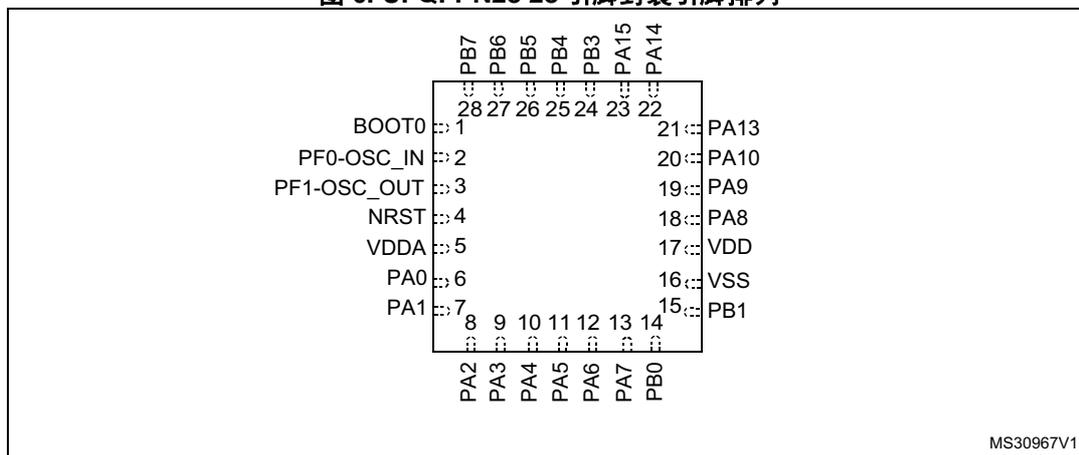


图 7. TSSOP20 20 引脚封装引脚排列

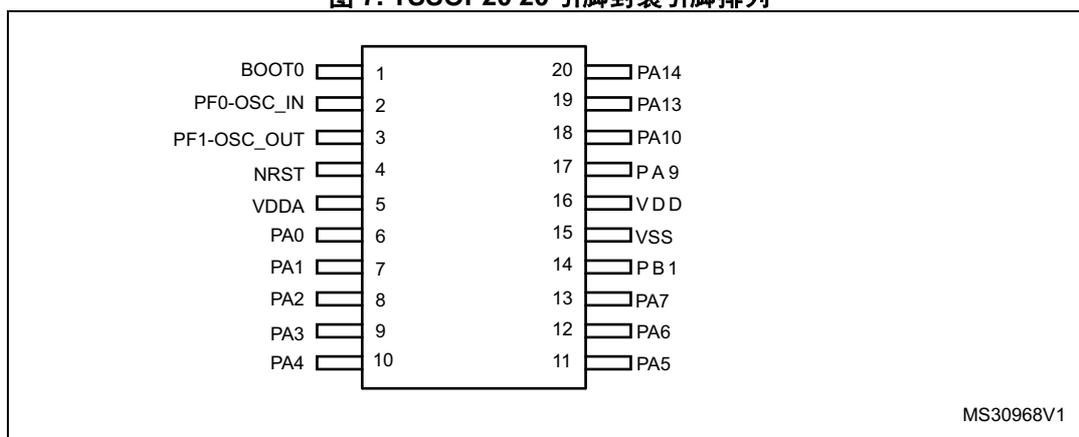


表 10. 引脚排列表中使用的图例 / 缩略语

名称	缩写	定义
引脚名称	除非在引脚名下面的括号中特别说明，复位期间和复位后的引脚功能与实际引脚名相同	
引脚类型	S	电源引脚
	I	仅输入引脚
	I/O	输入 / 输出引脚
I/O 结构	FT	5 V 容限 I/O
	FTf	5 V 容限 I/O, FM+ 能力
	TTa	3.3 V 容限 I/O 直接连至 ADC
	TC	标准 3.3V I/O
	B	专用 BOOT0 引脚
	RST	配有内置弱上拉电阻的双向复位引脚
注释	除非特别注释说明，否则在复位期间和复位后所有 I/O 都设为浮空输入	
引脚功能	复用功能	通过 GPIOx_AFR 寄存器选择的功能
	其他函数	通过外设寄存器直接选择 / 启用的功能

表 11. 引脚定义

引脚号					引脚名称 (复位后功能)	引脚类型	I/O 结构	注释	引脚功能	
LQFP48	LQFP32	UFQFPN32	UFQFPN28	TSSOP20					复用功能	其他函数
1	-	-	-	-	VBAT	S			备份电源	
2	-	-	-	-	PC13	I/O	TC	(1)(2)		RTC_TAMP1, RTC_TS, RTC_OUT, WKUP2
3	-	-	-	-	PC14-OSC32_IN (PC14)	I/O	TC	(1)(2)		OSC32_IN
4	-	-	-	-	PC15-OSC32_OUT (PC15)	I/O	TC	(1)(2)		OSC32_OUT
5	2	2	2	2	PF0-OSC_IN (PF0)	I/O	FT			OSC_IN

表 11. 引脚定义 (续)

引脚号					引脚名称 (复位后功能)	引脚类型	I/O 结构	注释	引脚功能	
LQFP48	LQFP32	UFQFPN32	UFQFPN28	TSSOP20					复用功能	其他函数
6	3	3	3	3	PF1-OSC_OUT (PF1)	I/O	FT			OSC_OUT
7	4	4	4	4	NRST	I/O	RST		器件复位输入 / 内部复位输出 (低电平有效)	
8	-	0	-	-	VSSA	S			模拟接地	
9	5	5	5	5	VDDA	S			模拟电源	
10	6	6	6	6	PA0	I/O	TTa		TIM2_CH1_ETR, USART1_CTS	ADC_IN0, RTC_TAMP2, WKUP1
11	7	7	7	7	PA1	I/O	TTa		TIM2_CH2, EVENTOUT, USART1_RTS	ADC_IN1
12	8	8	8	8	PA2	I/O	TTa		TIM2_CH3, USART1_TX	ADC_IN2
13	9	9	9	9	PA3	I/O	TTa		TIM2_CH4, USART1_RX	ADC_IN3
14	10	10	10	10	PA4	I/O	TTa		SPI1_NSS, I2S1_WS, TIM14_CH1, USART1_CK	ADC_IN4
15	11	11	11	11	PA5	I/O	TTa		SPI1_SCK, I2S1_CK, TIM2_CH1_ETR	ADC_IN5
16	12	12	12	12	PA6	I/O	TTa		SPI1_MISO, I2S1_MCK, TIM3_CH1, TIM1_BKIN, TIM16_CH1, EVENTOUT	ADC_IN6
17	13	13	13	13	PA7	I/O	TTa		SPI1_MOSI, I2S1_SD, TIM3_CH2, TIM14_CH1, TIM1_CH1N, TIM17_CH1, EVENTOUT	ADC_IN7

表 11. 引脚定义 (续)

引脚号					引脚名称 (复位后功能)	引脚类型	I/O 结构	注释	引脚功能	
LQFP48	LQFP32	UFQFPN32	UFQFPN28	TSSOP20					复用功能	其他函数
18	14	14	14	-	PB0	I/O	TTa		TIM3_CH3, TIM1_CH2N, EVENTOUT	ADC_IN8
19	15	15	15	14	PB1	I/O	TTa		TIM3_CH4, TIM14_CH1, TIM1_CH3N	ADC_IN9
20	-	16	-	-	PB2	I/O	FT	(3)		
21	-	-	-	-	PB10	I/O	FTf		TIM2_CH3, I2C1_SCL	
22	-	-	-	-	PB11	I/O	FTf		TIM2_CH4, EVENTOUT, I2C1_SDA	
23	16	0	16	15	VSS	S			接地	
24	17	17	17	16	VDD	S			数字电源	
25	-	-	-	-	PB12	I/O	FT		TIM1_BKIN, EVENTOUT, SPI1_NSS	
26	-	-	-	-	PB13	I/O	FT		TIM1_CH1N, SPI1_SCK	
27	-	-	-	-	PB14	I/O	FT		TIM1_CH2N, SPI1_MISO	
28	-	-	-	-	PB15	I/O	FT		TIM1_CH3N, SPI1_MOSI	RTC_REFIN
29	18	18	18	-	PA8	I/O	FT		USART1_CK, TIM1_CH1, EVENTOUT, MCO	
30	19	19	19	17	PA9	I/O	FTf		USART1_TX, TIM1_CH2, I2C1_SCL	
31	20	20	20	18	PA10	I/O	FTf		USART1_RX, TIM1_CH3, TIM17_BKIN, I2C1_SDA	

表 11. 引脚定义 (续)

引脚号					引脚名称 (复位后功能)	引脚类型	I/O 结构	注释	引脚功能	
LQFP48	LQFP32	UFQFPN32	UFQFPN28	TSSOP20					复用功能	其他函数
32	21	21	-	-	PA11	I/O	FT		USART1_CTS, TIM1_CH4, EVENTOUT	
33	22	22	-	-	PA12	I/O	FT		USART1_RTS, TIM1_ETR, EVENTOUT	
34	23	23	21	19	PA13 (SWDIO)	I/O	FT	(4)	IR_OUT, SWDIO	
35	-	-	-	-	PF6	I/O	FTf		I2C1_SCL	
36	-	-	-	-	PF7	I/O	FTf		I2C1_SDA	
37	24	24	22	20	PA14 (SWCLK)	I/O	FT	(4)	USART1_TX, SWCLK	
38	25	25	23	-	PA15	I/O	FT		SPI1_NSS, I2S1_WS, TIM2_CH_ETR, EVENTOUT, USART1_RX	
39	26	26	24	-	PB3	I/O	FT		SPI1_SCK, I2S1_CK, TIM2_CH2, EVENTOUT	
40	27	27	25	-	PB4	I/O	FT		SPI1_MISO, I2S1_MCK, TIM3_CH1, EVENTOUT	
41	28	28	26	-	PB5	I/O	FT		SPI1_MOSI, I2S1_SD, I2C1_SMBA, TIM16_BKIN, TIM3_CH2	
42	29	29	27	-	PB6	I/O	FTf		I2C1_SCL, USART1_TX, TIM16_CH1N	
43	30	30	28	-	PB7	I/O	FTf		I2C1_SDA, USART1_RX, TIM17_CH1N	

表 11. 引脚定义 (续)

引脚号					引脚名称 (复位后功能)	引脚类型	I/O 结构	注释	引脚功能	
LQFP48	LQFP32	UFQFPN32	UFQFPN28	TSSOP20					复用功能	其他函数
44	31	31	1	1	BOOT0	I	B		自举存储器选择	
45	-	32	-	-	PB8	I/O	FTf	(3)	I2C1_SCL, TIM16_CH1	
46	-	-	-	-	PB9	I/O	FTf		I2C1_SDA, IR_OUT, TIM17_CH1, EVENTOUT	
47	32	0	-	-	VSS	S			接地	
48	1	1	-	-	VDD	S			数字电源	

- PC13、PC14 和 PC15 通过电源开关供电。由于该开关的灌电流能力有限 (3 mA)，因此在输出模式下使用 GPIO PC13 到 PC15 时存在以下限制：
 - 速率不得超过 2 MHz，最大负载为 30 pF。
 - 这些 GPIO 不能用作电流源（如用于驱动 LED）。
- 第一次 RTC 域上电之后，PC13、PC14、PC15 作为 GPIO 工作。它们的功能取决于 RTC 寄存器的内容，该内容不会被系统复位进行复位。有关如何管理这些 GPIO 的详细信息，请参见参考手册中 RTC 域和 RTC 寄存器的说明。
- 在 LQFP32 封装上，PB2 和 PB8 应被作为未连接的引脚对待（即使它们在封装上不可用，硬件也不会将其强制为定义的电平）。
- 复位后，这些引脚被配置为 SWDIO 和 SWCLK 复用功能，SWDIO 引脚上的内部上拉电阻和 SWCLK 引脚上的内部下拉电阻激活。



表 12. 端口 A 通过 GPIOA_AFR 寄存器选择的复用功能

引脚名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA0		USART1_CKS	TIM2_CH1_ETR					
PA1	EVENTOUT	USART1_TX	TIM2_CH2					
PA2		USART1_RX	TIM2_CH3					
PA3		USART1_CTS	TIM2_CH4					
PA4	SPI1_NSS, I2S1_WS	USART1_RTS			TIM14_CH1			
PA5	SPI1_SCK, I2S1_CK		TIM2_CH1_ETR					
PA6	SPI1_MISO, I2S1_MCK	TIM3_CH1	TIM1_BKIN			TIM16_CH1	EVENTOUT	
PA7	SPI1_MOSI, I2S1_SD	TIM3_CH2	TIM1_CH1N		TIM14_CH1	TIM17_CH1	EVENTOUT	
PA8	MCO	USART1_CK	TIM1_CH1	EVENTOUT				
PA9		USART1_TX	TIM1_CH2		I2C1_SCL			
PA10	TIM17_BKIN	USART1_RX	TIM1_CH3		I2C1_SDA			
PA11	EVENTOUT	USART1_CTS	TIM1_CH4					
PA12	EVENTOUT	USART1_RTS	TIM1_ETR					
PA13	SWDIO	IR_OUT						
PA14	SWCLK	USART1_TX						
PA15	SPI1_NSS, I2S1_WS	USART1_RX	TIM2_CH1_ETR	EVENTOUT				

表 13. 端口 B 通过 GPIOB_AFR 寄存器选择的复用功能

引脚名称	AF0	AF1	AF2	AF3
PB0	EVENTOUT	TIM3_CH3	TIM1_CH2N	
PB1	TIM14_CH1	TIM3_CH4	TIM1_CH3N	
PB2				
PB3	SPI1_SCK, I2S1_CK	EVENTOUT	TIM2_CH2	
PB4	SPI1_MISO, I2S1_MCK	TIM3_CH1	EVENTOUT	
PB5	SPI1_MOSI, I2S1_SD	TIM3_CH2	TIM16_BKIN	I2C1_SMBA
PB6	USART1_TX	I2C1_SCL	TIM16_CH1N	
PB7	USART1_RX	I2C1_SDA	TIM17_CH1N	
PB8		I2C1_SCL	TIM16_CH1	
PB9	IR_OUT	I2C1_SDA	TIM17_CH1	EVENTOUT
PB10		I2C1_SCL	TIM2_CH3	
PB11	EVENTOUT	I2C1_SDA	TIM2_CH4	
PB12	SPI1_NSS	EVENTOUT	TIM1_BKIN	
PB13	SPI1_SCK		TIM1_CH1N	
PB14	SPI1_MISO		TIM1_CH2N	
PB15	SPI1_MOSI		TIM1_CH3N	

表 14. STM32F031x4/x6 外设寄存器边界地址

总线	边界地址	大小	外设
	0x4800 1800 - 0x5FFF FFFF	~384 MB	保留
AHB2	0x4800 1400 - 0x4800 17FF	1KB	GPIOF
	0x4800 0C00 - 0x4800 13FF	2KB	保留
	0x4800 0800 - 0x4800 0BFF	1KB	GPIOC
	0x4800 0400 - 0x4800 07FF	1KB	GPIOB
	0x4800 0000 - 0x4800 03FF	1KB	GPIOA
	0x4002 4400 - 0x47FF FFFF	~128 MB	保留
AHB1	0x4002 3400 - 0x4002 3FFF	3 KB	保留
	0x4002 3000 - 0x4002 33FF	1 KB	CRC
	0x4002 2400 - 0x4002 2FFF	3 KB	保留
	0x4002 2000 - 0x4002 23FF	1 KB	FLASH 接口
	0x4002 1400 - 0x4002 1FFF	3 KB	保留
	0x4002 1000 - 0x4002 13FF	1 KB	RCC
	0x4002 0400 - 0x4002 0FFF	3 KB	保留
	0x4002 0000 - 0x4002 03FF	1 KB	DMA
	0x4001 8000 - 0x4001 FFFF	32 KB	保留
APB	0x4001 5C00 - 0x4001 7FFF	9KB	保留
	0x4001 5800 - 0x4001 5BFF	1KB	DBGMCU
	0x4001 4C00 - 0x4001 57FF	3KB	保留
	0x4001 4800 - 0x4001 4BFF	1KB	TIM17
	0x4001 4400 - 0x4001 47FF	1KB	TIM16
	0x4001 3C00 - 0x4001 43FF	2KB	保留
	0x4001 3800 - 0x4001 3BFF	1KB	USART1
	0x4001 3400 - 0x4001 37FF	1KB	保留
	0x4001 3000 - 0x4001 33FF	1KB	SPI1/I2S1
	0x4001 2C00 - 0x4001 2FFF	1KB	TIM1
	0x4001 2800 - 0x4001 2BFF	1KB	保留
	0x4001 2400 - 0x4001 27FF	1KB	ADC
	0x4001 0800 - 0x4001 23FF	7KB	保留
	0x4001 0400 - 0x4001 07FF	1KB	EXTI
	0x4001 0000 - 0x4001 03FF	1KB	SYSCFG
	0x4000 8000 - 0x4000 FFFF	32 KB	保留

表 14. STM32F031x4/x6 外设寄存器边界地址 (续)

总线	边界地址	大小	外设
APB	0x4000 7400 - 0x4000 7FFF	3KB	保留
	0x4000 7000 - 0x4000 73FF	1KB	PWR
	0x4000 5800 - 0x4000 6FFF	6KB	保留
	0x4000 5400 - 0x4000 57FF	1KB	I2C1
	0x4000 3400 - 0x4000 53FF	8KB	保留
	0x4000 3000 - 0x4000 33FF	1KB	IWDG
	0x4000 2C00 - 0x4000 2FFF	1KB	WWDG
	0x4000 2800 - 0x4000 2BFF	1KB	RTC
	0x4000 2400 - 0x4000 27FF	1KB	保留
	0x4000 2000 - 0x4000 23FF	1KB	TIM14
	0x4000 0800 - 0x4000 1FFF	6KB	保留
	0x4000 0400 - 0x4000 07FF	1KB	TIM3
	0x4000 0000 - 0x4000 03FF	1KB	TIM2

6 电气特性

6.1 参数条件

若无另行说明，所有电压都以 V_{SS} 为基准。

6.1.1 最小值和最大值

除非特别说明，所有器件的最小值和最大值已在生产期间进行过测试，测试环境温度为 $T_A = 25\text{ }^\circ\text{C}$ 和 $T_A = T_{Amax}$ （取决于所选器件的温度范围），这些值能在最坏的环境温度、供电电压和时钟频率条件下得到保证。

根据特性分析结果、设计仿真和 / 或技术特性得到的数据在表格的脚注中说明，并未在生产中进行测试。在特性分析基础上，最小值和最大值是通过样本测试后，取其平均值再加上或减去三倍的标准差（平均值 $\pm 3\sigma$ ）得到。

6.1.2 典型值

除非特别说明，典型数据都基于 $T_A = 25\text{ }^\circ\text{C}$ ， $V_{DD} = V_{DDA} = 3.3\text{ V}$ 。它们未经测试，仅供设计参考。

典型的 ADC 精度值是通过对一个标准扩散批次采样，在整个温度范围内执行特性分析确定的，其中 95% 的器件的误差小于或等于指定的值（平均值 $\pm 2\sigma$ ）。

6.1.3 典型曲线

除非特别说明，否则所有典型曲线未经测试，仅供设计参考。

6.1.4 负载电容

图 9 中显示了用于测量引脚参数的负载条件。

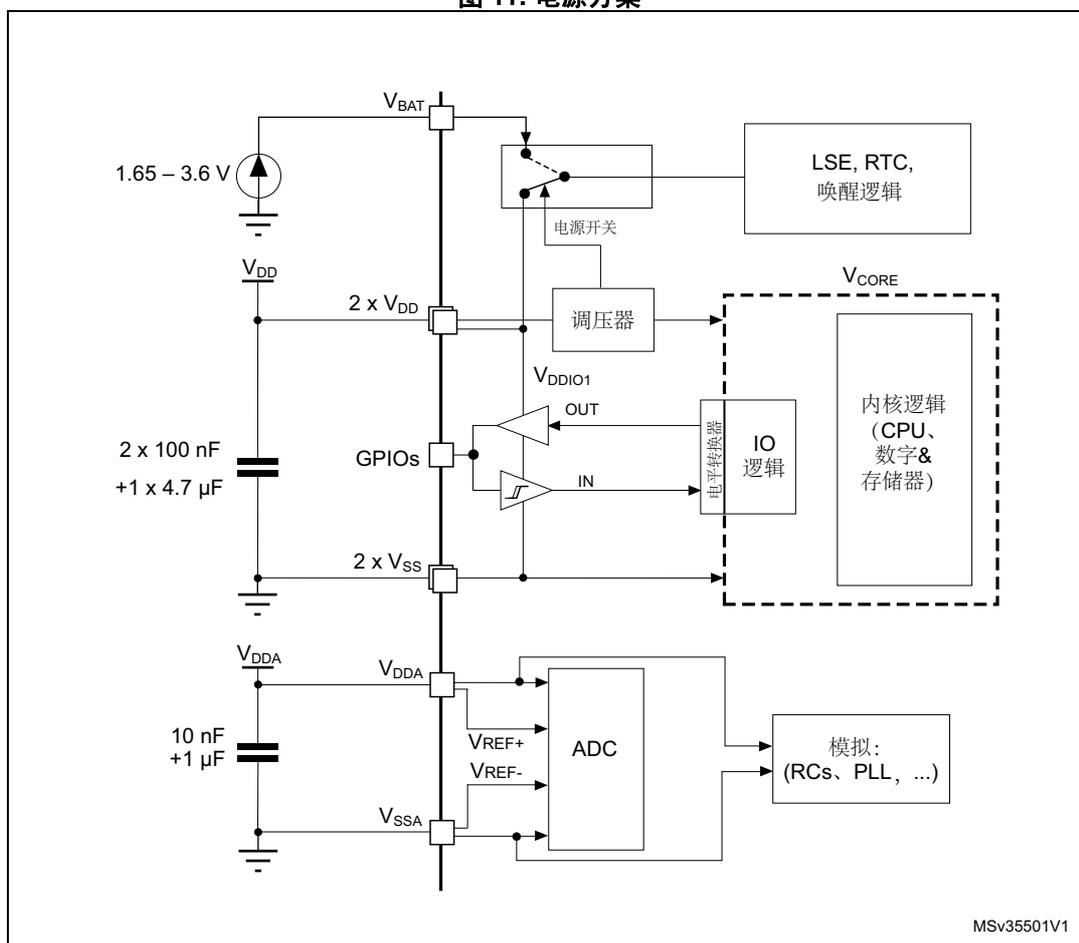
6.1.5 引脚输入电压

图 10 中显示了器件引脚上输入电压的测量方法。



6.1.6 电源方案

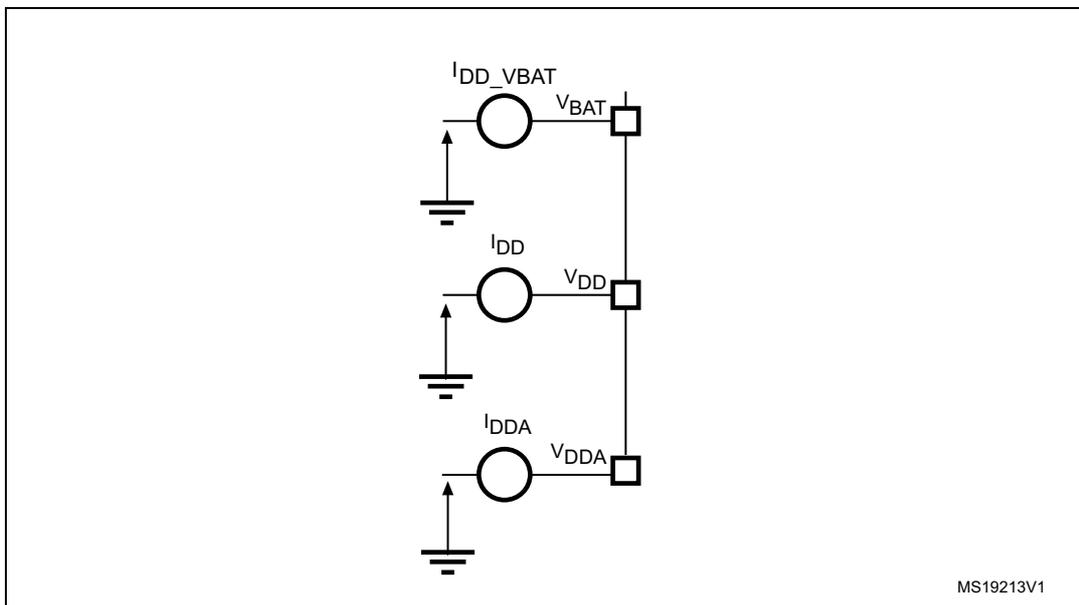
图 11. 电源方案



小心: 每个电源对 (V_{DD}/V_{SS} , V_{DDA}/V_{SSA} 等等) 必须使用上述的滤波陶瓷电容去耦。这些电容必须尽量靠近或低于 PCB 下面的适当引脚, 以确保器件正常工作。

6.1.7 电流消耗测量

图 12. 电流消耗测量方案



6.2 绝对最大额定值

如果加在器件上的载荷超过 [表 15: 电压特性](#)、[表 16: 电流特性](#) 和 [表 17: 热特性](#) 中列出的绝对最大额定值，则可能导致器件永久损坏。这些数值只是额定应力，并不意味着器件在这些条件下功能正常。长期工作在最大额定值条件下可能会影响器件的可靠性。

表 15. 电压特性⁽¹⁾

符号	额定值	最小值	最大值	单位
$V_{DD}-V_{SS}$	External main supply voltage	-0.3	4.0	V
$V_{DDA}-V_{SS}$	外部模拟电源电压	-0.3	4.0	V
$V_{DD}-V_{DDA}$	$V_{DD} > V_{DDA}$ 所允许的电压差	-	0.4	V
$V_{BAT}-V_{SS}$	外部备份电源电压	-0.3	4.0	V
$V_{IN}^{(2)}$	FT 和 FTf 引脚上的输入电压	$V_{SS} - 0.3$	$V_{DDIOx} + 4.0$	V
	TTa 引脚上的输入电压	$V_{SS} - 0.3$	4.0	V
	BOOT0	0	9.0	V
	任何其它引脚上的输入电压	$V_{SS} - 0.3$	4.0	V
$ \Delta V_{DDx} $	不同 V_{DD} 电源引脚之间的电压变化	-	50	mV
$ V_{SSx} - V_{SS} $	不同接地引脚之间的电压变化	-	50	mV
$V_{ESD(HBM)}$	静电放电电压（人体模型）	请参见 第 6.3.12 章节: 电气敏感性		

1. 在允许的范围内，所有主电源（ V_{DD} 、 V_{DDA} ）和接地（ V_{SS} 、 V_{SSA} ）引脚必须始终连接到外部电源。
2. 必须始终遵循 V_{IN} 的最大值。有关允许的最大注入电流值的信息，请参见 [表 16: 电流特性](#)。

表 16. 电流特性

符号	额定值	最大值	单位
ΣI_{VDD}	流入所有 VDD 电源线的总电流（拉电流） ⁽¹⁾	120	mA
ΣI_{VSS}	流出所有 VSS 接地线的总电流（灌电流） ⁽¹⁾	-120	
$I_{VDD(PIN)}$	流入每个 VDD 电源引脚的最大电流（拉电流） ⁽¹⁾	100	
$I_{VSS(PIN)}$	流出每个 VSS 接地引脚的最大电流（灌电流） ⁽¹⁾	-100	
$I_{IO(PIN)}$	任意 I/O 和控制引脚的输出灌电流	25	
	任意 I/O 和控制引脚的输出拉电流	-25	
$\Sigma I_{IO(PIN)}$	所有 I/O 和控制引脚上的总输出灌电流 ⁽²⁾	80	
	所有 I/O 和控制引脚上的总输出拉电流 ⁽²⁾	-80	
$I_{INJ(PIN)}^{(3)}$	B、FT 和 FTf 引脚上的注入电流	-5/+0 ⁽⁴⁾	
	TC 和 RST 引脚上的注入电流	± 5	
	TTa 引脚上的注入电流 ⁽⁵⁾	± 5	
$\Sigma I_{INJ(PIN)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁶⁾	± 25	

1. 在允许的范围内，所有主电源（VDD、VDDA）和接地（VSS、VSSA）引脚必须始终连接到外部电源。
2. 此电流消耗必须正确分布至所有 I/O 和控制引脚。总输出电流一定不能在参考高引脚数 QFP 封装的两个连续电源引脚间灌 / 拉。
3. 当 $V_{IN} > V_{DDIOx}$ 时，会产生正向注入电流；当 $V_{IN} < V_{SS}$ 时，会产生反向注入电流。不得超出 $I_{INJ(PIN)}$ 。有关允许的最大输入电压值的信息，请参见表 15: 电压特性。
4. 这些 I/O 上无法正向注入，输入电压低于指定的最大值时也不会发生正向注入。
5. 在这些 I/O 上，正注入由 $V_{IN} > V_{DDA}$ 产生。负注入会扰乱器件的模拟性能。请参见表 52: ADC 精度下方的注释⁽²⁾。
6. 当多个输入同时存在注入电流时， $\Sigma I_{INJ(PIN)}$ 的最大值等于正向注入电流和反向注入电流（瞬时值）的绝对值之和。

表 17. 热特性

符号	额定值	数值	单位
T_{STG}	储存温度范围	-65 到 +150	°C
T_J	最大结温	150	°C

6.3 工作条件

6.3.1 通用工作条件

表 18. 通用工作条件

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率		0	48	MHz
f_{PCLK}	内部 APB 时钟频率		0	48	
V_{DD}	标准工作电压		2.0	3.6	V
V_{DDA}	模拟工作电压 (ADC 未使用)	必须具有大于等于 V_{DD} 的电位	V_{DD}	3.6	V
	模拟工作电压 (ADC 使用)		2.4	3.6	
V_{BAT}	备份工作电压		1.65	3.6	V
V_{IN}	I/O 输入电压	TC 和 RST I/O	-0.3	$V_{DDIOx}+0.3$	V
		TTa I/O	-0.3	$V_{DDA}+0.3^{(1)}$	
		FT 和 FTf I/O	-0.3	$5.5^{(1)}$	
		BOOT0	0	5.5	
P_D	$T_A = 85\text{ }^\circ\text{C}$ (后缀为 6) 或 $T_A = 105\text{ }^\circ\text{C}$ (后缀为 7) 时的功率耗散 ⁽¹⁾	LQFP48	-	364	mW
		UFQFPN32	-	526	
		LQFP32	-	357	
		UFQFPN28	-	169	
		TSSOP20	-	182	
T_A	环境温度 (后缀为 6 的版本)	最大功率耗散	-40	85	$^\circ\text{C}$
		低功率耗散 ⁽²⁾	-40	105	
	环境温度 (后缀为 7 的版本)	最大功率耗散	-40	105	$^\circ\text{C}$
		低功率耗散 ⁽²⁾	-40	125	
T_J	结温范围	后缀 6 版本	-40	105	$^\circ\text{C}$
		后缀 7 版本	-40	125	

1. 如果 T_A 较低, 只要 T_J 不超过 T_{Jmax} , 便允许更高的 P_D 值。请参见第 7.2 章节: 热特性。

2. 在低功率耗散状态下, 只要 T_J 不超过 T_{Jmax} (参见第 7.2 章节: 热特性), T_A 便可扩展到此范围。

6.3.2 上电 / 掉电时的工作条件

表 19 中给出的参数是在表 18 中汇总的环境温度条件下测试得出。

表 19. 上电 / 掉电时的工作条件

符号	参数	条件	最小值	最大值	单位
t_{VDD}	V_{DD} 上升时间速率	-	0	∞	$\mu\text{s/V}$
	V_{DD} 下降时间速率		20	∞	
t_{VDDA}	V_{DDA} 上升时间速率	-	0	∞	
	V_{DDA} 下降时间速率		20	∞	

6.3.3 内置复位和电源控制模块特性

表 20 中给出的参数是在表 18: 通用工作条件中汇总的环境温度电源电压条件下测试得出的。

表 20. 内置复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{POR/PDR}^{(1)}$	上电 / 掉电复位阈值	下降沿 ⁽²⁾	1.80	1.88	1.96 ⁽³⁾	V
		上升沿	1.84 ⁽³⁾	1.92	2.00	V
$V_{PDRhyst}$	PDR 迟滞		-	40	-	mV
$t_{RSTTEMPO}^{(4)}$	复位持续时间		1.50	2.50	4.50	ms

1. PDR 检测器监控 V_{DD} 及 V_{DDA} （若在选项字节中保持启用）。PDR 检测器仅监控 V_{DD} 。
2. 产品特性由设计保证低至 $V_{POR/PDR}$ 的最小值。
3. 数据基于特征结果，未经生产测试。
4. 由设计保证，未经生产测试。

表 21. 可编程电压检测器特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{PVD0}	PVD 阈值 0	上升沿	2.1	2.18	2.26	V
		下降沿	2	2.08	2.16	V
V_{PVD1}	PVD 阈值 1	上升沿	2.19	2.28	2.37	V
		下降沿	2.09	2.18	2.27	V
V_{PVD2}	PVD 阈值 2	上升沿	2.28	2.38	2.48	V
		下降沿	2.18	2.28	2.38	V
V_{PVD3}	PVD 阈值 3	上升沿	2.38	2.48	2.58	V
		下降沿	2.28	2.38	2.48	V
V_{PVD4}	PVD 阈值 4	上升沿	2.47	2.58	2.69	V
		下降沿	2.37	2.48	2.59	V

表 21. 可编程电压检测器特性 (续)

符号	参数	条件	最小值	典型值	最大值	单位
V _{PVD5}	PVD 阈值 5	上升沿	2.57	2.68	2.79	V
		下降沿	2.47	2.58	2.69	V
V _{PVD6}	PVD 阈值 6	上升沿	2.66	2.78	2.9	V
		下降沿	2.56	2.68	2.8	V
V _{PVD7}	PVD 阈值 7	上升沿	2.76	2.88	3	V
		下降沿	2.66	2.78	2.9	V
V _{PVDhyst} ⁽¹⁾	PVD 迟滞		-	100	-	mV
I _{DD(PVD)}	PVD 电流消耗		-	0.15	0.26 ⁽¹⁾	μA

1. 由设计保证, 未经生产测试。

6.3.4 内置参考电压

表 22 中给出的参数是在表 18: 通用工作条件中汇总的环境温度电源电压条件下测试得出的。

表 22. 内置内部参考电压

符号	参数	条件	最小值	典型值	最大值	单位
V _{REFINT}	内部参考电压	-40 °C < T _A < +105 °C	1.16	1.2	1.25	V
		-40 °C < T _A < +85 °C	1.16	1.2	1.24 ⁽¹⁾	V
t _{S_vrefint}	读取内部参考电压时的 ADC 采样时间		4 ⁽²⁾	-	-	μs
ΔV _{REFINT}	整个温度范围内的内部参考电压	V _{DDA} = 3 V	-	-	10 ⁽²⁾	mV
T _{Coeff}	温度系数		- 100 ⁽²⁾	-	100 ⁽²⁾	ppm/°C

1. 数据基于特征结果, 未经生产测试。

2. 由设计保证, 未经生产测试。

6.3.5 供电电流特性

电流消耗受多个参数和因素影响，其中包括工作电压、环境温度、I/O 引脚负载、器件软件配置、工作频率、I/O 引脚开关速率、程序在存储器中的位置以及执行的二进制代码等。

[图 12: 电流消耗测量方案](#)中介绍了电流消耗的测量方法。

本节所述各种运行模式下的电流消耗测量值都通过一套精简代码得出，利用这套代码与 CoreMark 代码得出的消耗相同。

典型和最大电流消耗

MCU 处于下述条件下：

- 所有 I/O 引脚都为模拟输入模式
- 所有外设都处于禁止状态，有明确说明时除外
- Flash 访问时间调整为 f_{HCLK} 频率：
 - 0 等待状态和预取 OFF，0 到 24 MHz
 - 1 等待状态和预取 ON，高于 24 MHz
- 当启用外设时， $f_{PCLK} = f_{HCLK}$

[表 23 表 23 至表 27](#)中给出的参数是在 [表 18: 通用工作条件](#)中汇总的环境温度电源电压条件下测试得出的。

表 23. $V_{DD} = 3.6\text{ V}$ 时, V_{DD} 的典型和最大电流消耗

符号	参数	条件	f_{HCLK}	使能所有外设				禁止所有外设				单位	
				典型值	Max @ $T_A^{(1)}$			典型值	Max @ $T_A^{(1)}$				
					25 °C	85 °C	105 °C		25 °C	85 °C	105 °C		
I_{DD}	供电电流处于运行模式, 从 Flash 执行代码	HSE 旁路, PLL 开	48 MHz	18.4	20.0	20.1	20.4	11.4	12.5	12.5	12.6	mA	
			32 MHz	12.4	13.2	13.2	13.8	7.9	8.3	8.5	8.6		
			24 MHz	9.9	10.7	10.7	11.0	6.2	6.8	7.0	7.0		
		HSE 旁路, PLL 关	8 MHz	3.3	3.6	3.8	3.9	2.2	2.6	2.6	2.6		
			1 MHz	0.8	1.1	1.1	1.1	0.7	0.9	0.9	0.9		
		HSI 时钟, PLL 开	48 MHz	18.9	20.9	21.1	21.5	11.7	12.3	12.9	13.1		
			32 MHz	12.8	13.7	14.2	14.8	8.0	8.7	9.1	9.1		
			24 MHz	9.7	10.4	11.2	11.3	6.1	6.5	6.7	6.9		
		HSI 时钟, PLL 关	8 MHz	3.5	4.0	4.0	4.1	2.4	2.6	2.7	2.7		
		供电电流处于运行模式, 从 RAM 执行代码	HSE 旁路, PLL 开	48 MHz	17.3	19.7 ⁽²⁾	19.8	20.0 ⁽²⁾	10.3	11.2 ⁽²⁾	11.3		11.7 ⁽²⁾
				32 MHz	11.2	12.5	12.7	12.7	6.7	7.3	7.6		7.6
				24 MHz	8.9	10.0	10.1	10.2	5.1	5.5	5.8		5.9
	HSE 旁路, PLL 关		8 MHz	2.8	3.1	3.3	3.4	1.7	2.0	2.1	2.1		
			1 MHz	0.3	0.6	0.6	1.3	0.2	0.5	0.8	0.9		
	HSI 时钟, PLL 开		48 MHz	17.4	19.7	20.0	20.2	10.4	11.2	11.3	11.8		
			32 MHz	11.8	12.8	13.1	13.3	6.8	7.4	7.7	7.9		
			24 MHz	9.0	10.0	10.1	10.2	5.2	5.7	6.0	6.0		
	HSI 时钟, PLL 关		8 MHz	3.0	3.2	3.5	3.6	1.8	2.0	2.2	2.2		
I_{DD}	供电电流处于睡眠模式, 从 Flash 或 RAM 执行代码		HSE 旁路, PLL 开	48 MHz	10.7	11.7 ⁽²⁾	11.9	12.5 ⁽²⁾	2.4	2.6 ⁽²⁾	2.7	2.9 ⁽²⁾	mA
				32 MHz	7.1	7.8	8.1	8.2	1.6	1.7	1.9	1.9	
				24 MHz	5.5	6.3	6.4	6.4	1.3	1.4	1.5	1.5	
		HSE 旁路, PLL 关	8 MHz	1.8	2.0	2.0	2.1	0.4	0.4	0.5	0.5		
			1 MHz	0.2	0.5	0.5	0.5	0.1	0.1	0.1	0.1		
		HSI 时钟, PLL 开	48 MHz	10.8	11.9	12.1	12.6	2.4	2.7	2.7	2.9		
			32 MHz	7.3	8.0	8.4	8.5	1.7	1.9	1.9	2.0		
			24 MHz	5.5	6.2	6.5	6.5	1.3	1.5	1.5	1.6		
		HSI 时钟, PLL 关	8 MHz	1.9	2.2	2.3	2.4	0.5	0.5	0.5	0.6		

1. 除非特别说明, 数据基于特性分析结果, 未经生产测试。
2. 数据基于特征结果, 经生产测试 (对于 I_{DD} 和 I_{DDA} 之和, 使用通用的测试限制)。

表 24. V_{DDA} 电源的典型和最大电流消耗

符号	参数	条件 ⁽¹⁾	f_{HCLK}	$V_{DDA} = 2.4\text{ V}$			$V_{DDA} = 3.6\text{ V}$			单位		
				典型值	Max @ T_A ⁽²⁾			典型值	Max @ T_A ⁽²⁾			
					25 °C	85 °C	105 °C		25 °C		85 °C	105 °C
I_{DDA}	供电电流处于运行或睡眠模式，从 Flash 或 RAM 执行代码	HSE 旁路，PLL 开	48 MHz	150	170 ⁽³⁾	178	182 ⁽³⁾	164	183 ⁽³⁾	195	198 ⁽³⁾	μA
			32 MHz	104	121	126	128	113	129	135	138	
			24 MHz	82	96	100	103	88	102	106	108	
		HSE 旁路，PLL 关	8 MHz	2.0	2.7	3.1	3.3	3.5	3.8	4.1	4.4	
			1 MHz	2.0	2.7	3.1	3.3	3.5	3.8	4.1	4.4	
		HSI 时钟，PLL 开	48 MHz	220	240	248	252	244	263	275	278	
			32 MHz	174	191	196	198	193	209	215	218	
			24 MHz	152	167	173	174	168	183	190	192	
		HSI 时钟，PLL 关	8 MHz	72	79	82	83	83.5	91	94	95	

- V_{DDA} 电源的电流消耗与数字外设是否打开无关，与运行或睡眠模式无关，与从 Flash 还是 RAM 执行无关。此外，当 PLL 为关时， I_{DDA} 与频率无关。
- 除非特别说明，数据基于特性分析结果，未经生产测试。
- 数据基于特征结果，经生产测试（对于 I_{DD} 和 I_{DDA} 之和，使用通用的测试限制）。

表 25. 停机和待机模式下的典型和最大电流消耗

符号	参数	条件	Typ @V _{DD} (V _{DD} = V _{DDA})						最大值 ⁽¹⁾			单位	
			2.0 V	2.4 V	2.7 V	3.0 V	3.3 V	3.6 V	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C		
I _{DD}	待机模式下的供电电流	调压器处于运行模式, 所有振荡器 OFF	15	15.1	15.25	15.45	15.7	16	18 ⁽²⁾	38	55 ⁽²⁾	μA	
		调压器处于低功耗模式, 所有振荡器 OFF	3.15	3.25	3.35	3.45	3.7	4	5.5 ⁽²⁾	22	41 ⁽²⁾		
	待机模式下的供电电流	LSI ON, IWDG ON	0.8	0.95	1.05	1.2	1.35	1.5	-	-	-		
		LSI OFF, IWDG OFF	0.65	0.75	0.85	0.95	1.1	1.3	2 ⁽²⁾	2.5	3 ⁽²⁾		
I _{DDA}	待机模式下的供电电流	V _{DDA} 监控 ON	调压器处于运行模式, 所有振荡器 OFF	1.85	2	2.15	2.3	2.45	2.6	3.5 ⁽²⁾	3.5		4.5 ⁽²⁾
			调压器处于低功耗模式, 所有振荡器 OFF	1.85	2	2.15	2.3	2.45	2.6	3.5 ⁽²⁾	3.5		4.5 ⁽²⁾
	待机模式下的供电电流	V _{DDA} 监控 ON	LSI ON, IWDG ON	2.25	2.5	2.65	2.85	3.05	3.3	-	-		-
			LSI OFF, IWDG OFF	1.75	1.9	2	2.15	2.3	2.5	3.5 ⁽²⁾	3.5		4.5 ⁽²⁾
	待机模式下的供电电流	V _{DDA} 监控 OFF	调压器处于运行模式, 所有振荡器 OFF	1.11	1.15	1.18	1.22	1.27	1.35	-	-	-	
			调压器处于低功耗模式, 所有振荡器 OFF	1.11	1.15	1.18	1.22	1.27	1.35	-	-	-	
		待机模式下的供电电流	V _{DDA} 监控 OFF	LSI ON, IWDG ON	1.5	1.58	1.65	1.78	1.91	2.04	-	-	-
				LSI OFF, IWDG OFF	1	1.02	1.05	1.05	1.15	1.22	-	-	-

1. 除非特别说明, 数据基于特性分析结果, 未经生产测试。

2. 数据基于特征结果, 经生产测试 (对于 I_{DD} 和 I_{DDA} 之和, 使用通用的测试限制)。

表 26. V_{BAT} 电源的典型和最大电流消耗

符号	参数	条件	典型值 @ V _{BAT}						最大值 ⁽¹⁾			单位
			= 1.65 V	= 1.8 V	= 2.4 V	= 2.7 V	= 3.3 V	= 3.6 V	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	
I _{DD-VBAT}	RTC 域的 供电电流	LSE & RTC ON ; “Xtal 模式”：低驱动 能力； LSEDRV[1:0] = '00'	0.47	0.49	0.59	0.65	0.80	0.91	1.0	1.3	1.7	μA
		LSE & RTC ON ; “Xtal 模式”：高驱动 能力； LSEDRV[1:0] = '11'	0.76	0.79	0.88	0.98	1.13	1.21	1.3	1.6	2.1	

1. 数据基于特征结果，未经生产测试。

典型电流消耗

MCU 处于下述条件下:

- $V_{DD} = V_{DDA} = 3.3\text{ V}$
- 所有 I/O 引脚都为模拟输入配置
- Flash 访问时间调整为 f_{HCLK} 频率:
 - 0 等待状态和预取 OFF, 0 到 24 MHz
 - 1 等待状态和预取 ON, 高于 24 MHz
- 当启用外设时, $f_{PCLK} = f_{HCLK}$
- PLL 用于超过 8 MHz 的频率
- 2、4、8、16 级 AHB 预分频分别用于 4 MHz、2 MHz、1 MHz、500 kHz 频率

表 27. 典型电流消耗, 从 Flash 执行代码, 从 HSE 8 MHz 晶振运行

符号	参数	f_{HCLK}	典型运行模式		典型睡眠模式		单位
			使能外设	禁止外设	使能外设	禁止外设	
I_{DD}	V_{DD} 电源的电流	48MHz	20.2	12.3	11.1	2.9	mA
		36 MHz	15.3	9.5	8.4	2.4	
		32 MHz	13.6	8.6	7.5	2.2	
		24 MHz	10.5	6.7	5.9	1.8	
		16 MHz	7.2	4.7	4.1	1.4	
		8 MHz	3.8	2.7	2.3	0.9	
		4 MHz	2.4	1.8	1.7	0.9	
		2 MHz	1.6	1.3	1.2	0.8	
		1 MHz	1.2	1.1	1.0	0.8	
		500 kHz	1.0	1.0	0.9	0.8	
I_{DDA}	V_{DDA} 电源的电流	48MHz	155				uA
		36 MHz	117				
		32 MHz	105				
		24 MHz	83				
		16 MHz	60				
		8 MHz	2.2				
		4 MHz	2.2				
		2 MHz	2.2				
		1 MHz	2.2				
		500 kHz	2.2				

I/O 系统电流消耗

I/O 系统的电流消耗有两部分：静态和动态。

I/O 静态电流消耗

所有用作带上拉电阻输入的 I/O 都会当引脚外部保持为低时产生电流消耗。此电流消耗的值可通过使用 [表 46: I/O 静态特性](#) 中给出的上拉 / 下拉电阻值简单算出。

对于输出引脚，还必须考虑任何外部下拉电阻或外部负载以估计电流消耗。

若外部施加了中间电平，则额外的 I/O 电流消耗是因为配置为输入的 I/O。此电流消耗是由用于区分输入值的输入施密特触发器电路导致。除非应用需要此特定配置，否则可通过将这些 I/O 配置为模拟模式以避免此供电电流消耗。ADC 输入引脚应配置为模拟输入就尤其是这种情况。

小心：任何浮空的输入引脚都可能由于外部电磁噪声，成为中间电平或意外切换。为防止浮空引脚相关的电流消耗，它们必须配置为模拟模式，或内部强制为确定的数字值。这可通过使用上拉 / 下拉电阻或将引脚配置为输出模式做到。

I/O 动态电流消耗

除了此前测得的内部外设的电流消耗（请参见 [表 29: 外设电流消耗](#)），应用所使用的 I/O 也对电流消耗有贡献。当 I/O 引脚切换时，它使用 I/O 供电电压的电流为 I/O 引脚电路供电，并对连至该引脚的（内部或外部）电容负载充电 / 放电：

$$I_{SW} = V_{DDIOx} \times f_{SW} \times C$$

其中

I_{SW} 为切换 I/O 对电容负载充电 / 放电的灌电流

V_{DDIOx} 是 I/O 供电电压

f_{SW} 为 I/O 切换频率

C 为 I/O 引脚看到的总电容： $C = C_{INT} + C_{EXT} + C_S$

C_S 为 PCB 板电容，包括板引脚。

测试引脚配置为推挽输出模式，由软件以固定频率切换。

表 28. 切换输出 I/O 电流消耗

符号	参数	条件 ⁽¹⁾	I/O 开关频率 (f _{sw})	典型值	单位
I _{sw}	I/O 电流消耗	V _{DDIOx} = 3.3 V C = C _{INT}	4 MHz	0.07	mA
			8 MHz	0.15	
			16 MHz	0.31	
			24 MHz	0.53	
			48 MHz	0.92	
		V _{DDIOx} = 3.3 V C _{EXT} = 0 pF C = C _{INT} + C _{EXT} + C _S	4 MHz	0.18	
			8 MHz	0.37	
			16 MHz	0.76	
			24 MHz	1.39	
			48 MHz	2.188	
		V _{DDIOx} = 3.3 V C _{EXT} = 10 pF C = C _{INT} + C _{EXT} + C _S	4 MHz	0.32	
			8 MHz	0.64	
			16 MHz	1.25	
			24 MHz	2.23	
			48 MHz	4.442	
		V _{DDIOx} = 3.3 V C _{EXT} = 22 pF C = C _{INT} + C _{EXT} + C _S	4 MHz	0.49	
			8 MHz	0.94	
			16 MHz	2.38	
			24 MHz	3.99	
		V _{DDIOx} = 3.3 V C _{EXT} = 33 pF C = C _{INT} + C _{EXT} + C _S	4 MHz	0.64	
			8 MHz	1.25	
			16 MHz	3.24	
			24 MHz	5.02	
		V _{DDIOx} = 3.3 V C _{EXT} = 47 pF C = C _{INT} + C _{EXT} + C _S C = C _{int}	4 MHz	0.81	
			8 MHz	1.7	
			16 MHz	3.67	
		V _{DDIOx} = 2.4 V C _{EXT} = 47 pF C = C _{INT} + C _{EXT} + C _S C = C _{int}	4 MHz	0.66	
			8 MHz	1.43	
16 MHz	2.45				
24 MHz	4.97				

1. C_S = 7 pF (估计值)。

片上外设电流消耗

表 29 中列出了片上外设的电流消耗。MCU 处于下述条件下：

- 所有 I/O 引脚都为模拟模式
- 所有外设都处于禁止状态，另有说明时除外
- 给出的数值通过测量电流消耗计算得出
 - 关闭所有外设的时钟
 - 只开启一个外设的时钟
- 表 15: 电压特性中汇总了环境工作温度和电源电压条件
- 片上外设数字部分的功耗在 表 29 中给出。外设模拟部分的功耗（若有）在数据手册的每个相关章节标明。

表 29. 外设电流消耗

外设		25 °C 下的典型消耗	单位
AHB	总线矩阵 ⁽¹⁾	3.8	μA/MHz
	DMA1	6.3	
	SRAM	0.7	
	FLASH 接口	15.2	
	CRC	1.61	
	GPIOA	9.4	
	GPIOB	11.6	
	GPIOC	1.9	
	GPIOF	0.8	
	所有 AHB 外设	47.5	

表 29. 外设电流消耗（续）

外设		25 °C 下的典型消耗	单位
APB	APB 桥 ⁽²⁾	2.6	μA/MHz
	SYSCFG	1.7	
	ADC ⁽³⁾	4.2	
	TIM1	17.1	
	SPI1	9.6	
	USART1	17.4	
	TIM16	8.2	
	TIM17	8.0	
	DBG（MCU 调试支持）	0.5	
	TIM2	17.4	
	TIM3	12.8	
	TIM14	6.0	
	WWDG	1.5	
	I2C1	5.1	
	PWR	1.2	
	所有 APB 外设	110.9	

1. 当至少有一个主设备为 ON 时（CPU 或 DMA1），总线矩阵自动激活。
2. 当同一总线上至少有一个外设为 ON 时，APBx 桥自动激活。
3. 不包括 ADC 等外设的模拟部分功耗（I_{DDA}）。请参考下面章节中的特性表。

6.3.6 低功耗模式唤醒时序

表 30 给出的唤醒时间为该事件及第一条用户指令执行间的时延。当 WFE（等待事件）指令后器件转至低功耗模式，对于 WFI（等待中断）指令的情况，由于 Cortex M0 架构中的中断时延，必须将下述时序增加 16 个 CPU 周期。

从睡眠模式唤醒后，SYSCLK 时钟源设置保持不变。在从停止或待机模式唤醒的期间，SYSCLK 为默认设置：HSI 8 MHz。

从睡眠及停止模式的唤醒源为配置为事件模式的 EXTI 线。从待机模式的唤醒源为 WKUP1 引脚（PA0）。

所有时序均在表 18: 通用工作条件所列环境温度及电源电压条件下测试得出。

表 30. 低功耗模式唤醒时间

符号	参数	条件	Typ @VDD = VDDA					最大值	单位
			= 2.0 V	= 2.4 V	= 2.7 V	= 3 V	= 3.3 V		
t_{WUSTOP}	从停止模式唤醒	调压器处于运行模式	3.2	3.1	2.9	2.9	2.8	5	μs
		调压器处于低功耗模式	7.0	5.8	5.2	4.9	4.6	9	
$t_{WUSTANDBY}$	从待机模式唤醒	-	60.4	55.6	53.5	52	51	-	
$t_{WUSLEEP}$	从睡眠模式唤醒	-	4 个 SYSCLK 周期					-	

6.3.7 外部时钟源特性

外部源产生的高速外部用户时钟

在旁路模式，HSE 振荡器关闭，输入引脚为标准 GPIO。

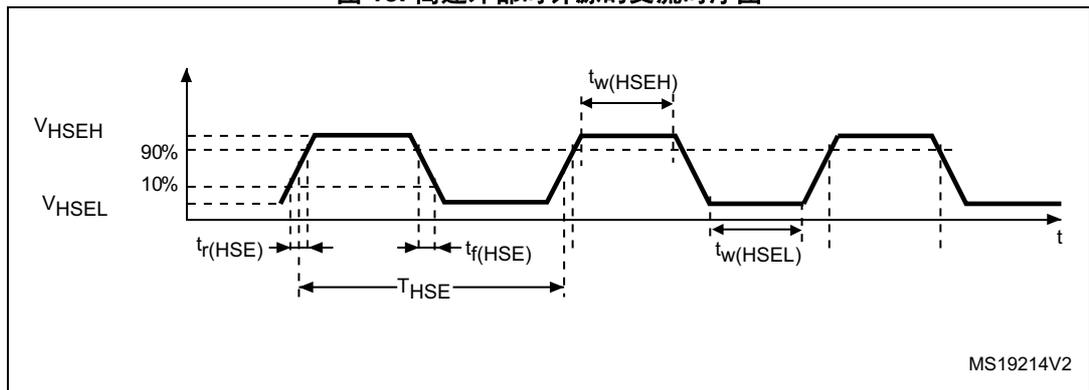
外部时钟信号必须考虑 [第 6.3.14 章节](#) 中的 I/O 特性。然而，建议的时钟输入波形示于 [图 13: 高速外部时钟源的交流时序图](#) 中。

表 31. 高速外部用户时钟特性

符号	参数 ⁽¹⁾	最小值	典型值	最大值	单位
f_{HSE_ext}	用户外部时钟源频率	-	8	32	MHz
V_{HSEH}	OSC_IN 输入引脚高电平电压	$0.7 V_{DDIOx}$	-	V_{DDIOx}	V
V_{HSEL}	OSC_IN 输入引脚低电平电压	V_{SS}	-	$0.3 V_{DDIOx}$	
$t_{w(HSEH)}$ $t_{w(HSEL)}$	OSC_IN 高电平或低电平时间	15	-	-	ns
$t_r(HSE)$ $t_f(HSE)$	OSC_IN 上升或下降时间	-	-	20	

1. 由设计保证，未经生产测试。

图 13. 高速外部时钟源的交流时序图



外部源产生的低速外部用户时钟

在旁路模式，LSE 振荡器关闭，输入引脚为标准 GPIO。

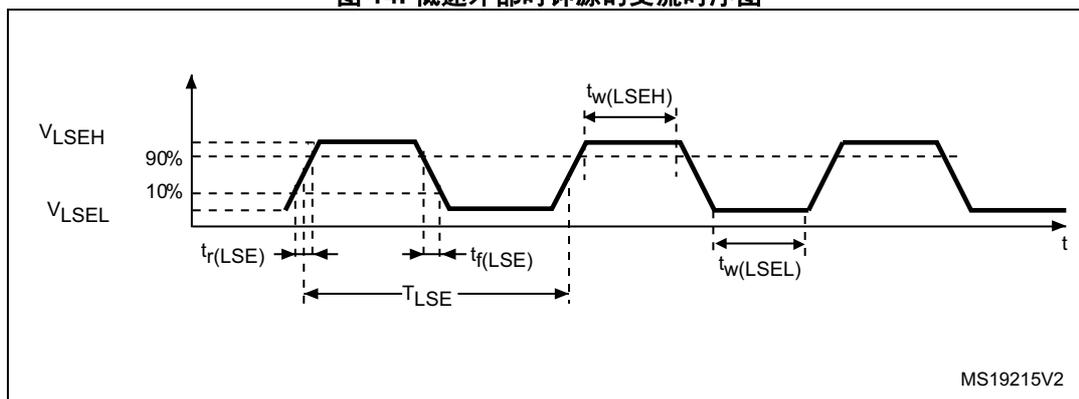
外部时钟信号必须考虑 [第6.3.14 章节](#)中的 I/O 特性。然而，建议的时钟输入波形示于 [图 14](#)中。

表 32. 低速外部用户时钟特性

符号	参数 ⁽¹⁾	最小值	典型值	最大值	单位
f_{LSE_ext}	用户外部时钟源频率	-	32.768	1000	kHz
V_{LSEH}	OSC32_IN 输入引脚高电平电压	$0.7 V_{DDIOx}$	-	V_{DDIOx}	V
V_{LSEL}	OSC32_IN 输入引脚低电平电压	V_{SS}	-	$0.3 V_{DDIOx}$	
$t_{w(LSEH)}$ $t_{w(LSEL)}$	OSC32_IN 高电平或低电平时间	450	-	-	ns
$t_r(LSE)$ $t_f(LSE)$	OSC32_IN 上升或下降时间	-	-	50	

1. 由设计保证，未经生产测试。

图 14. 低速外部时钟源的交流时序图



晶振 / 陶瓷谐振器产生的高速外部时钟

高速外部 (HSE) 时钟可以使用一个 4 到 32 MHz 的晶振 / 陶瓷谐振振荡器产生。本节介绍的信息通过设计仿真结果确定，这些结果是使用表 33 中列出的典型外部元器件获得的。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以尽量减小输出失真和起振稳定时间。有关谐振器特性（频率、封装、精度等）的详细信息，请咨询晶振谐振器制造商。

表 33. HSE 振荡器特性

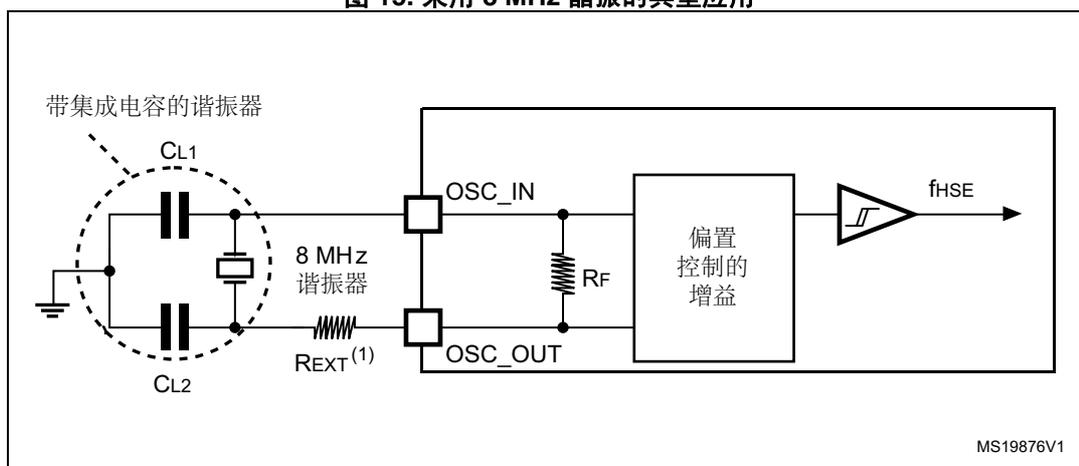
符号	参数	条件 ⁽¹⁾	最小值 ⁽²⁾	典型值	最大值 ⁽²⁾	单位
$f_{\text{OSC_IN}}$	振荡器频率		4	8	32	MHz
R_F	反馈电阻		-	200	-	k Ω
I_{DD}	HSE 电流消耗	启动期间 ⁽³⁾	-		8.5	mA
		$V_{\text{DD}} = 3.3 \text{ V}$, $R_m = 30 \ \Omega$, $CL = 10 \text{ pF}@8 \text{ MHz}$	-	0.4	-	
		$V_{\text{DD}} = 3.3 \text{ V}$, $R_m = 45 \ \Omega$, $CL = 10 \text{ pF}@8 \text{ MHz}$	-	0.5	-	
		$V_{\text{DD}} = 3.3 \text{ V}$, $R_m = 30 \ \Omega$, $CL = 5 \text{ pF}@32 \text{ MHz}$	-	0.8	-	
		$V_{\text{DD}} = 3.3 \text{ V}$, $R_m = 30 \ \Omega$, $CL = 10 \text{ pF}@32 \text{ MHz}$	-	1	-	
		$V_{\text{DD}} = 3.3 \text{ V}$, $R_m = 30 \ \Omega$, $CL = 20 \text{ pF}@32 \text{ MHz}$	-	1.5	-	
g_m	振荡器跨导	起振	10	-	-	mA/V
$t_{\text{SU(HSE)}}^{(4)}$	启动时间	V_{DD} 稳定	-	2	-	ms

1. 谐振器的特性参数由晶振 / 陶瓷谐振器的制造商给出。
2. 由设计保证，未经生产测试。
3. 在 $t_{\text{SU(HSE)}}$ 启动时间的前 2/3 发生此功耗水平
4. $t_{\text{SU(HSE)}}$ 是起振时间，即从软件使能 HSE 开始测量，直至得到稳定的 8 MHz 振荡频率这段时间。该值基于标准晶振谐振器测得，可能随晶振制造商的不同而显著不同

对于 C_{L1} 和 C_{L2} ，建议使用专为高频应用设计、可满足晶振或谐振器的要求且大小介于 5 pF 到 20 pF（典型值）之间的高质量外部陶瓷电容（请参见图 15）。 $CL1$ 和 $CL2$ 的大小通常相同。晶振制造商指定的负载电容通常是 C_{L1} 和 C_{L2} 的串联组合。确定 C_{L1} 和 C_{L2} 的规格时，必须将 PCB 和 MCU 引脚的电容考虑在内（引脚与电路板的电容可粗略地估算为 10 pF）。

注：若需选择晶振的相关信息，请参见应用笔记 AN2867“ST 微控制器的振荡器设计指南”，可从 ST 网站 www.st.com 下载该文档。

图 15. 采用 8 MHz 晶振的典型应用



1. R_{EXT} 的值取决于晶振特性。

晶振产生的低速外部时钟

低速外部 (LSE) 时钟可以使用一个由 32.768 kHz 的晶振构成的振荡器产生。本节介绍的信息通过设计仿真结果确定，这些结果是使用表 34 中列出的典型外部元器件获得的。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以尽量减小输出失真和起振稳定时间。有关谐振器特性（频率、封装、精度等）的详细信息，请咨询晶振谐振器制造商。

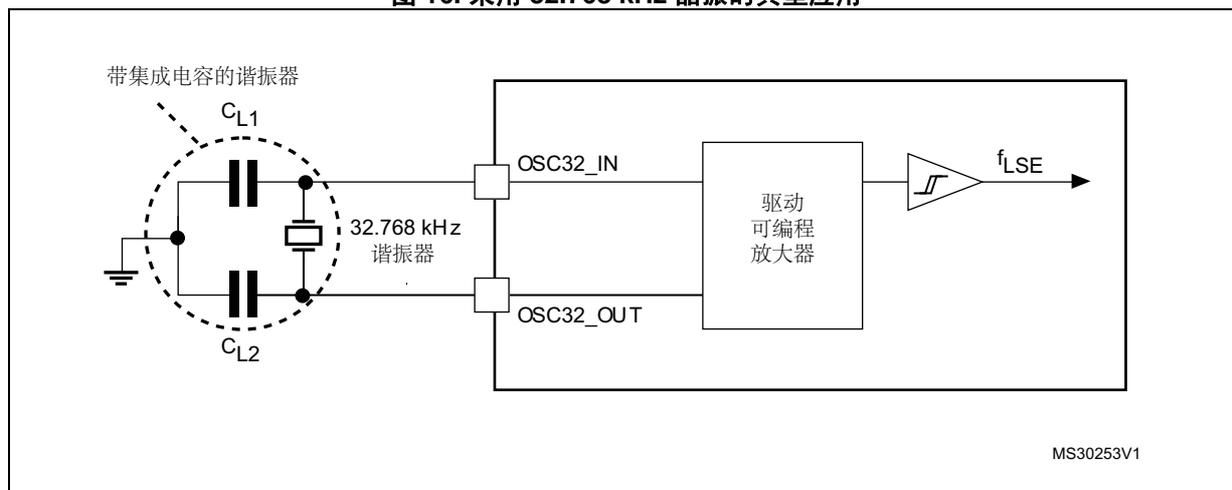
表 34. LSE 振荡器特性 ($f_{LSE} = 32.768 \text{ kHz}$)

符号	参数	条件 ⁽¹⁾	最小值 ⁽²⁾	典型值	最大值 ⁽²⁾	单位
I_{DD}	LSE 电流消耗	LSEDRV[1:0]=00 低驱动能力	-	0.5	0.9	μA
		LSEDRV[1:0]= 01 中低驱动能力	-	-	1	
		LSEDRV[1:0] = 10 中高驱动能力	-	-	1.3	
		LSEDRV[1:0]=11 高驱动能力	-	-	1.6	
g_m	振荡器跨导	LSEDRV[1:0]=00 低驱动能力	5	-	-	$\mu\text{A/V}$
		LSEDRV[1:0]= 01 中低驱动能力	8	-	-	
		LSEDRV[1:0] = 10 中高驱动能力	15	-	-	
		LSEDRV[1:0]=11 高驱动能力	25	-	-	
$t_{SU(LSE)}^{(3)}$	启动时间	V_{DDIOx} 稳定	-	2	-	s

1. 请参见表格下面的注释和警告段落以及应用笔记 AN2867“ST 微控制器的振荡器设计指南”。
2. 由设计保证，未经生产测试。
3. $t_{SU(LSE)}$ 是起振时间，即从软件使能 HSE 开始测量，直至得到稳定的 32.768 kHz 振荡频率这段时间。该值基于标准晶振测得，可能随晶振制造商的不同而显著不同

注： 若需选择晶振的相关信息，请参见应用笔记 AN2867“ST 微控制器的振荡器设计指南”，可从 ST 网站 www.st.com 下载该文档。

图 16. 采用 32.768 kHz 晶振的典型应用



注: $OSC32_IN$ 和 $OSC32_OUT$ 间不需要外部电阻, 也禁止添加。

6.3.8 内部时钟源特性

表 35 中给出的参数是在表 18: 通用工作条件中汇总的环境温度电源电压条件下测试得出的。所提供的曲线基于特征结果，未经生产测试。

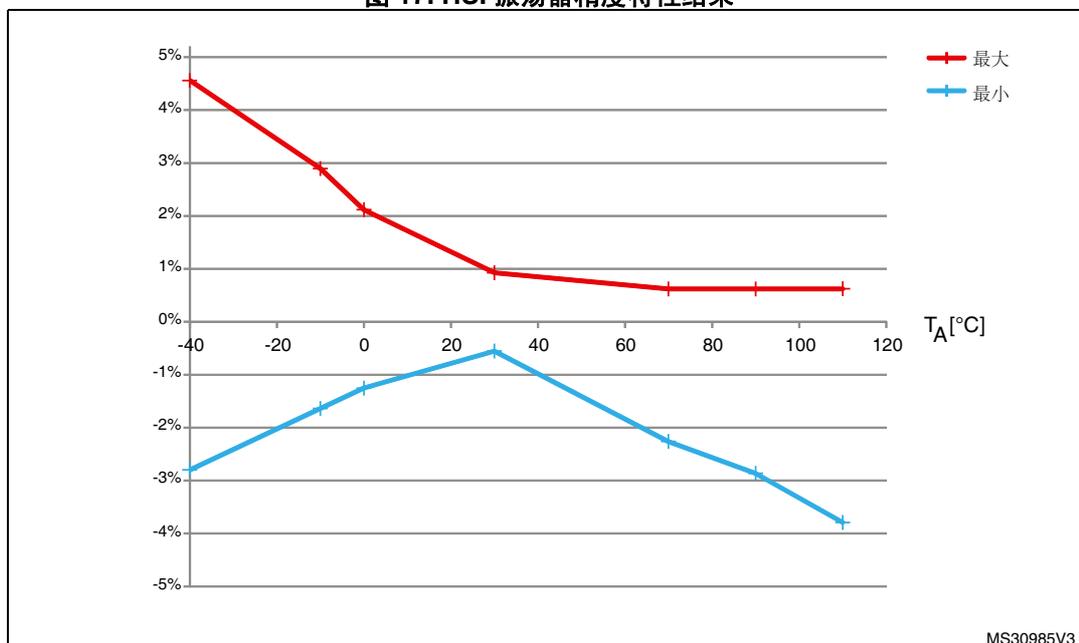
高速内部 (HSI) RC 振荡器

表 35. HSI 振荡器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSI}	频率		-	8	-	MHz
TRIM	HSI 用户微调步骤		-	-	1 ⁽²⁾	%
DuCy _(HSI)	占空比		45 ⁽²⁾	-	55 ⁽²⁾	%
ACC_{HSI}	HSI 振荡器精度 (工厂校准)	$T_A = -40$ 至 $105\text{ }^\circ\text{C}$	-3.8 ⁽³⁾	-	4.6 ⁽³⁾	%
		$T_A = -10$ 至 $85\text{ }^\circ\text{C}$	-2.9 ⁽³⁾	-	2.9 ⁽³⁾	%
		$T_A = 0$ 至 $70\text{ }^\circ\text{C}$	-2.3 ⁽³⁾	-	2.2 ⁽³⁾	%
		$T_A = 25\text{ }^\circ\text{C}$	-1	-	1	%
$t_{\text{su(HSI)}}$	HSI 振荡器起振时间		1 ⁽²⁾	-	2 ⁽²⁾	μs
$I_{\text{DDA(HSI)}}$	HSI 振荡器功耗		-	80	100 ⁽²⁾	μA

- 除非特别说明，否则 $V_{\text{DDA}} = 3.3\text{ V}$, $T_A = -40$ 到 $105\text{ }^\circ\text{C}$ 。
- 由设计保证，未经生产测试。
- 数据基于特征结果，未经生产测试。

图 17. HSI 振荡器精度特性结果



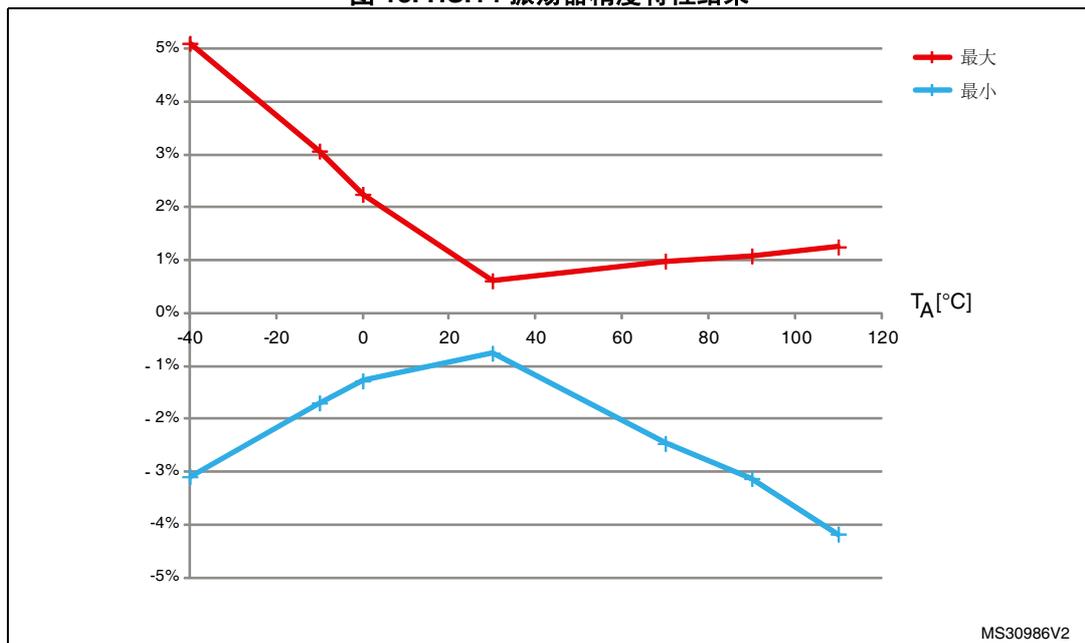
高速内部 14 MHz (HSI14) RC 振荡器 (专用于 ADC)

表 36. HSI14 振荡器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSI14}	频率		-	14	-	MHz
TRIM	HSI14 用户微调步骤		-	-	1 ⁽²⁾	%
DuCy(HSI14)	占空比		45 ⁽²⁾	-	55 ⁽²⁾	%
$\text{ACC}_{\text{HSI14}}$	HSI14 振荡器精度 (工厂校准)	$T_A = -40$ 至 $105\text{ }^\circ\text{C}$	-4.2 ⁽³⁾	-	5.1 ⁽³⁾	%
		$T_A = -10$ 至 $85\text{ }^\circ\text{C}$	-3.2 ⁽³⁾	-	3.1 ⁽³⁾	%
		$T_A = 0$ 至 $70\text{ }^\circ\text{C}$	-2.5 ⁽³⁾	-	2.3 ⁽³⁾	%
		$T_A = 25\text{ }^\circ\text{C}$	-1	-	1	%
$t_{\text{su}}(\text{HSI14})$	HSI14 振荡器起振时间		1 ⁽²⁾	-	2 ⁽²⁾	μs
$I_{\text{DDA}}(\text{HSI14})$	HSI14 振荡器功耗		-	100	150 ⁽²⁾	μA

1. 除非特别说明, 否则 $V_{\text{DDA}} = 3.3\text{ V}$, $T_A = -40$ 到 $105\text{ }^\circ\text{C}$ 。
2. 由设计保证, 未经生产测试。
3. 数据基于特征结果, 未经生产测试。

图 18. HSI14 振荡器精度特性结果



MS30986V2

低速内部 (LSI) RC 振荡器

表 37. LSI 振荡器特性⁽¹⁾

符号	参数	最小值	典型值	最大值	单位
f_{LSI}	频率	30	40	50	kHz
$t_{su(LSI)}^{(2)}$	LSI 振荡器起振时间	-	-	85	μs
$I_{DDA(LSI)}^{(2)}$	LSI 振荡器功耗	-	0.75	1.2	μA

1. 除非特别说明，否则 $V_{DDA} = 3.3 V$, $T_A = -40$ 到 $105^\circ C$ 。

2. 由设计保证，未经生产测试。

6.3.9 PLL 特性

表 38 中给出的参数是在表 18: 通用工作条件中汇总的环境温度电源电压条件下测试得出的。

表 38. PLL 特性

符号	参数	数值			单位
		最小值	典型值	最大值	
f_{PLL_IN}	PLL 输入时钟 ⁽¹⁾	1 ⁽²⁾	8.0	24 ⁽²⁾	MHz
	PLL 输入时钟占空比	40 ⁽²⁾	-	60 ⁽²⁾	%
f_{PLL_OUT}	PLL 倍频输出时钟	16 ⁽²⁾	-	48	MHz
t_{LOCK}	PLL 锁相时间	-	-	200 ⁽²⁾	μs
抖动 _{PLL}	周期间抖动	-	-	300 ⁽²⁾	ps

1. 注意使用适当的倍频系数，使 PLL 输入时钟频率与 f_{PLL_OUT} 所定义的范围兼容。

2. 由设计保证，未经生产测试。

6.3.10 存储器特性

Flash

除非特别说明，否则所有特性均在 $T_A = -40$ 到 $105\text{ }^\circ\text{C}$ 时测得。

表 39. Flash 特性

符号	参数	条件	最小值	典型值	最大值 ⁽¹⁾	单位
t_{prog}	16 位编程时间	$T_A = -40$ 至 $+105\text{ }^\circ\text{C}$	40	53.5	60	μs
t_{ERASE}	页 (1 KB) 擦除时间	$T_A = -40$ 到 $+105\text{ }^\circ\text{C}$	20	-	40	ms
t_{ME}	整体擦除时间	$T_A = -40$ 到 $+105\text{ }^\circ\text{C}$	20	-	40	ms
I_{DD}	供电电流	Write(写) 模式	-	-	10	mA
		擦除模式	-	-	12	mA

1. 由设计保证，未经生产测试。

表 40. Flash 可擦写次数和数据保存期限

符号	参数	条件	最小值 ⁽¹⁾	单位
N_{END}	可擦写次数	$T_A = -40$ 到 $+105\text{ }^\circ\text{C}$	10	千次
t_{RET}	数据保存期限	$T_A = 85\text{ }^\circ\text{C}$ 时 1000 次擦写 ⁽²⁾	30	年
		$T_A = 105\text{ }^\circ\text{C}$ 时 1000 次擦写 ⁽²⁾	10	
		$T_A = 55\text{ }^\circ\text{C}$ 时 10,000 次擦写 ⁽²⁾	20	

1. 数据基于特征结果，未经生产测试。

2. 循环测试在整个温度范围内进行。

6.3.11 EMC 特性

敏感性测试在器件特性分析期间通过抽样来完成。

功能性 EMS (电磁敏感性)

在器件上运行一个简单的应用程序 (通过 I/O 端口切换两个 LED) 时，器件承受两种电磁干扰，直至出现故障。故障状况由 LED 指示：

- **静电放电 (ESD)** (正电和负电) 施加到器件所有引脚，直至器件发生功能性故障。该测试符合 IEC 61000-4-2 标准。
- **FTB**: 通过一个 100 pF 电容对 V_{DD} 和 V_{SS} 引脚施加一个突发的快速瞬变电压 (正电压和负电压)，直至器件发生功能性故障。该测试符合 IEC 61000-4-4 标准。

通过器件复位可恢复正常工作。

测试结果参见 [表 41](#)。这些测试结果以应用笔记 AN1709 中所定义的 EMS 级别和分类为基础。

表 41. EMS 特性

符号	参数	条件	级别 / 分类
V_{FESD}	施加在任意 I/O 引脚并导致功能性故障的极限电压	$V_{DD} = 3.3\text{ V}$, LQFP48, $T_A = +25^\circ\text{C}$, $f_{HCLK} = 48\text{ MHz}$, 符合 IEC 61000-4-2	2B
V_{EFTB}	通过 100 pF 电容施加在 V_{DD} 和 V_{SS} 引脚上并导致功能性故障的突发快速瞬变电压	$V_{DD} = 3.3\text{ V}$, LQFP48, $T_A = +25^\circ\text{C}$, $f_{HCLK} = 48\text{ MHz}$, 符合 IEC 61000-4-4	4B

设计更稳健的软件以避免噪声问题

EMC 特性评定与优化通常在组件级采用典型的应用环境和简化的 MCU 软件执行。应当注意，良好的 EMC 性能与具体的用户应用和软件密切相关。

因此，建议用户根据其应用所需的 EMC 级别来执行 EMC 软件优化和预测试。

软件建议

软件流程图中必须包括对如下失控情况的管理：

- 程序计数器损坏
- 意外复位
- 关键数据损坏（控制寄存器 ...）

预测试验

大多数常见故障（意外复位和程序计数器损坏）都可以通过在 NRST 引脚或振荡器引脚手动施加 1 秒的低电平来再现。

要完成这些测试，可直接对器件施加超出规范值范围的 ESD 应力。当检测到意外行为时，可相应改进软件以防止发生不可恢复的错误（请参见应用笔记 AN1015）。

电磁干扰 (EMI)

在执行一个简单的应用（通过 I/O 端口切换两个 LED）时，监视器件所发射的电磁场。这项发射测试符合 IEC 61967-2 标准，该标准规定了测试电路板和引脚负载。

表 42. EMI 特性

符号	参数	条件	监测的频段	最大值与 [f_{HSE}/f_{HCLK}]	单位
				8/48 MHz	
S_{EMI}	峰值	$V_{DD} = 3.6\text{ V}$, $T_A = 25^\circ\text{C}$, LQFP48 封装 兼容 IEC 61967-2	0.1 到 30 MHz	-11	dB μ V
			30 到 130 MHz	21	
			130 MHz 到 1 GHz	21	
			EMI 级别	4	-

6.3.12 电气敏感性

使用特定的测量方法对器件进行三种不同的测试（ESD、LU），以确定其在电气敏感性方面的性能。

静电放电 (ESD)

根据每种引脚组合，对每个样本的引脚施加静电放电（一个正脉冲后接着一个负脉冲，两个脉冲间隔一秒钟）。样本大小取决于器件中供电引脚的数目（3 个器件 x (n+1) 个供电引脚）。此项测试符合 JESD22-A114/C101 标准。

表 43. ESD 绝对最大额定值

符号	额定值	条件	封装	分类	最大值 ⁽¹⁾	单位
$V_{ESD(HBM)}$	静电放电电压（人体模型）	$T_A = +25\text{ }^\circ\text{C}$ ，符合 JESD22-A114 标准	全部	2	2000	V
$V_{ESD(CDM)}$	静电放电电压（充电设备模型）	$T_A = +25\text{ }^\circ\text{C}$ ，符合 ANSI/ESD STM5.3.1 标准	全部	C4	500	V

1. 数据基于特征结果，未经生产测试。

静态闭锁

为评估闭锁性能，需要对六个器件执行两项互补的静态闭锁测试：

- 对每个电源引脚施加过压。
- 对每个输入、输出和可配置 I/O 引脚施加电流注入。

这些测试符合 EIA/JESD 78A IC 闭锁标准。

表 44. 电气敏感性

符号	参数	条件	分类
LU	静态闭锁分类	$T_A = +105\text{ }^\circ\text{C}$ ，符合 JESD78A 标准	II 级 A 类

6.3.13 I/O 电流注入特性

通常情况下，在产品正常工作期间，应避免因外部电压低于 V_{SS} 或高于 V_{DDIOx} （以 3.3 V I/O 引脚为标准）而引起电流注入 I/O 引脚。但为了说明微控制器在意外发生异常注入时的稳健性，在器件特性评定期间对样本执行了敏感性测试。

I/O 电流的功能敏感性

在器件上执行简单的应用程序，同时在设定为悬空输入模式的 I/O 引脚注入电流，以向器件施加电流应力。在逐个向 I/O 引脚注入电流的同时，检查器件是否发生功能性故障。

一旦出现以下参数超出范围的情况，即表明出现故障：ADC 误差超过特定限值（高于 5 LSB TUE），相邻引脚的感应漏电流超出常规限制（超出 $-5 \mu\text{A}/+0 \mu\text{A}$ 的范围），或出现其它功能性故障（例如复位或振荡器频率偏移）。

特性测试结果参见表 45。

负感应漏电流由负注入导致，正感应漏电流由正注入导致。

表 45. I/O 电流注入敏感性

符号	说明	功能敏感性		单位
		注入负电流	注入正电流	
I_{INJ}	BOOT0 上的注入电流	-0	NA	mA
	所有 FT FTf 引脚上的注入电流	-5	NA	
	所有 TTa、TC 和 RESET 引脚上的注入电流	-5	+5	

6.3.14 I/O 端口特性

常规输入 / 输出特性

除非特别说明，否则表 46 中的参数均在表 18: 通用工作条件所列条件下测试得出。所有 I/O 都设计为与 CMOS 和 TTL 兼容（除了 BOOT0）。

表 46. I/O 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IL}	低电平输入电压	TC 和 TTa I/O	-	-	$0.3 V_{DDIOx} + 0.07^{(1)}$	V
		FT 和 FTf I/O	-	-	$0.475 V_{DDIOx} - 0.2^{(1)}$	
		BOOT0	-	-	$0.3 V_{DDIOx} - 0.3^{(1)}$	
		除了 BOOT0 引脚的所有 I/O	-	-	$0.3 V_{DDIOx}$	
V_{IH}	高电平输入电压	TC 和 TTa I/O	$0.445 V_{DDIOx} + 0.398^{(1)}$	-	-	V
		FT 和 FTf I/O	$0.5 V_{DDIOx} + 0.2^{(1)}$	-	-	
		BOOT0	$0.2 V_{DDIOx} + 0.95^{(1)}$	-	-	
		除了 BOOT0 引脚的所有 I/O	$0.7 V_{DDIOx}$	-	-	
V_{hys}	施密特触发器迟滞	TC 和 TTa I/O	-	$200^{(1)}$	-	mV
		FT 和 FTf I/O	-	$100^{(1)}$	-	
		BOOT0	-	$300^{(1)}$	-	

表 46. I/O 静态特性 (续)

符号	参数	条件	最小值	典型值	最大值	单位
I _{lkg}	输入泄漏电流 ⁽²⁾	TC、FT 和 FTf I/O TTa 处于数字模式 V _{SS} ≤ V _{IN} ≤ V _{DDIOx}	-	-	± 0.1	μA
		TTa 处于数字模式 V _{DDIOx} ≤ V _{IN} ≤ V _{DDA}	-	-	1	
		TTa 处于模拟模式 V _{SS} ≤ V _{IN} ≤ V _{DDA}	-	-	± 0.2	
		FT 和 FTf I/O ⁽³⁾ V _{DDIOx} ≤ V _{IN} ≤ 5 V	-	-	10	
R _{PU}	弱上拉等效电阻 ⁽⁴⁾	V _{IN} = V _{SS}	25	40	55	kΩ
R _{PD}	弱下拉等效电阻 ⁽⁴⁾	V _{IN} = V _{DDIOx}	25	40	55	kΩ
C _{IO}	I/O 引脚电容		-	5	-	pF

1. 数据仅基于设计仿真。未经生产测试。
2. 若负电流注入相邻引脚，则漏电流可能高于最大值。请参见表 45: I/O 电流注入敏感性。
3. 要使电压保持在高于 V_{DDIOx} 0.3 V，必须禁止内部上拉 / 下拉电阻。
4. 上拉电阻和下拉电阻设计为一个串联了可开关 PMOS/NMOS 的实际电阻。该 PMOS/NMOS 对串联电阻的影响极小（10% 左右）。

所有 I/O 均兼容 CMOS 和 TTL（无需软件配置）。它们的特性并不仅限于满足严格的 CMOS 技术或 TTL 参数要求。图 19 和 图 20 给出了在使用标准 I/O 以及 5 V 容限 I/O 时对这些要求的覆盖。下述曲线为设计仿真结果，未经生产测试。

图 19. TC 和 TTa I/O 输入特性

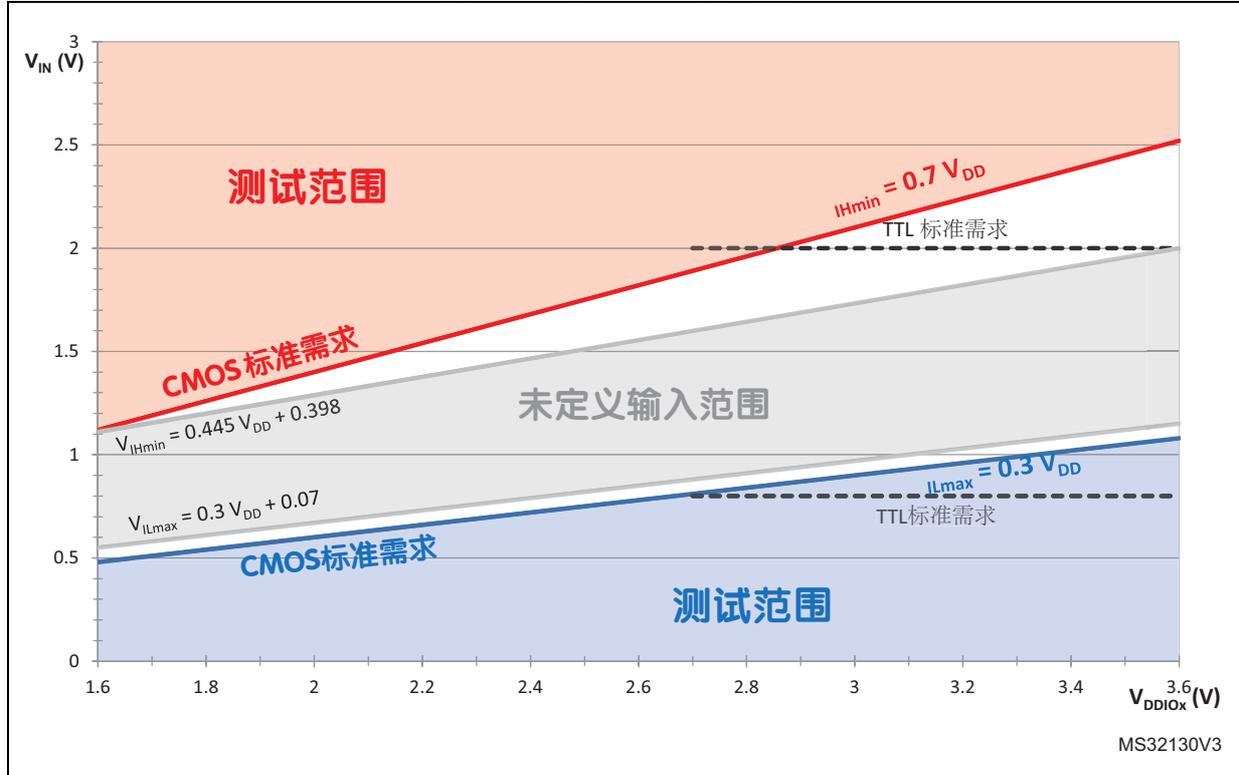
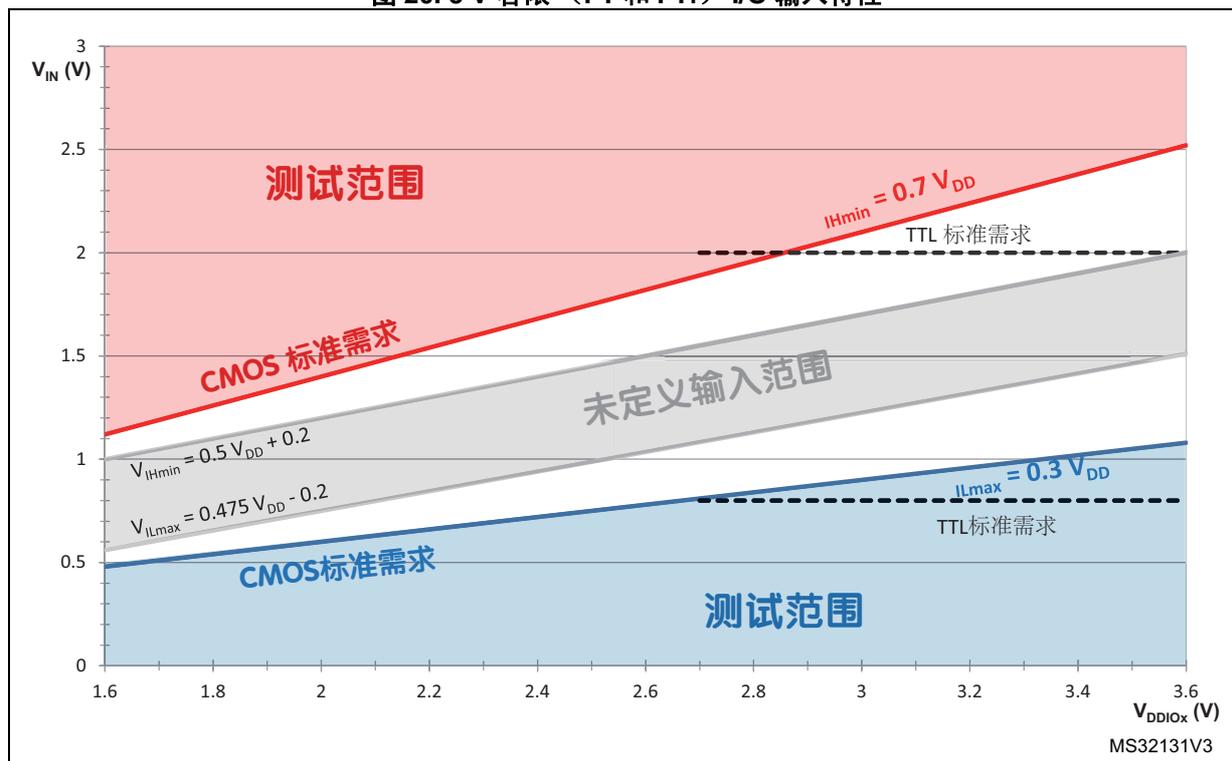


图 20. 5 V 容限 (FT 和 FTf) I/O 输入特性



输出驱动电流

GPIO（通用输入 / 输出）可提供最大 ± 8 mA 的拉电流或灌电流，在放宽 V_{OL}/V_{OH} 的条件下，拉电流和灌电流可达到 ± 20 mA。

在用户应用中，可驱动电流的 I/O 引脚的数量必须进行限制，以遵守 [第 6.2 章节](#) 中规定的绝对最大额定值：

- 所有 I/O 从 V_{DDIOx} 获得的拉电流总和，加上 MCU 从 V_{DD} 获得的最大消耗拉电流，不能超过绝对最大额定 ΣI_{VDD} （请参见 [表 15: 电压特性](#)）。
- 所有 I/O 从 V_{SS} 获得的拉电流总和，加上 MCU 从 V_{SS} 获得的最大消耗拉电流，不能超过绝对最大额定 ΣI_{VSS} （请参见 [表 15: 电压特性](#)）。

输出电压

除非特别说明，否则下表中给出的参数是在 [表 18: 通用工作条件](#) 中汇总的环境温度和电源电压条件下测试得出的。所有 I/O 兼容 CMOS 和 TTL（包括 FT、TTa、TC，除非特别说明）。

表 47. 输出电压特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
V_{OL}	I/O 引脚的输出低电平	CMOS 端口 ⁽²⁾ $ I_{IO} = 8$ mA $V_{DDIOx} \geq 2.7$ V	-	0.4	V
V_{OH}	I/O 引脚的输出高电平		$V_{DDIOx} - 0.4$	-	
V_{OL}	I/O 引脚的输出低电平	TTL 端口 ⁽²⁾ $ I_{IO} = 8$ mA $V_{DDIOx} \geq 2.7$ V	-	0.4	V
V_{OH}	I/O 引脚的输出高电平		2.4	-	
$V_{OL}^{(3)}$	I/O 引脚的输出低电平	$ I_{IO} = 20$ mA $V_{DDIOx} \geq 2.7$ V	-	1.3	V
$V_{OH}^{(3)}$	I/O 引脚的输出高电平		$V_{DDIOx} - 1.3$	-	
$V_{OL}^{(3)}$	I/O 引脚的输出低电平	$ I_{IO} = 6$ mA	-	0.4	V
$V_{OH}^{(3)}$	I/O 引脚的输出高电平		$V_{DDIOx} - 0.4$	-	
$V_{OLFm+}^{(3)}$	Fm+ 模式中，FTf I/O 引脚的输出低电平	$ I_{IO} = 20$ mA $V_{DDIOx} \geq 2.7$ V	-	0.4	V
		$ I_{IO} = 10$ mA	-	0.4	V

1. 器件的 I_{IO} 拉电流或灌电流必须始终遵守 [表 15: 电压特性](#) 中规定的绝对最大额定值，所有 I/O（I/O 端口和控制引脚）的拉电流或灌电流之和必须始终遵守绝对最大额定值 ΣI_{IO} 。
2. TTL 和 CMOS 输出均符合 JEDEC 标准 JESD36 和 JESD52。
3. 数据基于特征结果。未经生产测试。

输入 / 输出交流特性

输入 / 输出交流特性的定义和值分别在图21和表48中给出。

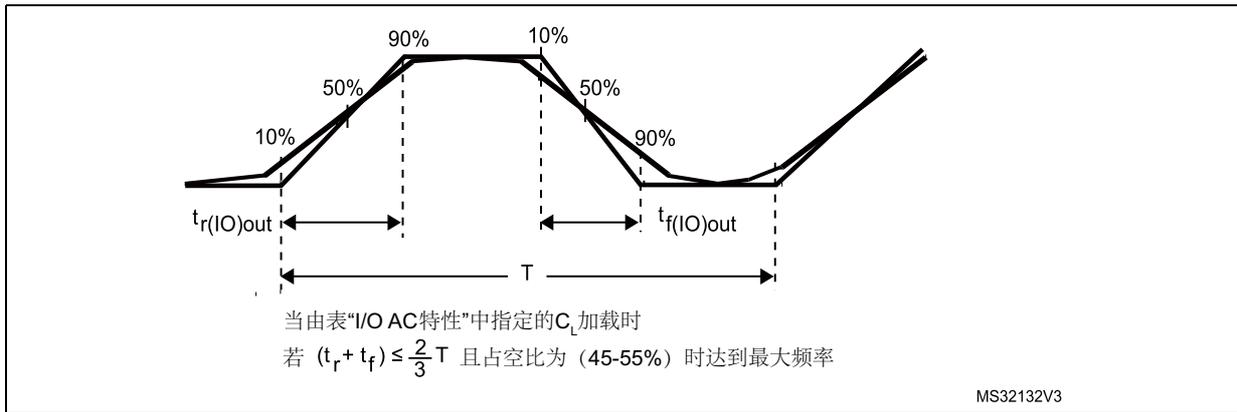
除非特别说明，否则给出的参数是在表18:通用工作条件中汇总的环境温度和电源电压条件下测试得出的。

表 48. I/O 交流特性⁽¹⁾⁽²⁾

OSPEEDRx [1:0] 值 ⁽¹⁾	符号	参数	条件	最小 值	最大 值	单位
x0	$f_{\max(\text{IO})\text{out}}$	最大频率 ⁽³⁾	$C_L = 50 \text{ pF}$	-	2	MHz
	$t_{\text{r}(\text{IO})\text{out}}$	输出下降时间		-	125	ns
	$t_{\text{r}(\text{IO})\text{out}}$	输出上升时间		-	125	
01	$f_{\max(\text{IO})\text{out}}$	最大频率 ⁽³⁾	$C_L = 50 \text{ pF}$	-	10	MHz
	$t_{\text{r}(\text{IO})\text{out}}$	输出下降时间		-	25	ns
	$t_{\text{r}(\text{IO})\text{out}}$	输出上升时间		-	25	
11	$f_{\max(\text{IO})\text{out}}$	最大频率 ⁽³⁾	$C_L = 30 \text{ pF}, V_{\text{DDIOx}} \geq 2.7 \text{ V}$	-	50	MHz
			$C_L = 50 \text{ pF}, V_{\text{DDIOx}} \geq 2.7 \text{ V}$	-	30	
			$C_L = 50 \text{ pF}, V_{\text{DDIOx}} < 2.7 \text{ V}$	-	20	
	$t_{\text{r}(\text{IO})\text{out}}$	输出下降时间	$C_L = 30 \text{ pF}, V_{\text{DDIOx}} \geq 2.7 \text{ V}$	-	5	ns
			$C_L = 50 \text{ pF}, V_{\text{DDIOx}} \geq 2.7 \text{ V}$	-	8	
			$C_L = 50 \text{ pF}, V_{\text{DDIOx}} < 2.7 \text{ V}$	-	12	
	$t_{\text{r}(\text{IO})\text{out}}$	输出上升时间	$C_L = 30 \text{ pF}, V_{\text{DDIOx}} \geq 2.7 \text{ V}$	-	5	
			$C_L = 50 \text{ pF}, V_{\text{DDIOx}} \geq 2.7 \text{ V}$	-	8	
			$C_L = 50 \text{ pF}, V_{\text{DDIOx}} < 2.7 \text{ V}$	-	12	
Fm+ 配置 ⁽⁴⁾	$f_{\max(\text{IO})\text{out}}$	最大频率 ⁽³⁾	$C_L = 50 \text{ pF}$	-	2	MHz
	$t_{\text{r}(\text{IO})\text{out}}$	输出下降时间		-	12	ns
	$t_{\text{r}(\text{IO})\text{out}}$	输出上升时间		-	34	
	t_{EXTIpw}	EXTI 控制器检测到的外部信号的脉冲宽度		10	-	ns

- I/O 速度通过 OSPEEDRx[1:0] 位配置。有关 GPIO 端口配置寄存器的说明，请参见 STM32F0xxx RM0091 参考手册。
- 由设计保证，未经生产测试。
- 最大频率在图21中定义。
- 当设置 Fm+ 配置时，旁路 I/O 速度控制。请参考 STM32F0xxx 参考手册 RM0091 以获取 Fm+ I/O 配置的详细说明。

图 21. I/O 交流特性定义



6.3.15 NRST 引脚特性

NRST 引脚输入驱动器采用 CMOS 技术。它连接至一个永久上拉电阻 R_{PU} 。

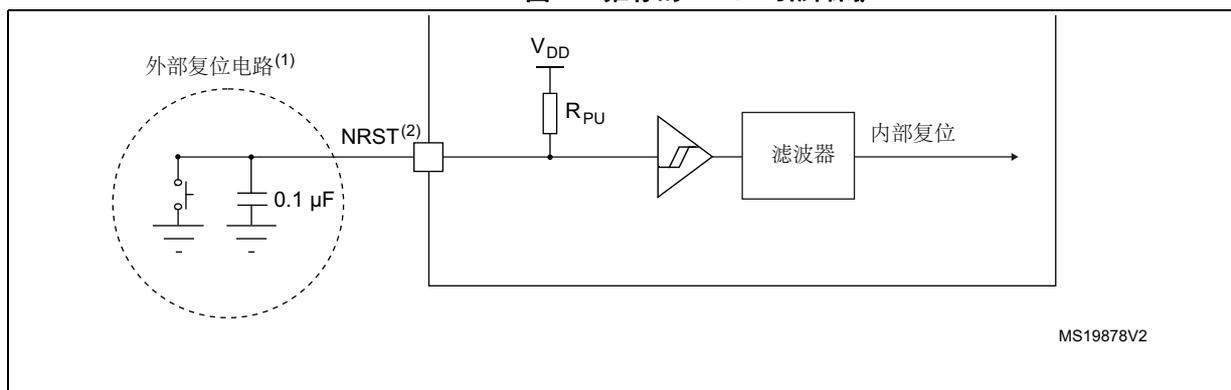
除非特别说明，否则下表中给出的参数是在表 18: 通用工作条件中汇总的环境温度和电源电压条件下测试得出的。

表 49. NRST 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(NRST)}$	NRST 输入低电平电压		-	-	$0.3 V_{DD} + 0.07^{(1)}$	V
$V_{IH(NRST)}$	NRST 输入高电平电压		$0.445 V_{DD} + 0.398^{(1)}$	-	-	
$V_{hys(NRST)}$	NRST 施密特触发器迟滞电压		-	200	-	mV
R_{PU}	弱上拉等效电阻 ⁽²⁾	$V_{IN} = V_{SS}$	25	40	55	k Ω
$V_{F(NRST)}$	NRST 输入滤波脉冲		-	-	$100^{(1)}$	ns
$V_{NF(NRST)}$	NRST 输入非滤波脉冲	$2.7 < V_{DD} < 3.6$	$300^{(3)}$	-	-	ns
		$2.0 < V_{DD} < 3.6$	$500^{(3)}$	-	-	

1. 数据仅基于设计仿真。未经生产测试。
2. 上拉电阻设计为一个串联了可开关 PMOS 的实际电阻。该 PMOS 对串联电阻的影响极小（10% 左右）。
3. 数据仅基于设计仿真。未经生产测试。

图 22. 推荐的 NRST 引脚保护



1. 该外部电容可保护器件不发生寄生复位。
2. 用户必须确保 NRST 引脚上的电平可降至表 49: NRST 引脚特性中指定的 $V_{IL(NRST)}$ 最大电平以下。否则器件不会执行复位。

6.3.16 12 位 ADC 特性

除非特别说明，否则表 50 中给出的参数是在表 18: 通用工作条件中汇总的环境温度、 f_{PCLK} 频率和 V_{DDA} 电源电压条件下测试得出的初步值。

注：建议在每次上电后执行一次校准。

表 50. ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{DDA}	ADC ON 的模拟供电电压		2.4	-	3.6	V
$I_{DDA(ADC)}$	ADC 的电流消耗 ⁽¹⁾	$V_{DD} = V_{DDA} = 3.3\text{ V}$	-	0.9	-	mA
f_{ADC}	ADC 时钟频率		0.6	-	14	MHz
$f_S^{(2)}$	采样率		0.05	-	1	MHz
$f_{TRIG}^{(2)}$	外部触发器频率	$f_{ADC} = 14\text{ MHz}$	-	-	823	kHz
			-	-	17	$1/f_{ADC}$
V_{AIN}	转换电压范围		0	-	V_{DDA}	V
$R_{AIN}^{(2)}$	外部输入阻抗	详细信息，请参见公式 1 和表 51。	-	-	50	kΩ
$R_{ADC}^{(2)}$	采样开关电阻		-	-	1	kΩ
$C_{ADC}^{(2)}$	内部采样和保持电容		-	-	8	pF
$t_{CAL}^{(2)}$	校准时间	$f_{ADC} = 14\text{ MHz}$	5.9			μs
			83			$1/f_{ADC}$

表 50. ADC 特性 (续)

符号	参数	条件	最小值	典型值	最大值	单位
$W_{LATENCY}^{(2)}$	ADC_DR 寄存器写时延	ADC 时钟 = HSI14	1.5 ADC 周期 + 2 f_{PCLK} 周期	-	1.5 ADC 周期 + 3 f_{PCLK} 周期	
		ADC 时钟 = PCLK/2	-	4.5	-	f_{PCLK} 周期
		ADC 时钟 = PCLK/4	-	8.5	-	f_{PCLK} 周期
$t_{latr}^{(2)}$	触发器转换延迟	$f_{ADC} = f_{PCLK}/2 = 14$ MHz	0.196			μs
		$f_{ADC} = f_{PCLK}/2$	5.5			$1/f_{PCLK}$
		$f_{ADC} = f_{PCLK}/4 = 12$ MHz	0.219			μs
		$f_{ADC} = f_{PCLK}/4$	10.5			$1/f_{PCLK}$
		$f_{ADC} = f_{HSI14} = 14$ MHz	0.188	-	0.259	μs
抖动 _{ADC}	触发转换的 ADC 抖动	$f_{ADC} = f_{HSI14}$	-	1	-	$1/f_{HSI14}$
$t_s^{(2)}$	采样时间	$f_{ADC} = 14$ MHz	0.107	-	17.1	μs
			1.5	-	239.5	$1/f_{ADC}$
$t_{STAB}^{(2)}$	上电时间		0	0	1	μs
$t_{CONV}^{(2)}$	总转换时间 (包括采样时间)	$f_{ADC} = 14$ MHz	1	-	18	μs
			14 到 252 (采样时间 t_s + 逐次趋近 12.5)			$1/f_{ADC}$

- 在转换采样值的期间 (12.5 x ADC 时钟周期), 应考虑 I_{DDA} 上 100 μA 及 I_{DD} 上 60 μA 的额外消耗。
- 由设计保证, 未经生产测试。

公式 1: R_{AIN} 最大值公式

$$R_{AIN} < \frac{t_s}{f_{ADC} \times C_{ADC} \times \ln(2^{N+2})} - R_{ADC}$$

上面的公式 (公式 1) 用于确定使误差低于 1/4 LSB 的最大外部阻抗。其中 $N = 12$ (表示 12 位分辨率)。

表 51. $f_{ADC} = 14$ MHz 时的 R_{AIN} 最大值

T_s (周期)	t_s (μs)	R_{AIN} 最大值 ($k\Omega$) ⁽¹⁾
1.5	0.11	0.4
7.5	0.54	5.9
13.5	0.96	11.4
28.5	2.04	25.2
41.5	2.96	37.2
55.5	3.96	50

表 51. $f_{ADC} = 14 \text{ MHz}$ 时的 R_{AIN} 最大值 (续)

T_s (周期)	t_s (μs)	R_{AIN} 最大值 ($k\Omega$) ⁽¹⁾
71.5	5.11	NA
239.5	17.1	NA

1. 由设计保证, 未经生产测试。

表 52. ADC 精度⁽¹⁾⁽²⁾⁽³⁾

符号	参数	测试条件	典型值	最大值 ⁽⁴⁾	单位
ET	总未调整误差	$f_{PCLK} = 48 \text{ MHz}$, $f_{ADC} = 14 \text{ MHz}$, $R_{AIN} < 10 \text{ k}\Omega$ $V_{DDA} = 3 \text{ V}$ 到 3.6 V $T_A = 25 \text{ }^\circ\text{C}$	± 1.3	± 2	LSB
EO	偏移误差		± 1	± 1.5	
EG	增益误差		± 0.5	± 1.5	
ED	微分线性误差		± 0.7	± 1	
EL	积分线性误差		± 0.8	± 1.5	
ET	总未调整误差	$f_{PCLK} = 48 \text{ MHz}$, $f_{ADC} = 14 \text{ MHz}$, $R_{AIN} < 10 \text{ k}\Omega$ $V_{DDA} = 2.7 \text{ V}$ 到 3.6 V $T_A = -40$ 到 $105 \text{ }^\circ\text{C}$	± 3.3	± 4	LSB
EO	偏移误差		± 1.9	± 2.8	
EG	增益误差		± 2.8	± 3	
ED	微分线性误差		± 0.7	± 1.3	
EL	积分线性误差		± 1.2	± 1.7	
ET	总未调整误差	$f_{PCLK} = 48 \text{ MHz}$, $f_{ADC} = 14 \text{ MHz}$, $R_{AIN} < 10 \text{ k}\Omega$ $V_{DDA} = 2.4 \text{ V}$ 到 3.6 V $T_A = 25 \text{ }^\circ\text{C}$	± 3.3	± 4	LSB
EO	偏移误差		± 1.9	± 2.8	
EG	增益误差		± 2.8	± 3	
ED	微分线性误差		± 0.7	± 1.3	
EL	积分线性误差		± 1.2	± 1.7	

1. ADC 直流精度值在执行内部校准后测得。

2. ADC 精度与反向注入电流: 应避免在任何标准 (非强健) 的模拟输入引脚上注入反向电流, 这样做会显著降低另一个模拟输入上正在进行的转换作业的精度。建议在可能注入反向电流的标准模拟引脚上增加一个肖特基二极管 (引脚与地之间)。只要正向注入电流处于第 6.3.14 章节中为 $I_{INJ(PIN)}$ 和 $\Sigma I_{INJ(PIN)}$ 指定的限值范围内, 就不会影响 ADC 精度。

3. 在受限的 V_{DDA} 、频率和温度范围内可达到更佳的性能。

4. 数据基于特征结果, 未经生产测试。

图 23. ADC 精度特性

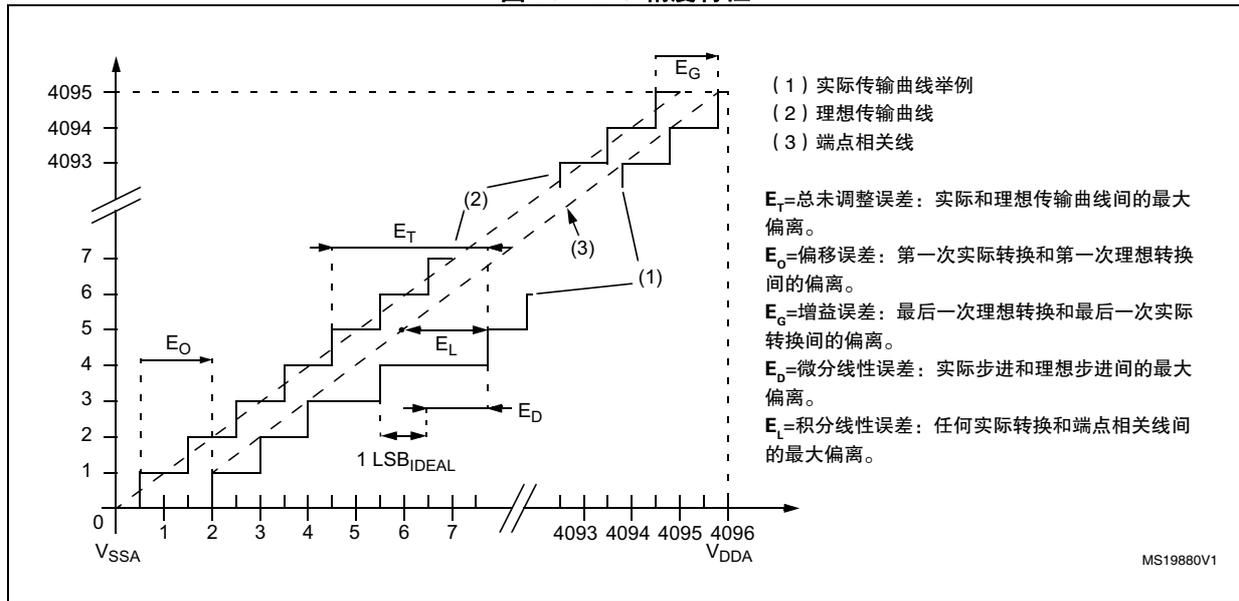
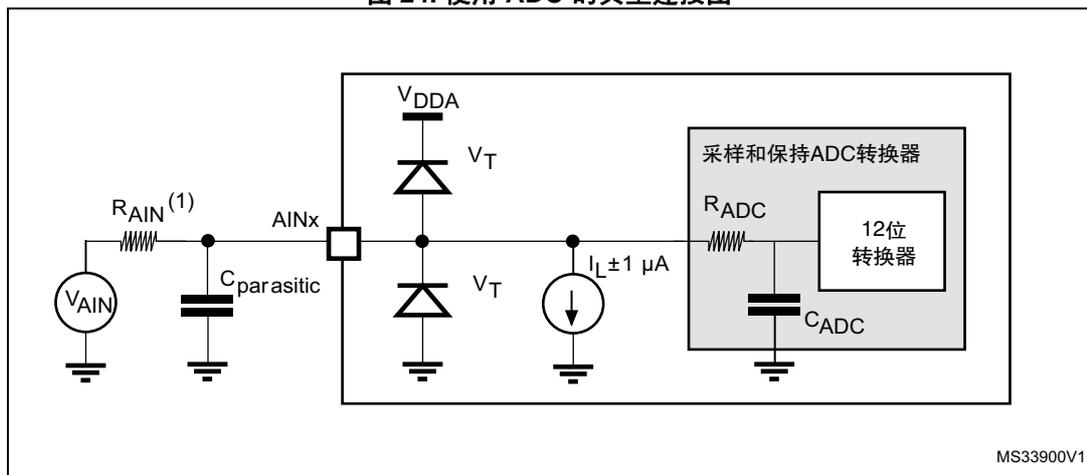


图 24. 使用 ADC 的典型连接图



1. 有关 R_{AIN} 、 R_{ADC} 和 C_{ADC} 值的信息，请参见表 50: ADC 特性。
2. $C_{parasitic}$ 表示 PCB 电容（取决于焊接和 PCB 布线质量）以及焊盘电容（约 7 pF）。 $C_{parasitic}$ 值较高会导致转换精度降低。要解决这一问题，应减小 f_{ADC} 。

通用 PCB 设计准则

应如图 11: 电源方案中所示执行电源去耦。10 nF 的电容器应为陶瓷型（高质量），应与芯片尽可能靠近放置。

6.3.17 温度传感器特性

表 53. 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
$T_L^{(1)}$	V_{SENSE} 相对于温度的线性度	-	± 1	± 2	$^{\circ}\text{C}$
Avg_Slope ⁽¹⁾	平均斜率	4.0	4.3	4.6	mV/ $^{\circ}\text{C}$
V_{30}	30 $^{\circ}\text{C}$ (± 5 $^{\circ}\text{C}$) 时的电压 ⁽²⁾	1.34	1.43	1.52	V
$t_{\text{START}}^{(1)}$	启动时间	4	-	10	μs
$t_{\text{S_temp}}^{(1)}$	读取温度时的 ADC 采样时间	4	-	-	μs

1. 由设计保证，未经生产测试。
2. 在 $V_{\text{DDA}} = 3.3\text{V} \pm 10\text{mV}$ 测量。 V_{30} ADC 转换结果存储于 TS_CAL1 字节中。请参见表 3: 温度传感器校准值。

6.3.18 V_{BAT} 监控特性

表 54. V_{BAT} 监控特性

符号	参数	最小值	典型值	最大值	单位
R	V_{BAT} 的电阻桥	-	50	-	k Ω
Q	V_{BAT} 测量的比值	-	2	-	
$\text{Er}^{(1)}$	Q 的误差	-1	-	+1	%
$t_{\text{S_vbat}}^{(1)}$	读取 V_{BAT} 时的 ADC 采样时间	4	-	-	μs

1. 由设计保证，未经生产测试。

6.3.19 定时器特性

下表中给出的参数由设计保证。

有关输入 / 输出复用功能特性（输出比较、输入捕捉、外部时钟、PWM 输出）的详细信息，请参见第 6.3.14 章节: I/O 端口特性。

表 55. TIMx 特性

符号	参数	条件	最小值	最大值	单位
$t_{\text{res(TIM)}}$	定时器分辨率时间		1	-	t_{TIMxCLK}
		$f_{\text{TIMxCLK}} = 48\text{ MHz}$	20.8	-	ns
f_{EXT}	CH1 到 CH4 上的定时器外部时钟频率		0	$f_{\text{TIMxCLK}}/2$	MHz
		$f_{\text{TIMxCLK}} = 48\text{ MHz}$	0	24	MHz
Res_{TIM}	定时器分辨率	TIMx (除了 TIM2)	-	16	位
		TIM2	-	32	
t_{COUNTER}	16 位计数器时钟周期		1	65536	t_{TIMxCLK}
		$f_{\text{TIMxCLK}} = 48\text{ MHz}$	0.0208	1365	μs

表 55. TIMx 特性 (续)

符号	参数	条件	最小值	最大值	单位
t _{MAX_COUNT}	32 位计数器的最大可能计数		-	65536 × 65536	t _{TIMxCLK}
		f _{TIMxCLK} = 48 MHz	-	89.48	s

表 56. 40 kHz (LSI) 频率条件下 IWDG 最小 / 最大超时周期⁽¹⁾

预分频器 (Prescaler divider)	PR[2:0] 位	最短超时 RL[11:0]= 0x000	最长超时 RL[11:0]= 0xFFFF	单位
/4	0	0.1	409.6	ms
/8	1	0.2	819.2	
/16	2	0.4	1638.4	
/32	3	0.8	3276.8	
/64	4	1.6	6553.6	
/128	5	3.2	13107.2	
/256	6 或 7	6.4	26214.4	

1. 这些时间均针对 40 kHz 时钟给出。实际上，MCU 内部的 RC 频率会在 30 到 60kHz 之间变化。此外，即使 RC 振荡器的频率是精确的，确切的时序仍然依赖于 APB 接口时钟与 RC 振荡器时钟之间的相位差，因此总会有一个完整的 RC 周期是不确定的。

表 57. 48 MHz (PCLK) 时的 WWDG 最小 / 最大超时值

预分频器	WDGTB	最小超时值	最大超时值	单位
1	0	0.0853	5.4613	ms
2	1	0.1706	10.9226	
4	2	0.3413	21.8453	
8	3	0.6826	43.6906	

6.3.20 通信接口

I²C 接口特性

I2C 接口满足 I²C 总线规范的时序要求，以及 03 版用户手册的：

- 标准模式 (Sm)：比特率最高 100 kbit/s
- 快速模式 (Fm)：比特率最高 400 kbit/s
- 极速模式 (Fm+)：比特率最高 1 Mbit/s。

当 I2C 外设配置正确时，I2C 时序要求由设计保证（见参考手册）。

SDA 和 SCL I/O 要求的满足有以下限制：SDA 和 SCL I/O 引脚不是“真正的”开漏。配置为开漏引脚时，I/O 引脚与 V_{DDIOx} 之间连接的 PMOS 将被禁止，但仍存在。仅 FTf I/O 引脚支持 Fm+ 低电平输出电流最大需求。请参考 [第 6.3.14 章节：I/O 端口特性](#) 以获取 I2C I/O 特性。

所有 I2C SDA 和 SCL I/O 都内置有模拟滤波器。请参考下表的模拟滤波器特性：

表 58. I2C 模拟滤波器特性⁽¹⁾

符号	参数	最小值	最大值	单位
t_{AF}	模拟滤波器抑制的最大尖峰脉宽	50 ⁽²⁾	260 ⁽³⁾	ns

1. 由设计保证，未经生产测试。
2. 宽度低于 $t_{AF(min)}$ 的尖峰被过滤掉。
3. 宽度高于 $t_{AF(max)}$ 的尖峰不被过滤。

SPI/I²S 特性

除非特别说明，否则表 59 中给出的有关 SPI 的参数或表 60 中有关 I²S 的参数是在表 18: 通用工作条件中汇总的环境温度、 f_{PCLKx} 频率和电源电压条件下测试得出的。

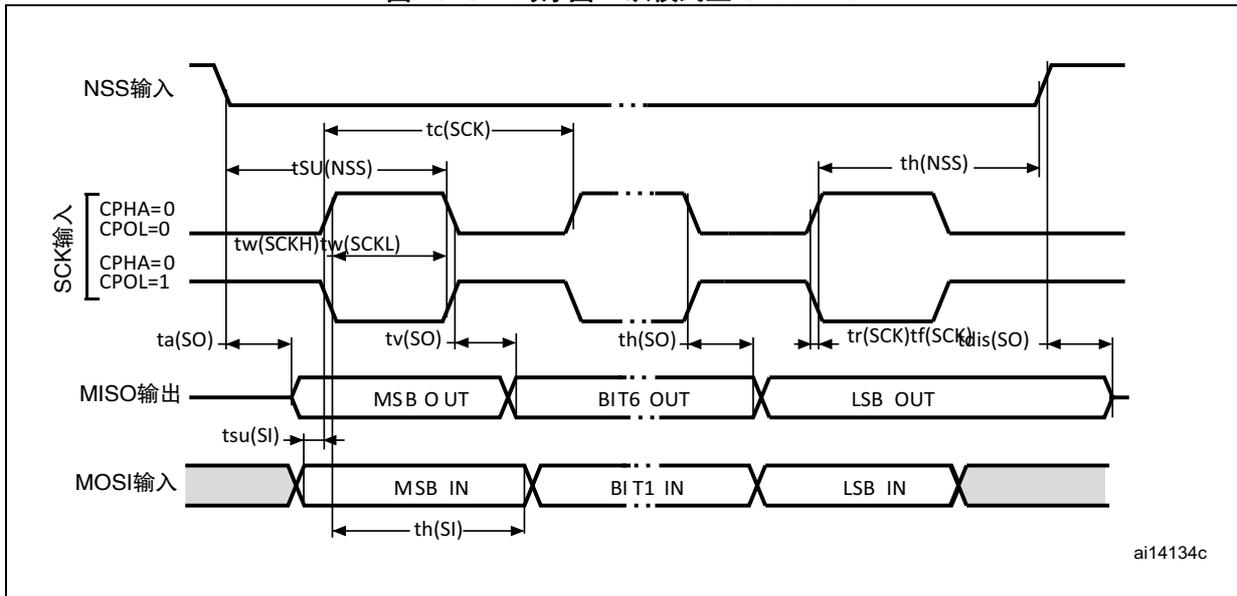
有关输入 / 输出复用功能特性（SPI 的 NSS、SCK、MOSI、MISO 和 I²S 的 WS、CK、SD）的详细信息，请参见第 6.3.14 章节：I/O 端口特性。

表 59. SPI 特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位	
f_{SCK} $1/t_{c(SCK)}$	SPI 时钟频率	主模式	-	18	MHz	
		从模式	-	18		
$t_{r(SCK)}$ $t_{f(SCK)}$	SPI 时钟上升和下降时间	容性负载: C = 15 pF	-	6	ns	
$t_{su(NSS)}$	NSS 建立时间	从模式	4Tpclk	-	ns	
$t_{h(NSS)}$	NSS 保持时间	从模式	2Tpclk + 10	-		
$t_{w(SCKH)}$ $t_{w(SCKL)}$	SCK 高电平和低电平时间	主模式, $f_{PCLK} = 36$ MHz, 预分频系数 = 4	Tpclk/2 - 2	Tpclk/2 + 1		
$t_{su(MI)}$ $t_{su(SI)}$	数据输入建立时间	主模式	4	-		
		从模式	5	-		
$t_{h(MI)}$ $t_{h(SI)}$	数据输入保持时间	主模式	4	-		
		从模式	5	-		
$t_{a(SO)}^{(2)}$	数据输出访问时间	从模式, $f_{PCLK} = 20$ MHz	0	3Tpclk		
$t_{dis(SO)}^{(3)}$	数据输出禁止时间	从模式	0	18		
$t_{v(SO)}$	数据输出有效时间	从模式 (使能边沿之后)	-	22.5		
$t_{v(MO)}$	数据输出有效时间	主模式 (使能边沿之后)	-	6		
$t_{h(SO)}$ $t_{h(MO)}$	数据输出保持时间	从模式 (使能边沿之后)	11.5	-		
		主模式 (使能边沿之后)	2	-		
DuCy(SCK)	SPI 从输入时钟占空比	从模式	25	75		%

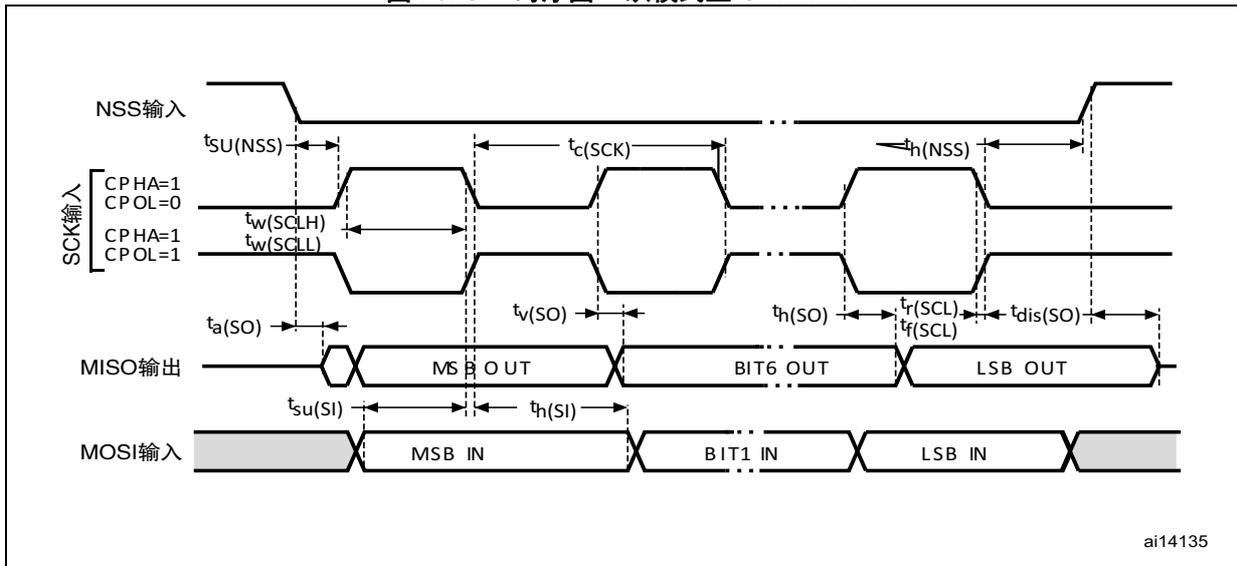
1. 数据基于特征结果，未经生产测试。
2. 最短时间是指驱动输出所需的最短时间，最长时间是指数据变为有效所需的最长时间。
3. 最短时间是指输出变为无效所需的最短时间，最长时间是指将数据置为高阻态 (Hi-Z) 所需的最长时间。

图 25. SPI 时序图 – 从模式且 CPHA = 0



ai14134c

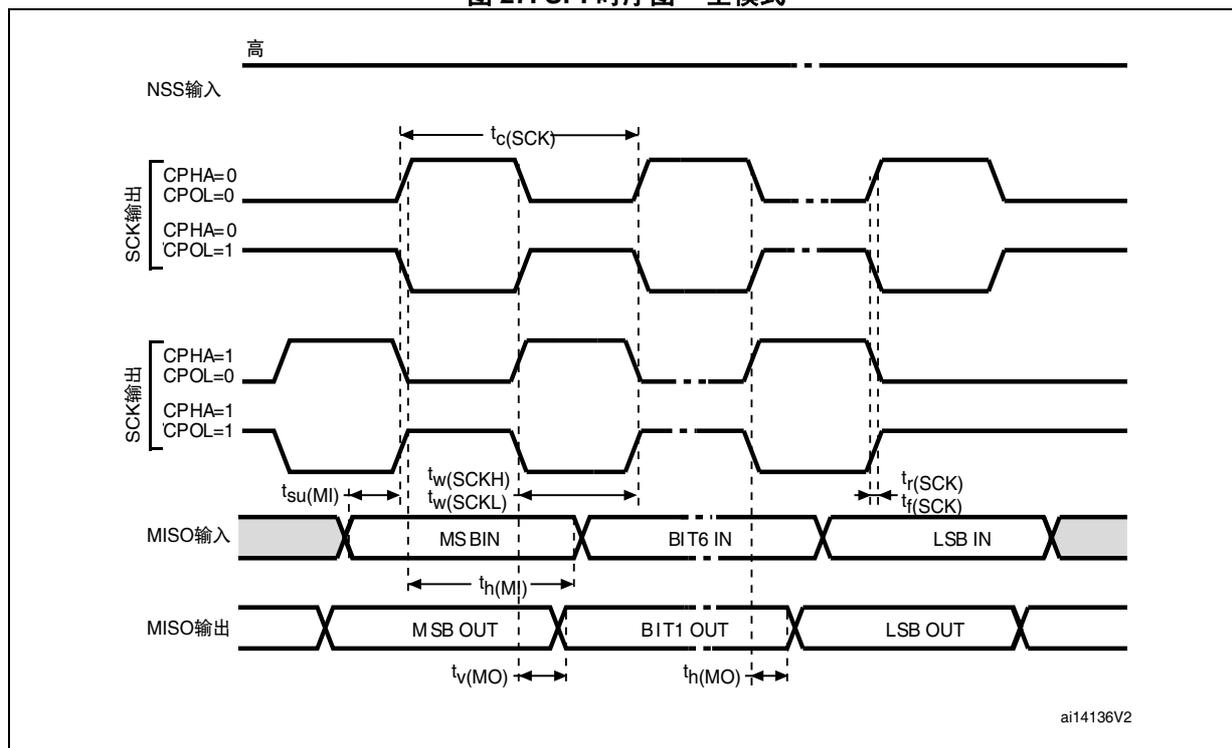
图 26. SPI 时序图 – 从模式且 CPHA = 1



ai14135

1. 在 CMOS 电平为 $0.3 V_{DD}$ 和 $0.7 V_{DD}$ 时完成测量。

图 27. SPI 时序图 – 主模式



1. 在 CMOS 电平为 0.3 V_{DD} 和 0.7 V_{DD} 时完成测量。

表 60. I²S 特性⁽¹⁾

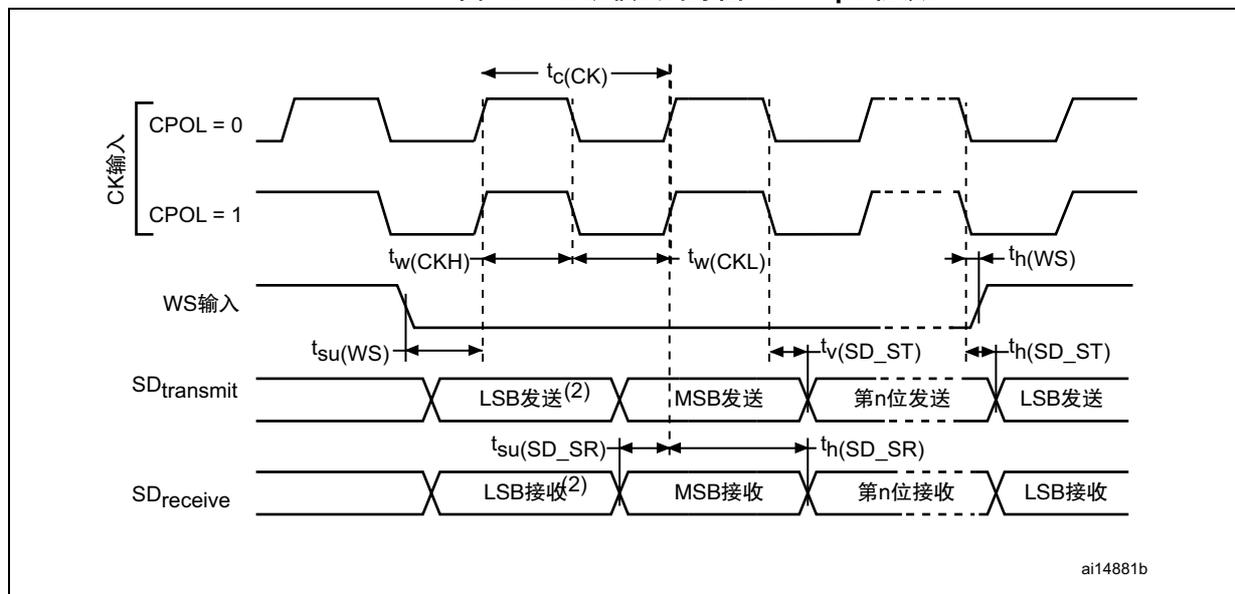
符号	参数	条件	最小值	最大值	单位
f_{CK} $1/t_{c(CK)}$	I ² S 时钟频率	主模式 (数据: 16 位, 音频频率 = 48 kHz)	1.597	1.601	MHz
		从模式	0	6.5	
$t_r(CK)$	I ² S 时钟上升时间	容性负载 $C_L = 15$ pF	-	10	ns
$t_f(CK)$	I ² S 时钟下降时间		-	12	
$t_w(CKH)$	I2S 时钟高电平时间	主模式, $f_{PCLK} = 16$ MHz, 音频频率 = 48 kHz	306	-	
$t_w(CKL)$	I2S 时钟低电平时间		312	-	
$t_v(WS)$	WS 有效时间	主模式	2	-	
$t_h(WS)$	WS 保持时间	主模式	2	-	
$t_{su}(WS)$	WS 建立时间	从模式	7	-	
$t_h(WS)$	WS 保持时间	从模式	0	-	
DuCy(SCK)	I2S 从输入时钟占空比	从模式	25	75	

表 60. I²S 特性⁽¹⁾ (续)

符号	参数	条件	最小值	最大值	单位
$t_{su}(SD_MR)$	数据输入建立时间	主接收器	6	-	ns
$t_{su}(SD_SR)$	数据输入建立时间	从接收器	2	-	
$t_h(SD_MR)^{(2)}$	数据输入保持时间	主接收器	4	-	
$t_h(SD_SR)^{(2)}$		从接收器	0.5	-	
$t_v(SD_ST)^{(2)}$	数据输出有效时间	从发送器 (使能边沿之后)	-	20	
$t_h(SD_ST)$	数据输出保持时间	从发送器 (使能边沿之后)	13	-	
$t_v(SD_MT)^{(2)}$	数据输出有效时间	主发送器 (使能边沿之后)	-	4	
$t_h(SD_MT)$	数据输出保持时间	主发送器 (使能边沿之后)	0	-	

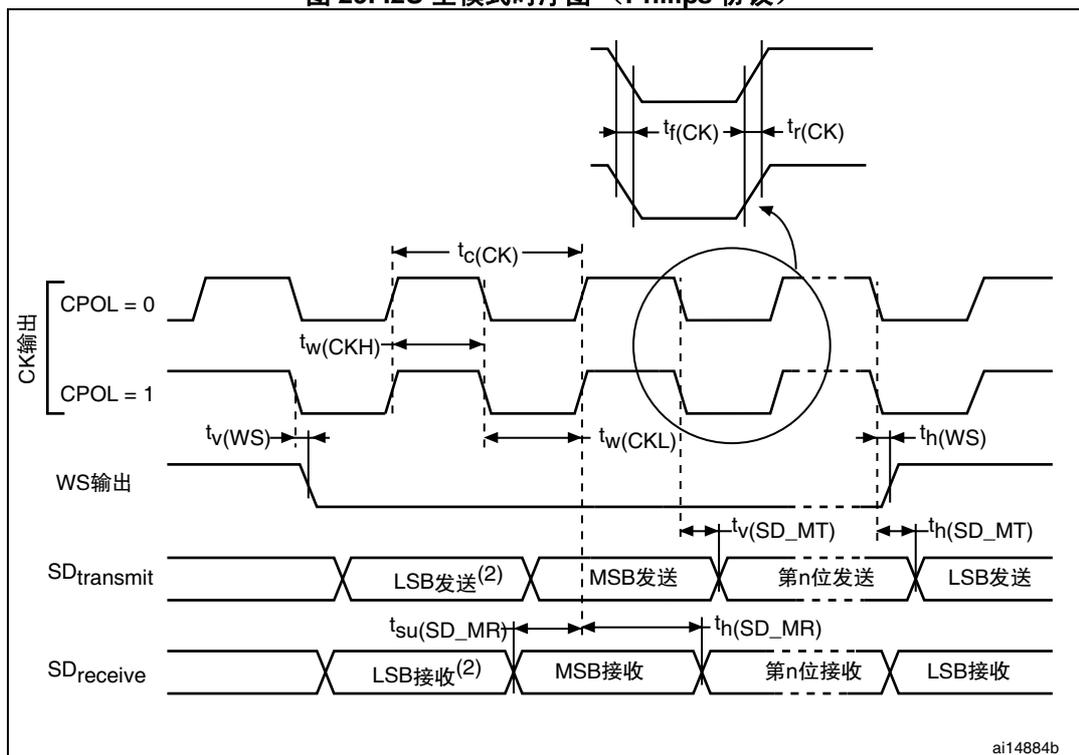
1. 数据通过设计仿真和 / 或特性评估确定, 未经生产测试。
2. 取决于 f_{PCLK} 。例如, 如果 $f_{PCLK} = 8 \text{ MHz}$, 则 $T_{PCLK} = 1/f_{PCLK} = 125 \text{ ns}$ 。

图 28. I2S 从模式时序图 (Philips 协议)



1. 在 CMOS 电平为 $0.3 \times V_{DDIOx}$ 和 $0.7 \times V_{DDIOx}$ 时完成测量。
2. 前一发送字节的 LSB 发送 / 接收。在首字节前不发送任何 LSB 发送 / 接收。

图 29. I2S 主模式时序图 (Philips 协议)



ai14884b

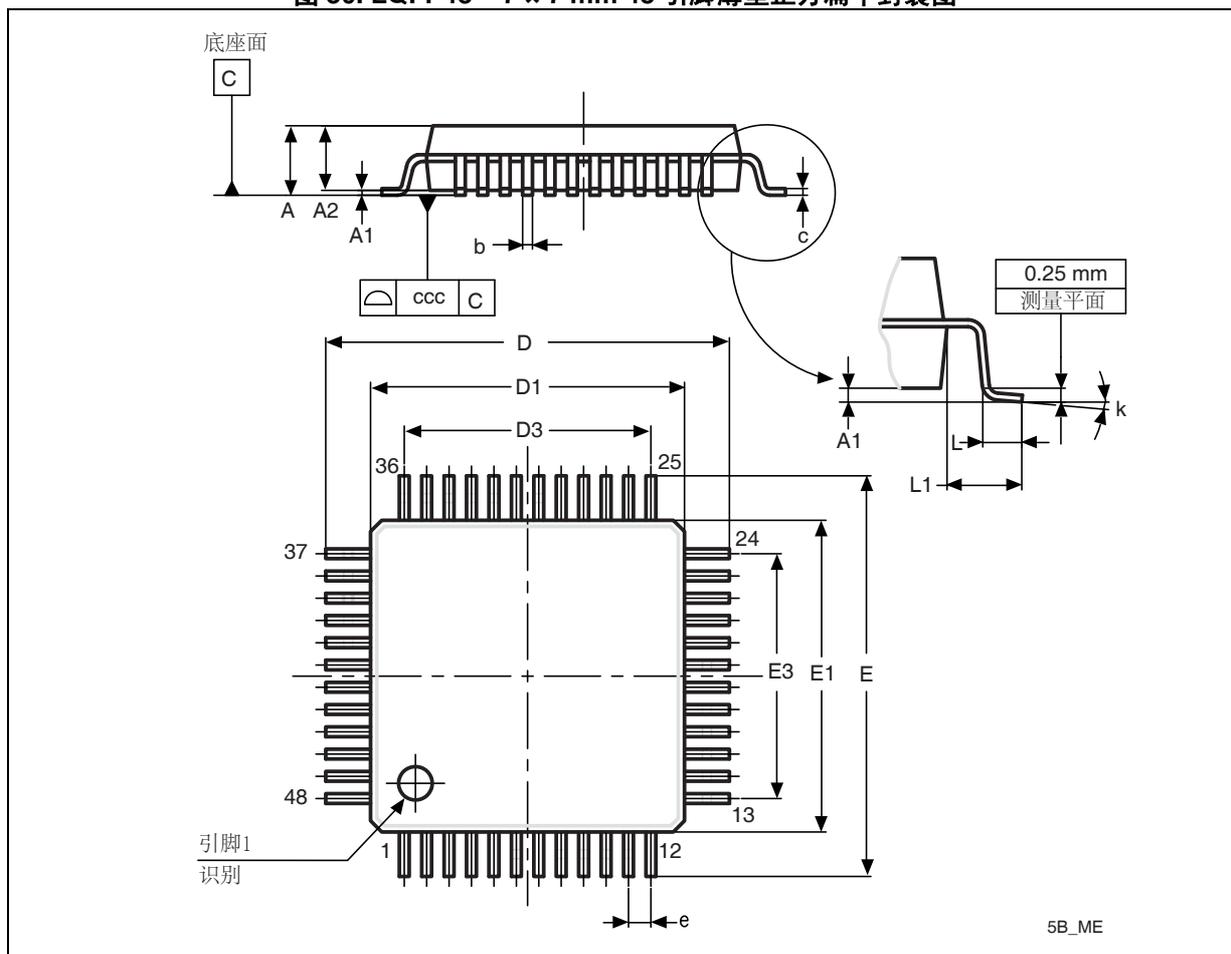
1. 数据基于特征结果，未经生产测试。
2. 前一发送字节的 LSB 发送 / 接收。在首字节前不发送任何 LSB 发送 / 接收。

7 封装特性

7.1 封装机械数据

为满足环境要求，意法半导体为这些器件提供了不同等级的 ECOPACK[®] 封装，具体取决于它们的环保合规等级。ECOPACK[®] 的规格、等级定义和产品状态可在 www.st.com 上查询。ECOPACK[®] 是意法半导体的商标。

图 30. LQFP48 – 7 × 7 mm 48 引脚薄型正方扁平封装图



1. 图纸未按比例绘制。

表 61. LQFP48 – 7 × 7 mm, 48 引脚薄型正方扁平封装机械数据

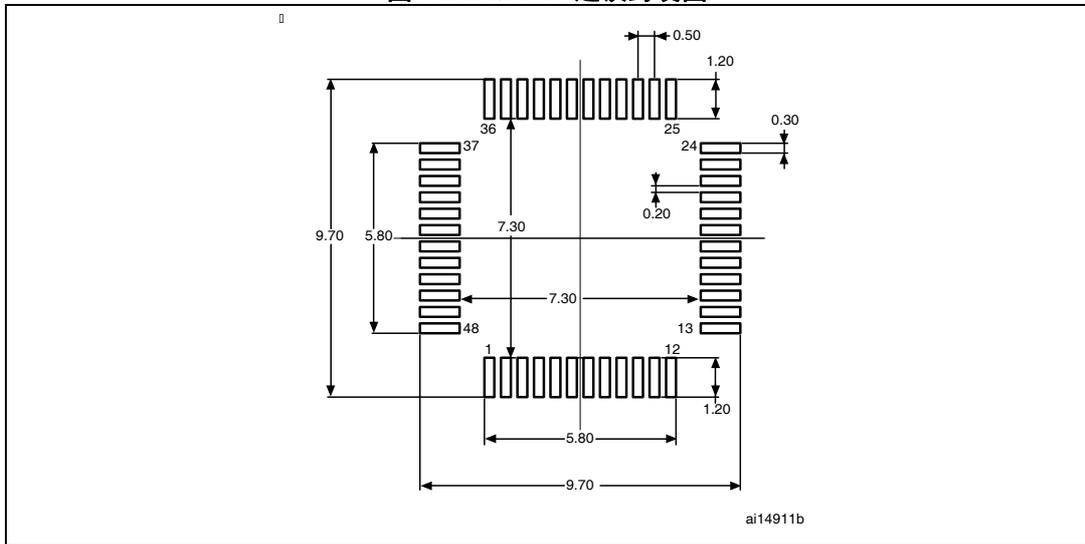
符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
A			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
c	0.090		0.200	0.0035		0.0079
D	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3		5.500			0.2165	
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835

表 61. LQFP48 – 7 × 7 mm, 48 引脚薄型正方扁平封装机械数据 (续)

符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
E3		5.500			0.2165	
e		0.500			0.0197	
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
k	0°	3.5°	7°	0°	3.5°	7°
ccc		0.080			0.0031	

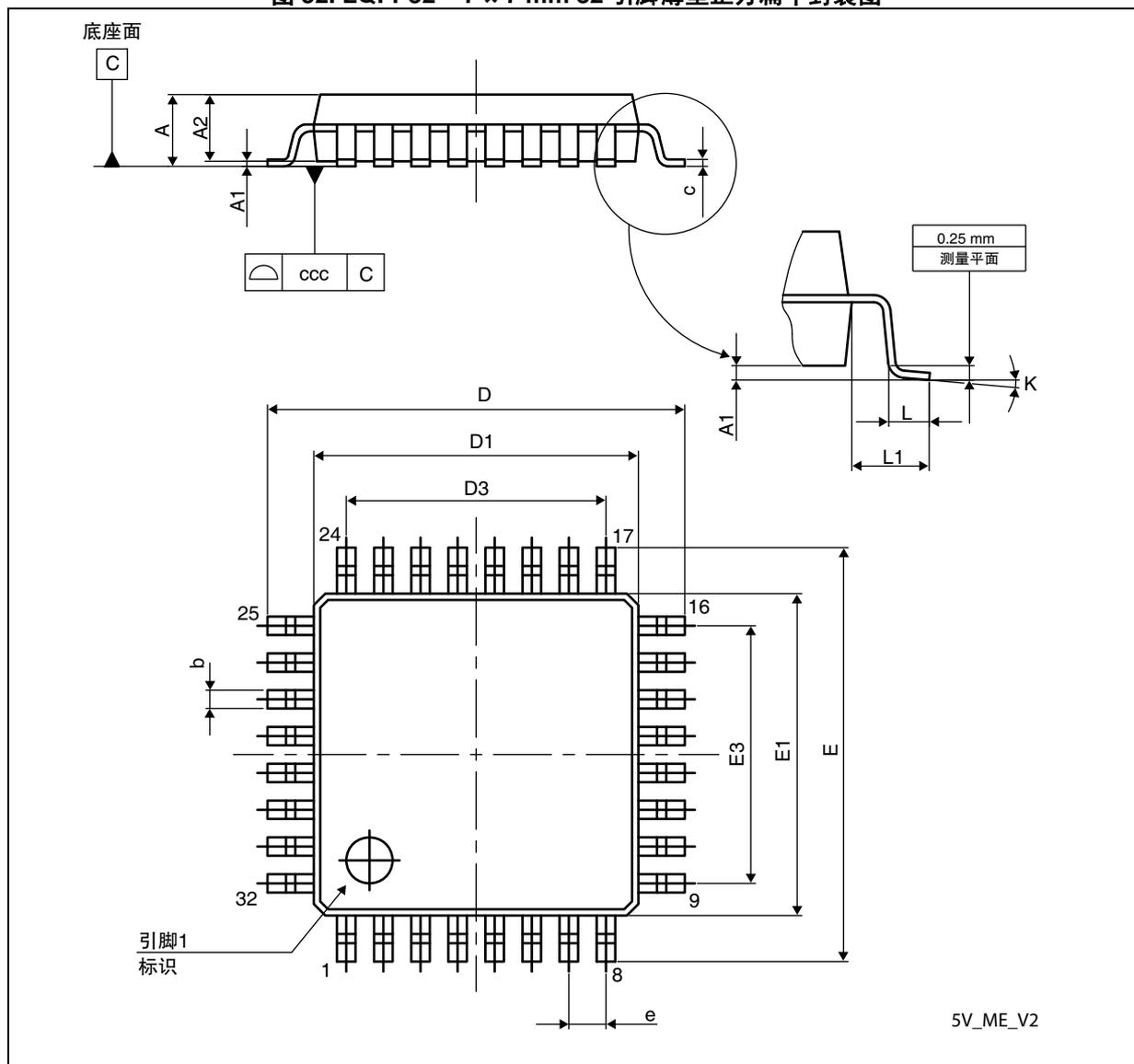
1. 英寸值由毫米值换算而来，四舍五入至 4 位小数。

图 31. LQFP48 建议封装图



1. 图纸未按比例绘制。
2. 尺寸单位为毫米。

图 32. LQFP32 – 7 × 7 mm 32 引脚薄型正方扁平封装图



1. 图纸未按比例绘制。

表 62. LQFP32 – 7 × 7 mm 32 引脚薄型正方扁平封装机械数据

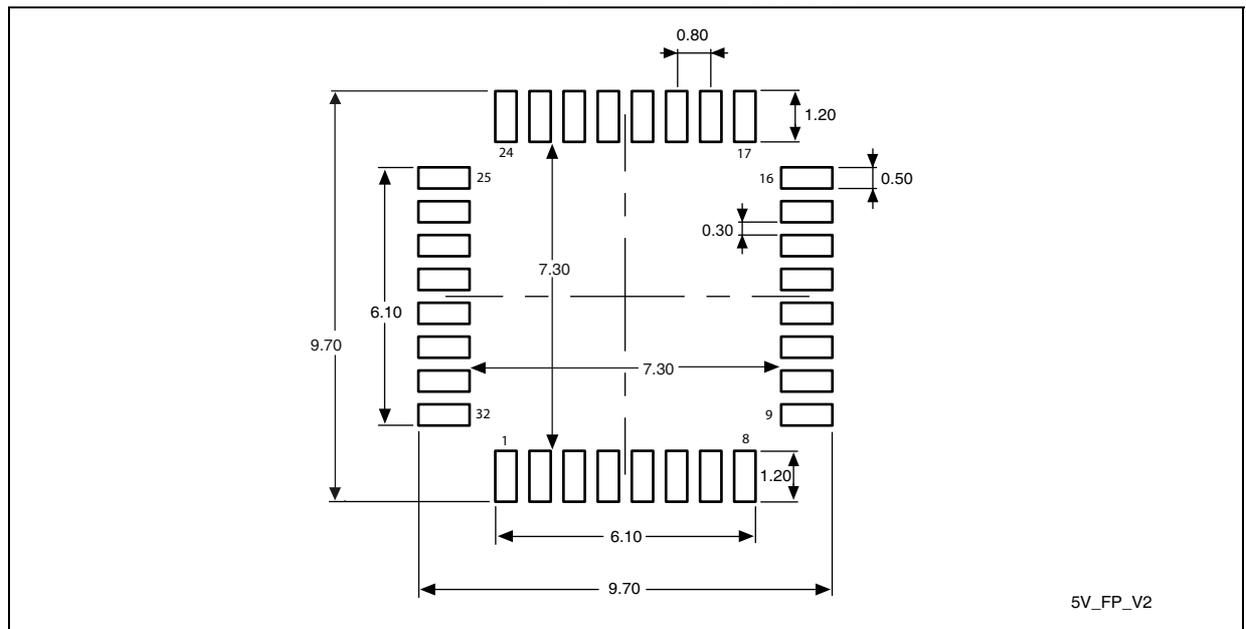
符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
A	-	-	1.600	-	-	0.0630
A1	0.050	-	0.150	0.0020	-	0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.300	0.370	0.450	0.0118	0.0146	0.0177
c	0.090	-	0.200	0.0035	-	0.0079
D	8.800	9.000	9.200	0.3465	0.3543	0.3622

表 62. LQFP32 – 7 × 7 mm 32 引脚薄型正方扁平封装机械数据（续）

符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3	-	5.600	-	-	0.2205	-
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3	-	5.600	-	-	0.2205	-
e	-	0.800	-	-	0.0315	-
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1	-	1.000	-	-	0.0394	-
k	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
ccc	-	-	0.100	-	-	0.0039

1. 英寸值由毫米值换算而来，四舍五入至 4 位小数。

图 33. LQFP32 建议封装图

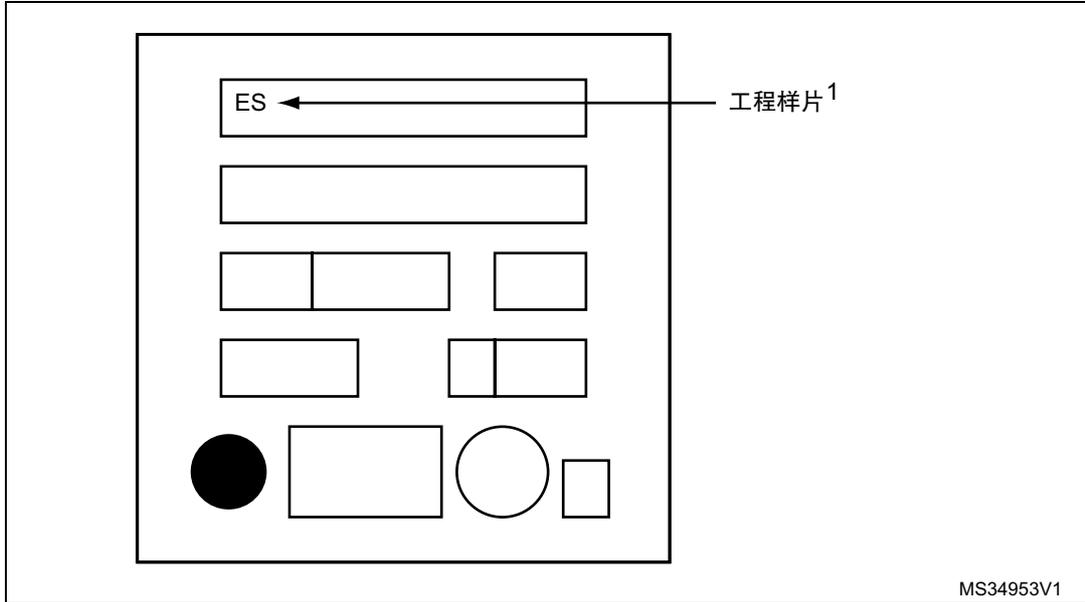


1. 图纸未按比例绘制。
2. 尺寸单位为毫米。

LQFP32 的工程样片标记

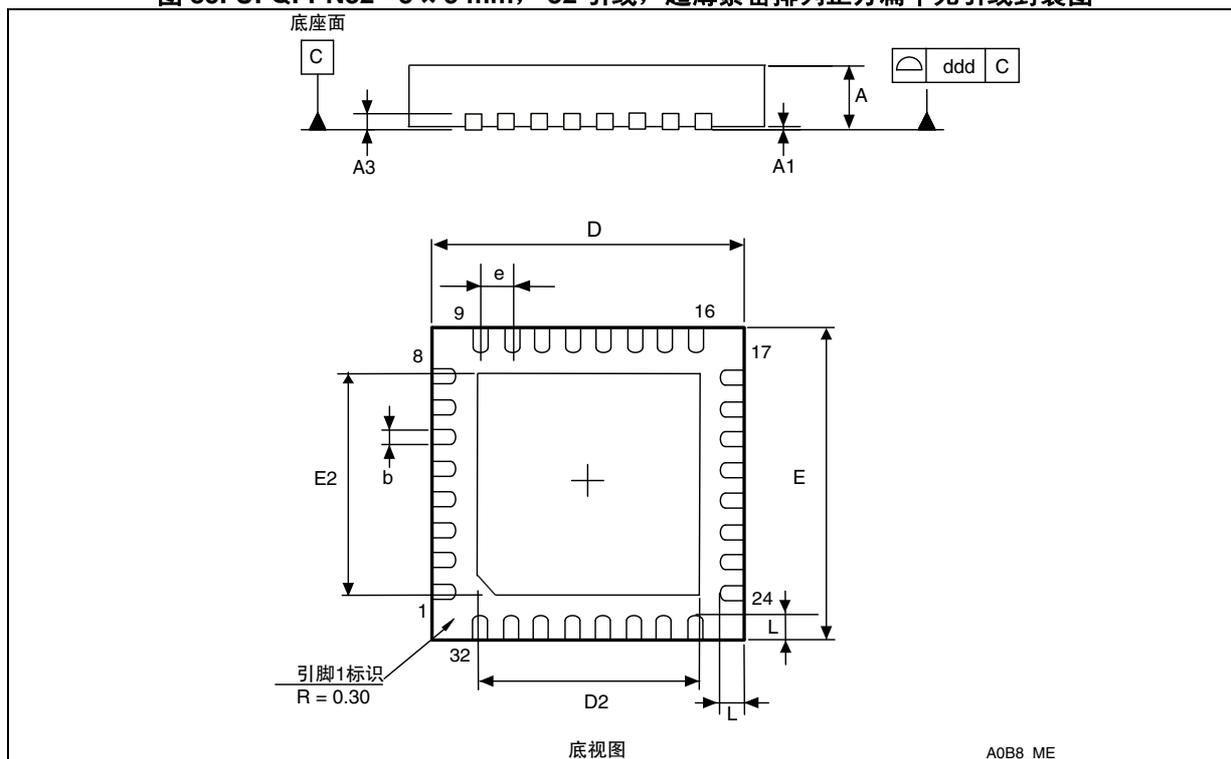
下图显示了 LQFP32 封装的工程样片标记。仅显示了包含工程样片标记的信息字段。

图 34. LQFP32 封装顶视图



1. 标为 "ES" 的样本为 "工程样片": 即, 它们的目的是发给客户做电气兼容性评估, 可能用于由 ST 专门书面授权的客户开始品质检测。在任何情况下, ST 都不负责客户的生产使用。仅当 ST 已书面授权客户的品质检测时, 工程样片才可用于可靠性品质检测试验。

图 35. UFQFPN32 - 5 × 5 mm， 32 引线， 超薄紧密排列正方扁平无引线封装图



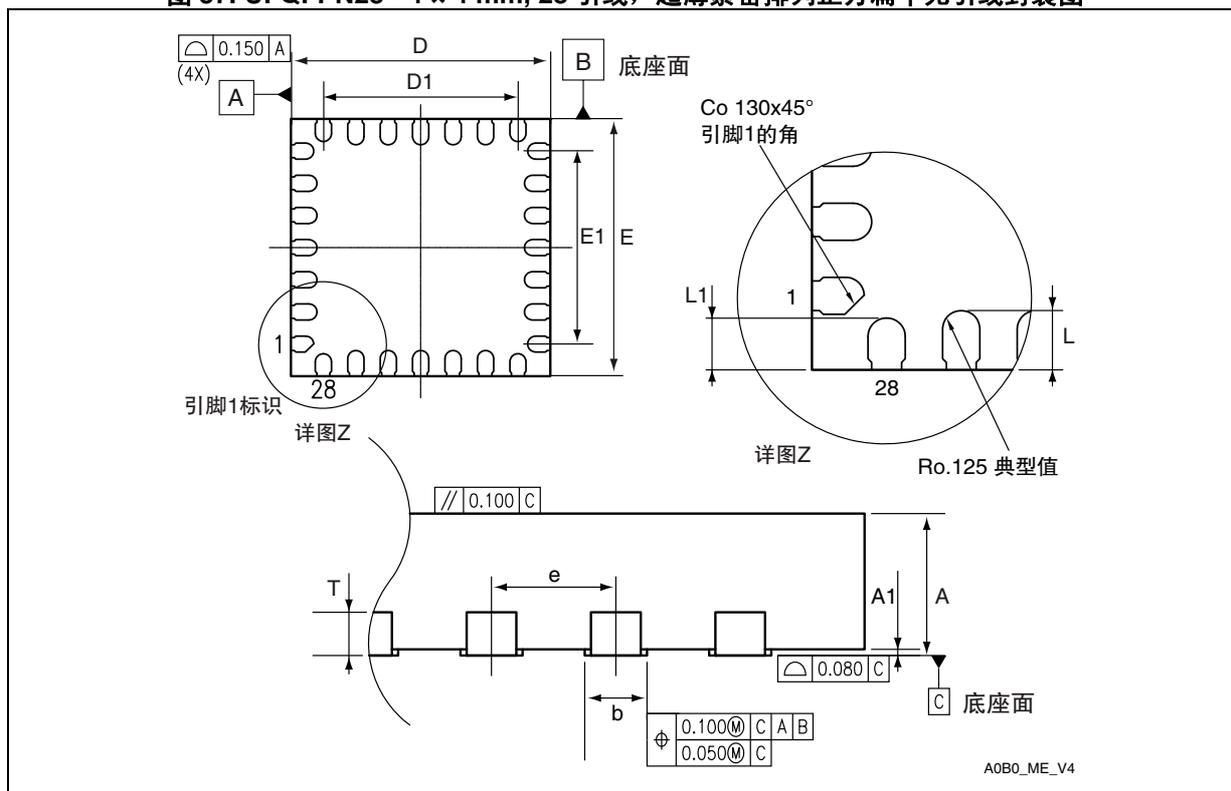
1. 图纸未按比例绘制。
2. 所有引线 / 焊盘还应焊至 PCB，以提高引线 / 焊盘的焊接熔点寿命。
3. 在 UFQFPN 封装的下方，有一个裸露的晶片焊盘。此焊盘用于器件接地，必须连接。它在 [表 11: 引脚定义](#) 中标为引脚 0。

表 63. UFQFPN32 - 5 × 5 mm， 32 引线， 超薄紧密排列正方扁平无引线封装
机械数据

尺寸	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
A	0.5	0.55	0.6	0.0197	0.0217	0.0236
A1	0.00	0.02	0.05	0	0.0008	0.0020
A3		0.152			0.006	
b	0.18	0.23	0.28	0.0071	0.0091	0.0110
D	4.90	5.00	5.10	0.1929	0.1969	0.2008
D2		3.50			0.1378	
E	4.90	5.00	5.10	0.1929	0.1969	0.2008
E2	3.40	3.50	3.60	0.1339	0.1378	0.1417
e		0.500			0.0197	
L	0.30	0.40	0.50	0.0118	0.0157	0.0197
ddd		0.08			0.0031	

1. 英寸值由毫米值换算而来，四舍五入至 4 位小数。

图 37. UFQFPN28 - 4 × 4 mm, 28 引线, 超薄紧密排列正方扁平无引线封装图



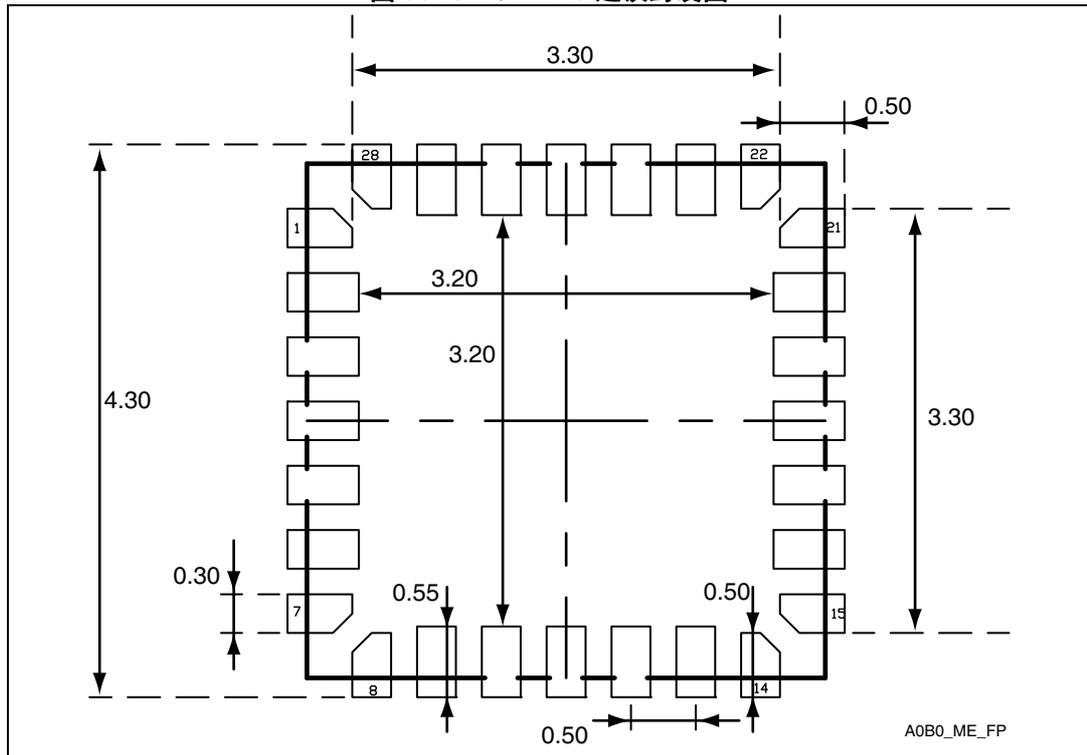
1. 图纸未按比例绘制。
2. 尺寸单位为毫米。
3. 所有引线 / 焊盘还应焊至 PCB，以提高引线 / 焊盘的焊接熔点寿命。

表 64. UFQFPN28 - 4 × 4 mm, 28 引线, 超薄紧密排列正方扁平无引线封装机械数据

符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
A	0.5	0.55	0.6	0.0197	0.0217	0.0236
A1	-0.05	0	0.05	-0.002	0	0.002
D	3.9	4	4.1	0.1535	0.1575	0.1614
D1	2.9	3	3.1	0.1142	0.1181	0.122
E	3.9	4	4.1	0.1535	0.1575	0.1614
E1	2.9	3	3.1	0.1142	0.1181	0.122
L	0.3	0.4	0.5	0.0118	0.0157	0.0197
L1	0.25	0.35	0.45	0.0098	0.0138	0.0177
T		0.152			0.006	
b	0.2	0.25	0.3	0.0079	0.0098	0.0118
e		0.5			0.0197	

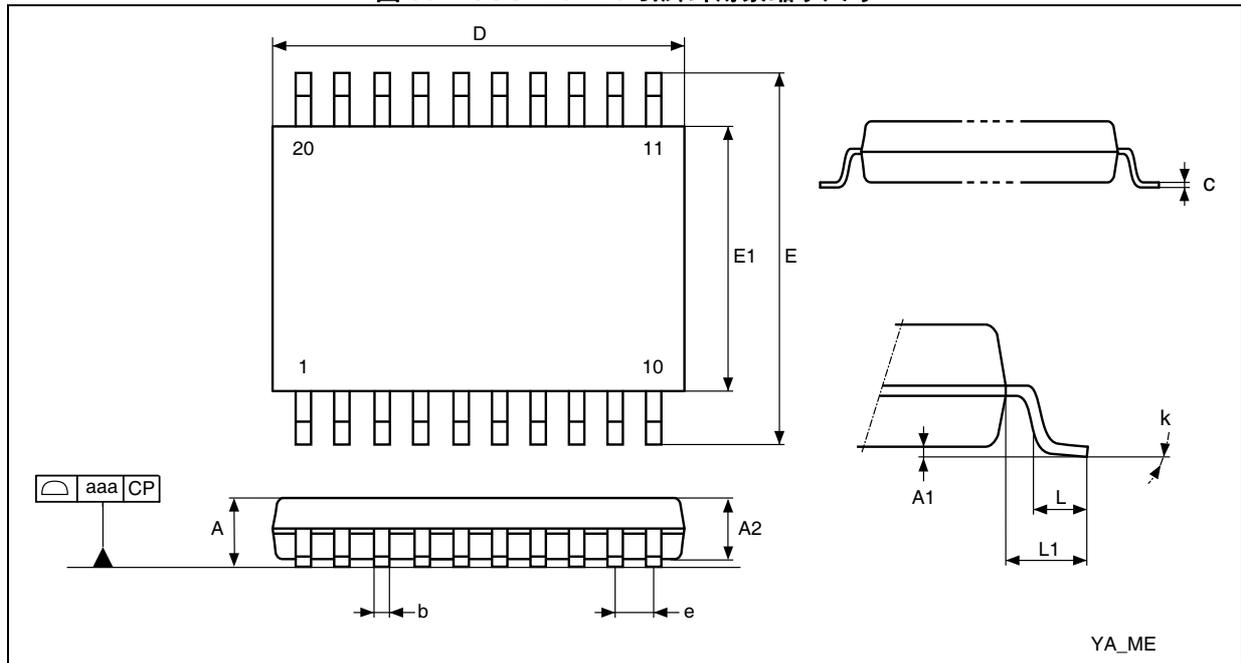
1. 英寸值由毫米值换算而来，四舍五入至 4 位小数。

图 38. UFQFPN28 建议封装图



- 1. 尺寸单位为毫米
- 2. 所有引线 / 焊盘还应焊至 PCB，以提高引线 / 焊盘的焊接熔点寿命。

图 39. TSSOP20 - 20 引脚纤薄紧缩小尺寸



1. 图纸未按比例绘制。

表 65. TSSOP20 – 20 引脚纤薄紧缩小尺寸封装机械数据

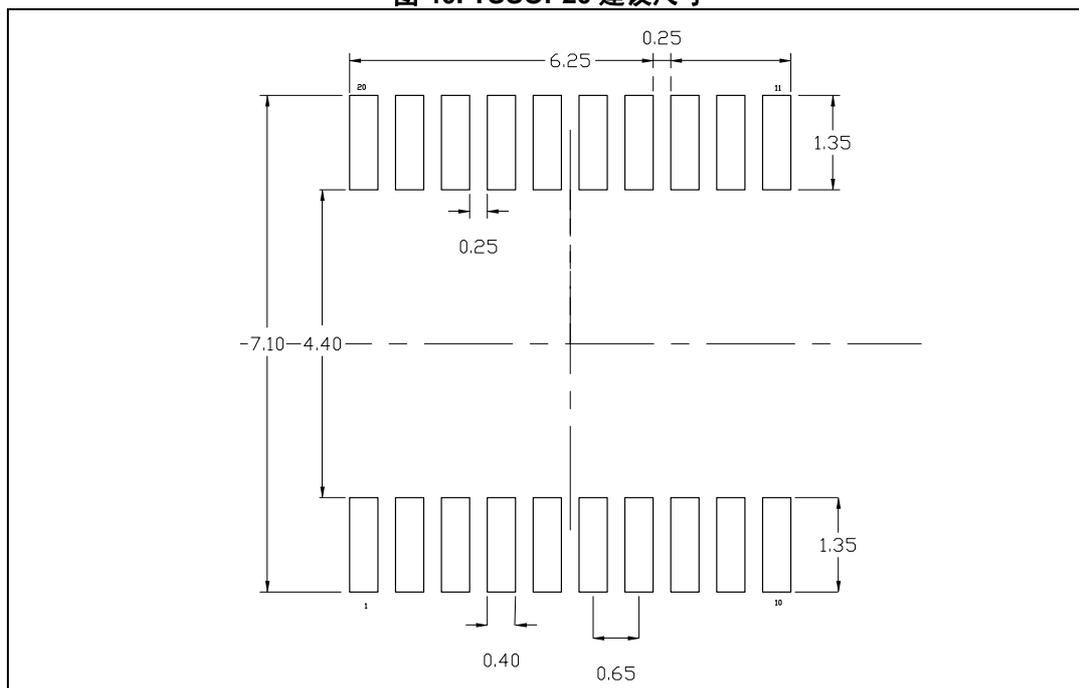
符号	毫米			英寸 ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	
A			1.2			0.0472
A1	0.05		0.15	0.002		0.0059
A2	0.8	1	1.05	0.0315	0.0394	0.0413
b	0.19		0.3	0.0075		0.0118
c	0.09		0.2	0.0035		0.0079
D ⁽²⁾	6.4	6.5	6.6	0.252	0.2559	0.2598
E	6.2	6.4	6.6	0.2441	0.252	0.2598
E1 ⁽³⁾	4.3	4.4	4.5	0.1693	0.1732	0.1772
e		0.65			0.0256	
L	0.45	0.6	0.75	0.0177	0.0236	0.0295
L1		1			0.0394	
k	0.0°		8.0°	0.0°		8.0°
aaa			0.1			0.0039

1. 英寸值由毫米值换算而来，四舍五入至 4 位小数。

2. 尺寸“D”不包含模具毛边、突起、料口毛刺。模具毛边、突起、料口毛刺不应超过每侧 0.15mm。

3. 尺寸“E1”不包括引脚间毛边或突起。引脚间毛边或突起不应超过每侧 0.25mm。

图 40. TSSOP20 建议尺寸



1. 尺寸单位为毫米。

7.2 热特性

芯片最高结温 (T_{Jmax}) 不得超过 [表 18: 通用工作条件](#) 中给出的值。

芯片最高结温 (T_{Jmax}) 以摄氏度表示, 可使用如下公式计算:

$$T_{Jmax} = T_{Amax} + (P_{Dmax} \times \Theta_{JA})$$

其中:

- T_{Amax} 表示最高环境温度, 以 $^{\circ}C$ 表示,
- Θ_{JA} 为封装结点至环境的热阻, 以 $^{\circ}C/W$ 表示,
- P_{Dmax} 是 P_{INTmax} 与 $P_{I/Omax}$ 之和 ($P_{Dmax} = P_{INTmax} + P_{I/Omax}$),
- P_{INTmax} 为 I_{DD} 与 V_{DD} 的乘积, 以瓦特表示。它是芯片的最大内部功率。

$P_{I/Omax}$ 表示输入引脚的最大功率耗散, 其中:

$$P_{I/Omax} = \Sigma (V_{OL} \times I_{OL}) + \Sigma ((V_{DD} - V_{OH}) \times I_{OH}),$$

考虑了应用中 I/O 在低电平和高电平状态下的实际 V_{OL}/I_{OL} 和 V_{OH}/I_{OH} 。

表 66. 封装热特性

符号	参数	数值	单位
Θ_{JA}	结到环境热阻 LQFP48 - 7 × 7 mm	55	$^{\circ}C/W$
	结到环境热阻 UFQFPN32 - 5 × 5 mm	38	
	结到环境热阻 LQFP32 - 7 × 7 mm	56	
	结到环境热阻 UFQFPN28 - 4 × 4 mm	118	
	结到环境热阻 TSSOP20	110	

7.2.1 参考文档

《JESD51-2 集成电路热试验方法环境条件 - 自然对流 (静止空气)》。可从 www.jedec.org 下载

7.2.2 选择产品温度范围

订购微控制器时, [第 8 章节: 部件编号](#) 所示的订货代码中指定了温度范围。

每个温度范围后缀对应一个最大功耗下可保证功能的特定环境温度以及一个特定的最大结温。

由于各种应用中通常不会在最大功耗的状态下使用微控制器, 因此计算准确的功耗和结温有助于确定适合应用的温度范围。

下面的示例说明了如何计算给定应用所需的温度范围。

例 1：高性能应用

假设应用条件如下：

最大环境温度 $T_{Amax} = 80\text{ }^{\circ}\text{C}$ （根据 JESD51-2 测量）， $I_{DDmax} = 50\text{ mA}$ ， $V_{DD} = 3.5\text{ V}$ ；
 $I_{OL} = 8\text{ mA}$ ， $V_{OL} = 0.4\text{ V}$ 时，处于低电平的输出中最多可同时使用 20 个 I/O 端口； $I_{OL} = 20\text{ mA}$ ， $V_{OL} = 1.3\text{ V}$ 时，处于低电平的输出中最多可同时使用 8 个 I/O 端口

$$P_{INTmax} = 50\text{ mA} \times 3.5\text{ V} = 175\text{ mW}$$

$$P_{IOmax} = 20 \times 8\text{ mA} \times 0.4\text{ V} + 8 \times 20\text{ mA} \times 1.3\text{ V} = 272\text{ mW}$$

由此得出： $P_{INTmax} = 175\text{ mW}$ 和 $P_{IOmax} = 272\text{ mW}$ ：

$$P_{Dmax} = 175 + 272 = 447\text{ mW}$$

根据表 66 中的数据，按如下公式计算 T_{Jmax} ：

– 对于 LQFP48， $55\text{ }^{\circ}\text{C/W}$

$$T_{Jmax} = 80\text{ }^{\circ}\text{C} + (55\text{ }^{\circ}\text{C/W} \times 447\text{ mW}) = 80\text{ }^{\circ}\text{C} + 24.585\text{ }^{\circ}\text{C} = 104.585\text{ }^{\circ}\text{C}$$

结果在后缀为 6 的器件的温度范围 ($-40 < T_J < 105\text{ }^{\circ}\text{C}$) 内，参见表 18: 通用工作条件第 41 页。

在这种情况下，至少应订购温度范围后缀为 6 的器件（请参见第 8 章节：部件编号）。

注：有了这一给定的 P_{Dmax} ，我们对于一个给定的器件温度范围（订购代码后缀 6 或 7），可找到允许的 T_{Amax} 。

$$\text{后缀 6: } T_{Amax} = T_{Jmax} - (55\text{ }^{\circ}\text{C/W} \times 447\text{ mW}) = 105 - 24.585 = 80.415\text{ }^{\circ}\text{C}$$

$$\text{后缀 7: } T_{Amax} = T_{Jmax} - (55\text{ }^{\circ}\text{C/W} \times 447\text{ mW}) = 125 - 24.585 = 100.415\text{ }^{\circ}\text{C}$$

例 2：高温应用

使用同样的规则，只要结温 T_J 保持在指定范围内，应用即可在高温度环境下以低功耗运行。

假设应用条件如下：

最大环境温度 $T_{Amax} = 100\text{ }^{\circ}\text{C}$ （根据 JESD51-2 测量）， $I_{DDmax} = 20\text{ mA}$ ， $V_{DD} = 3.5\text{ V}$ ；
 $I_{OL} = 8\text{ mA}$ ， $V_{OL} = 0.4\text{ V}$ 时，处于低电平的输出中最多可同时使用 20 个 I/O 端口

$$P_{INTmax} = 20\text{ mA} \times 3.5\text{ V} = 70\text{ mW}$$

$$P_{IOmax} = 20 \times 8\text{ mA} \times 0.4\text{ V} = 64\text{ mW}$$

由此得出： $P_{INTmax} = 70\text{ mW}$ 和 $P_{IOmax} = 64\text{ mW}$ ：

$$P_{Dmax} = 70 + 64 = 134\text{ mW}$$

因此： $P_{Dmax} = 134\text{ mW}$

根据表 66 中的数据，按如下公式计算 T_{Jmax} ：

– 对于 LQFP48， $55\text{ }^{\circ}\text{C/W}$

$$T_{Jmax} = 100\text{ }^{\circ}\text{C} + (55\text{ }^{\circ}\text{C/W} \times 134\text{ mW}) = 100\text{ }^{\circ}\text{C} + 7.37\text{ }^{\circ}\text{C} = 107.37\text{ }^{\circ}\text{C}$$

结果超过后缀为 6 的器件的温度范围 ($-40 < T_J < 105\text{ }^{\circ}\text{C}$)。

在此情况下，除非我们为使用后缀 6 的部件降低功率耗散，否则必须至少订购后缀 7 温度范围的部件（请参见 [第 8 章节：部件编号](#)）。

8 部件编号

有关可用选项（存储器、封装等）列表或本器件任何方面的更多信息，请联系最近的 ST 销售办事处。

表 67. 订货代码

举例: STM32	F	031	G	6	T	6	x
器件系列 STM32 = 基于 ARM 的 32 位微控制器							
产品类型 F = 通用型							
子系列 031 = STM32F031xx							
引脚数 F = 20 个引脚 G = 28 个引脚 K = 32 个引脚 C = 48 个引脚							
代码量 4 = 16 KB Flash 6 = 32 KB Flash							
封装 P = TSSOP U = UFQFPN T = LQFP							
温度范围 6 = -40°C 至 +85 °C 7 = -40°C 至 +105 °C							
选件 xxx = 已编程部件 TR = 卷带式包装							

9 修订历史

表 68. 文档修订历史

日期	修订	变更
2014 年 1 月 13 日	1	初始版本。
2014 年 7 月 11 日	2	<p>将文档状态改为数据手册 - 生产数据。 更新了以下内容：</p> <ul style="list-style-type: none"> - 表 2: STM32F031x4/x6 产品系列器件特性和外设数量, - 图 2: 时钟树, - 图 11: 电源方案, - 表 29: 外设电流消耗 <p>替换了 表 28。运行模式下的典型电流消耗，数据处理代码从 <i>Flash</i> 和 表 29 运行。睡眠模式下的典型电流消耗，代码从 <i>Flash</i> 或 <i>RAM</i> 运行，使用 表 27: 典型电流消耗，从 <i>Flash</i> 执行代码，从 <i>HSE 8 MHz 晶振</i> 运行</p> <p>增加了 LQFP32 封装：第 2 章节: 说明、第 4 章节: 引脚排列和引脚说明 和 第 7 章节: 封装特性 中的更新。</p>

重要通知 - 请仔细阅读

意法半导体公司及其子公司 (“ST”) 保留随时对 ST 产品和 / 或本文档进行变更、更正、增强、修改和改进的权利，恕不另行通知。买方在订货之前应获取关于 ST 产品的最新信息。ST 产品的销售依照订单确认时的相关 ST 销售条款。

买方自行负责对 ST 产品的选择和使用，ST 概不承担与应用协助或买方产品设计相关的任何责任。

ST 不对任何知识产权进行任何明示或默示的授权或许可。

转售的 ST 产品如有不同于此处提供的信息的规定，将导致 ST 针对该产品授予的任何保证失效。

ST 和 ST 徽标是 ST 的商标。所有其他产品或服务名称均为其各自所有者的财产。

本文档中的信息取代本文档所有早期版本中提供的信息。

© 2015 STMicroelectronics - 保留所有权利